

- * デスクトップ等に保存してからご覧頂くと内部リンクが表示されるなど操作性良くなります。
- * 『しおり』を表示させてご覧ください。

<RV-3028-C8>

I²C-Bus インターフェース 超小型・超低消費電流 リアルタイムクロックモジュール <アプリケーションマニュアル>

<日本語訳版>

原本発行元: Microcrystal AG
原本:『RV-3028-C8 Application Manual Rev. 1.0 』(英語)
原本発行日:2025年 2月

日本語訳発行:株式会社多摩デバイス 営業技術部
(2025年 5月 2日)

※日本語版作成に当たって原本英語版から追記や変更・削除を行っている部分があります。作製作成に際しては細心の注意を払っていますが、万一内容につきまして疑問点がございましたら、上記連絡先まで直接お問合せ頂きます様、お願い申し上げます。

目次

1. 概要	6
1.1. 製品の特徴	6
1.2. アプリケーション.....	7
1.3. 型番指定方法	7
2. ブロックダイアグラム.....	8
2.1. 端子レイアウト.....	9
2.2. 端子機能詳細	9
2.3. 機能概要.....	10
2.4. 保護回路ブロックダイアグラム	10
3. レジスタ構成	11
3.1. レジスタ記号の記載方法	11
3.2. レジスタテーブル	12
3.3. 時刻設定レジスタ(秒・分・時間).....	14
3.4. カレンダー(曜日・日・月・年)設定レジスタ	16
3.5. アラーム設定レジスタ	18
3.6. 繰り返しカウントダウンタイマ設定レジスタ.....	20
3.7. 状態確認(ステータス)及び設定(コントロール)レジスタ.....	22
3.8. イベント制御レジスタ.....	26
3.9. タイムスタンプ設定レジスタ.....	27
3.10. UNIXタイムレジスタ.....	30
3.11. RAMメモリレジスタ.....	31
3.12. パスワードレジスタ.....	32
3.13. EEPROMコントロールレジスタ.....	33
3.14. IDレジスタ	35
3.15. RAMミラーレジスタを備えたEEPROMレジスタ.....	35
3.15.1. 予備EEPROMレジスタ	35
3.15.2. EEPROMパスワード有効化レジスタ.....	35
3.15.3. EEPROMパスワードレジスタ.....	36
3.15.4. EEPROMクロック設定レジスタ.....	37
3.15.5. EEPROMオフセットレジスタ.....	38
3.15.6. EEPROMバックアップ電源切替え設定レジスタ.....	39
3.16. ユーザーEEPROM.....	40
3.17. 予備EEPROM	40
3.18. レジスタリセット初期値	41
4. 機能詳細	44
4.1. パワーオンリセット (POR).....	44
4.2. 自動バックアップ電源切替え機能.....	45
4.2.1. 電源切替機能ディセーブル	46

4.2.2. ダイレクト電源切替モード (DSM)	46
4.2.3. レベル電源切替モード (LSM)	47
4.3. トリクルチャージ機能	48
4.4. プログラマブルクロック出力	48
4.4.1. クロック出力周波数の選択	49
4.4.2. 通常のクロック出力	49
4.4.3. クロック出力を割り込み信号として使用する場合	49
4.4.4. 内部クロックに同期したCLKOUT出力のENABLE/DISABLE	50
4.4.5. クロック出力の内部シーケンス	51
4.5. 時刻の書き込み及び読み込み	52
4.5.1. 時刻の書き込み	53
4.5.2. 時刻の読み込み	53
4.6. EEPROMの読み込み・書き込み	54
4.6.1. パワーオンリセット (POR) リフレッシュ (全ての設定をEEPROM → RAMへ)	54
4.6.2. オートリフレッシュ (全ての設定を EEPROM → RAMへ)	54
4.6.3. EEPROMの更新 (全てのミラーRAM 設定値を→ EEPROMへ)	54
4.6.4. リフレッシュ (全てのEEPROM設定値 → ミラーRAMへ)	54
4.6.5. 1バイトのみのEEPROMへの書き込み (EEDATA (RAM) → EEPROM)	55
4.6.6. EEPROMの1バイトのみの読み込み (EEPROM → EEDATA (RAM))	55
4.6.7. EEBUSビットについて	56
4.6.8. EEPROMの読み込み・書き込み条件	57
4.6.9. 『設定レジスタ』の使い方	57
4.7. 割り込み信号出力	58
4.7.1. 割り込み信号出力について	58
4.7.2. 割り込み信号出力の仕組み	59
4.8. 繰り返しカウントダウンタイマ割り込み信号	61
4.8.1. 繰り返しカウントダウンタイマのダイアグラム	62
4.8.2. 繰り返しカウントダウンタイマ割り込み信号の使い方	63
4.8.3. 1回目のカウントダウンの間隔について	65
4.8.4. シングルモード (TRPT = 0)	65
4.8.5. 繰り返しモード (TRPT = 1)	65
4.9. 定期時刻更新割り込み信号	66
4.9.1. 定期時刻更新割り込み信号のダイアグラム	66
4.9.2. 定期時刻更新割り込み信号の使い方	67
4.10. アラーム割り込み信号	68
4.10.1. アラームのダイアグラム	68
4.10.2. アラーム割り込み信号の使い方	69
4.11. 外部イベント入力割り込み信号	70
4.11.1. 外部イベント入力のダイアグラム	71

4.11.2. 外部イベント入力割り込み信号の使い方	72
4.11.3. 外部イベント入力信号のエッジの検出 (ET = 00)	73
4.11.4. フィルタ機能を使用したエッジの検出(ET ≠ 00)	73
4.12. 自動バックアップ電源切替割り込み信号	74
4.12.1. 自動バックアップ電源切替のダイアグラム	75
4.12.2. 自動バックアップ電源切替割り込み信号の使い方	76
4.13. パワーオンリセット(POR)割り込み信号	77
4.13.1. パワーオンリセット(POR)のダイアグラム	77
4.13.2. パワーオンリセット(POR)割り込み信号の使い方	78
4.14. タイムスタンプ機能	79
4.15. オフセット補正	81
4.15.1. オフセット設定値の決め方	81
4.15.2. オフセット設定後の時刻精度の確認方法	81
4.16. UNIX TIME カウンタ	82
4.16.1. UNIX TIME の設定	82
4.16.2. UNIX TIME の読み込み	84
4.17. RESET ビットの機能	85
4.18. ユーザー設定によるパスワード	87
4.18.1. 書き込み保護の ENABLE/DISABLE	87
4.18.2. パスワードの変更	88
4.18.3. パスワード機能のフローチャート	89
5. I²C インターフェース	90
5.1. ビット送信	90
5.2. スタートコンディション及びストップコンディション	90
5.3. データの有効性	91
5.4. システム接続構成	91
5.5. アクノリッジ	92
5.6. スレーブアドレス	93
5.7. 書き込み動作	93
5.8. 特定のレジスタアドレスからの読み込み	94
5.9. 読み込み動作	94
5.10. バックアップ電源切り替わり時の I ² C バスの動作	95
6. 電気的特性	96
6.1. 絶対最大定格	96
6.2. DC特性	97
6.2.1. 諸条件での消費電流の Typical値	99
6.3. 内部発振器仕様	100
6.3.1. 内部32.768kHz発振器の周波数温度特性	100
6.4. 起動時のAC特性	101

6.5. I ² C-BUS 仕様	102
7. 回路接続例	103
7.1. バックアップ電源切替を使用しない／イベント入力を使用しない場合の回路接続例	103
7.2. バックアップに一次電池を使用／外部イベント入力を使用 (アクティブ: High) する場合の回路接続例	104
7.3. バックアップに二次電池を使用／イベント入力を使用 (アクティブ: Low) する場合の回路接続例	105
7.4. バックアップ電源切替を使用しない／イベント入力を使用する場合の回路接続例	106
(ウェイクアップ & パワースイッチ)	
8. パッケージ	107
8.1. 外形寸法 及び 推奨ランドパターン	107
8.1.1. サーマルレリーフの推奨	107
8.2. マーキング及び PIN #1 インデックス	108
9. 構成材料物質 及び 環境情報	109
9.1. 各構成部位と材料物質	109
9.2. 材料物質分析結果	110
9.3. 材料リサイクル情報	111
9.4. 保管条件 (保存温度・MSLレベル)	112
10. リフローはんだ付け条件	113
11. 水晶振動子内蔵モジュールのお取り扱い上の注意	114
12. 梱包仕様 (リール及びテーピング寸法)	115
13. コンプライアンス情報	116
14. 改訂履歴	116

RV-3028-C8**I²Cインターフェース／超低消費電流リアルタイムクロックモジュール****1.0 機能概要**

- 32.768kHz水晶振動子を内蔵しているRTCモジュールです。
- 秒・分・時間・日・月・年及び曜日の時刻情報を提供します。
- 32ビットの UNIX TIME カウンタを搭載しています。
- 西暦2000年から2099年までのうるう年を自動補正します。
- 不揮発性メモリを使用したエージング補正機能（常温偏差のプログラマブル補正／工場調整値から再調整可能）。
- カウントダウンタイマー割り込み信号機能搭載（バックアップ電源時も割り込み信号出力）
- 定期割り込み信号出力機能（毎秒・毎分）（バックアップ電源時も割り込み信号出力）
- アラーム機能（分・時間・日または曜日）（バックアップ電源時も割り込み信号出力）
- 外部イベント信号入力端子およびタイムスタンプ機能搭載（バックアップ電源時も割り込み信号出力）
- 工場出荷時の時刻精度は ±1.0ppm以内（@+25℃）に設定済み
- 工場出荷時の内部32.768kHz水晶振動子の周波数精度は ±5.0ppm以内（@+25℃）に調整済み
- 43バイトのユーザーメモリを搭載（不揮発性メモリ）
- レジスタ設定は EEPROM 及び ミラーRAM に書き込まれます。
- 時刻及び設定情報の書き込みを制限出来るユーザー設定のパスワード機能を搭載
- I²Cインターフェース (通信速度：400kHzまで)
- CLKOUT端子／プログラマブルクロック出力機能を搭載
 - ・ イネーブル／ディセーブルを CLKOE ビットで設定可能
 - ・ CLKOUT端子に定期カウントダウンタイマの割り込み信号機能を持たすことも可能です
 - ・ 32.768kHz, 8.192kHz, 1.024kHz, 64Hz, 32Hz, 1Hz のクロック出力または割り込み信号
 - ・ 同期したイネーブル／ディセーブルを設定可能（選択可能）
- 自動バックアップバッテリー切替機能動作時に割り込み信号出力及びタイムスタンプ機能を設定可能
- パワーオンリセット発生時に割り込み信号出力を設定可能
- トリクルチャージ機能 (3kΩ/5kΩ/9kΩ/15kΩ の2重層コンデンサの充電保護抵抗を設定可能)
- +1.2V～+5.5V までの幅広い動作電圧（I²C通信速度= 100kHzの場合、400kHzの場合は +2.0～+5.5V）
- +1.1V～+5.5V までの幅広いTimekeeping 動作電圧
- バックアップ電源切替を使用しない場合：70nA Typ. の消費電流（V_{dd}=+3.0V, T_A = 25℃）
- バックアップ電源切替を使用する場合：120nA Typ. または 140nA Typ. の消費電流（V_{dd}=+3.0V, T_A = 25℃）
- 動作温度範囲： -40～+85℃
- 超小型のC8パッケージ（2.0x1.2x0.6mm）質量：4.4mg RoHS2対応済み・100%鉛フリー対応
- 車載規格の AEC-Q200 への対応も可能です。

1.1. 概要

RV-3028-C8は、バックアップ電源自動切換え機能を備えたCMOSベースのリアルタイムクロック・カレンダーモジュールで、極めて低い消費電力向けに最適化されています。プログラマブルなカウントダウンタイマ、アラーム、選択可能な多様な割り込み信号、およびクロック出力機能を備えた完全な RTCの機能と、32ビット UNIX TIMEカウンタも提供します。

内部EEPROMメモリはすべての設定を保持することができ、また追加のユーザーメモリとしても使用できます。またEEOffset設定により 32.768 kHzクロックの周波数偏差を補正できます。ホストコントローラーとの通信は I²Cバスインターフェースを介して行われます。アドレスポインタはデータバイトの書き込みまたは読み取りが行われるたびに自動的にインクリメントされます。

この超小型 RTCモジュールは、小型でコスト重視の大量アプリケーション向けに特別に設計されています。

1.2. アプリケーション例

RV-3028-C8 はキーとなる多数の機能を超小型セラミックパッケージに納めたXTAL内蔵のRTCモジュールです。

- 非常に低い消費電流
- XTAL搭載で最も小さい形状 (2.0 x 1.2 x 0.6 mm) 鉛フリーパッケージ

この優れた機能・特長により様々なアプリケーションに使用することが出来ます。

- 通信機器: IoT / ウェアラブル / ワイヤレスセンサー及びタグ / 端末機器
- 車載機器: M2M / ナビ・トラッキング / ダッシュボード / タコメーター / エンジン制御
オーディオ・AV機器システム
- メーター機器: 電力メータ / ガス温度メータ / スマートメータ / ソーラーインバータ / メータ機器ATM &
- 屋外機器: POSシステム / 安全監視システム / 券売機
- 医療機器: 血糖値メータ / 各種ヘルスケアモニタリングシステム
- セキュリティ: 防犯カメラ / セキュリティシステム / 電子ドアロック・アクセス / 各種不正防止装置テレ
- 民生用途: ビ・セットトップボックス / 白物家電 / スロットマシーン
- FA機器等: PLC機器 / データログ / 一般家庭用及び工場用電気製品

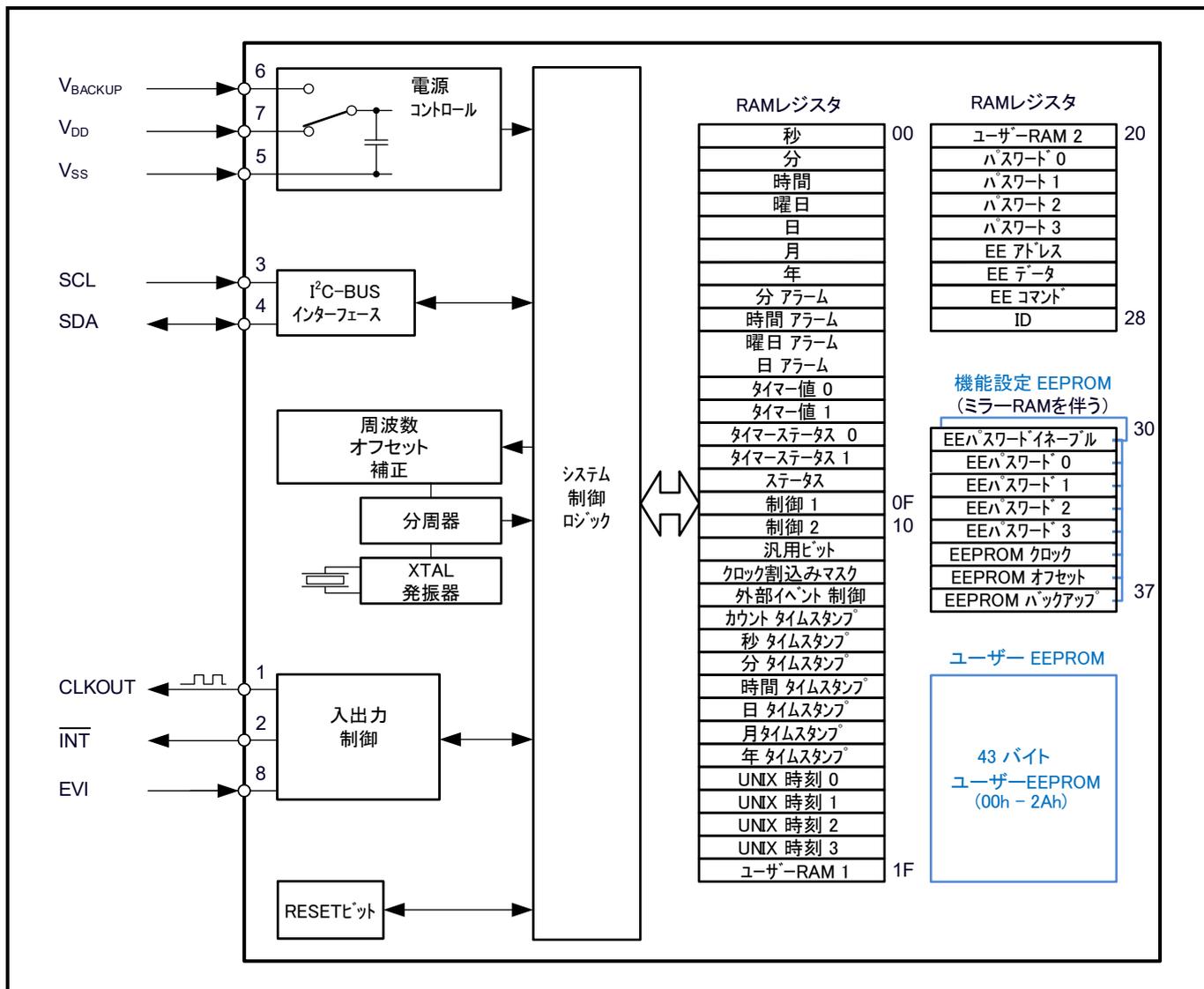
1.3. オーダー情報

例: RV-3028-C8 TA QC

コード	動作温度範囲
TA (Standard)	-40 ~ +85 °C

コード	用途区分
QC (Quality Commercial)	一般産業機器用途
QA (Quality Automotive)	車載用途 (AEC-Q200)

2. ブロックダイアグラム

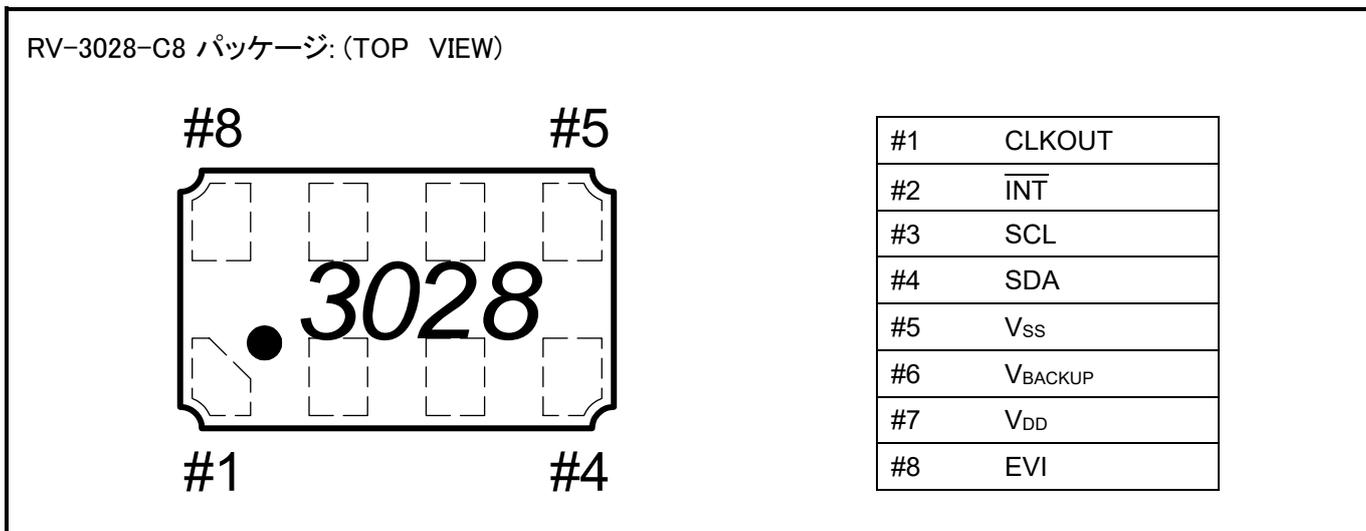


★ ミラーRAMを伴う機能設定EEPROMレジスタは直接レジスタへの書込み・読み込みは出来ません。アクセスにはEEコマンドでの操作が必要です。
(機能設定後には以下の書込み操作を必ず行って下さい)

<ミラーRAMから EEPROMへ書き込む場合>

・EEコマンドレジスタ (27h) に "00" を書き込んだ後に "11" と書き込む

2.1. 端子レイアウト



2.2. 端子機能詳細

記号	Pin #	機能詳細
CLKOUT	1	<p>クロック出力: 1. ノーマル(プッシュプル)、または 2. 割り込み信号出力 を設定可能。</p> <ol style="list-style-type: none"> 1. ノーマルクロック出力は CLKOE ビット (EEPROM 35h)で設定します。CLKOEが"1"(初期値)に設定された場合、CLKOUT端子から矩形波クロックが出力されます。CLKOEが"0"に設定された場合は CLKOUT端子は LOW になります。 2. 割り込み信号出力の場合は割り込みイベントにより制御されます。CLKIEビット (10h) が"1"に設定されている場合、クロック割り込みマスクレジスタ(12h) で設定された割り込みイベントが発生するとCLKOUT端子から矩形波クロックが出力されます。CLKIE ビットに"0"と書き込むと新しいクロック割り込み信号は出力しなくなります。CLKFフラグをクリアすると CLKOUT端子はLOW になります。 <p>FDフィールド (EEPROM 35h)の設定に従って、CLKOUT端子は 32.768 kHz (default), 8192 Hz, 1024 Hz, 64 Hz, 32Hz, 1 Hzの矩形波クロックを出力するか、または事前に設定されたカウントダウンタイマの割り込み信号を出力します。FDフィールドが"111"に設定された場合はCLKOUT端子は Low になります。</p> <p>CLKSYビット(EEPROM 35h)を"1"に設定すると、クロック出力のイネーブル・ディセーブルのタイミングが同期します。CLKSYビットの動作はタイマ割り込み信号には影響しません。</p> <p>バックアップ電源での動作時には CLKOUT端子は Low になります。</p>
$\overline{\text{INT}}$	2	<p>割り込み信号出力; オープンドレイン ; アクティブ=Low, 外部にプルアップ抵抗が必要です。カウントダウンタイマ/アラーム/時刻更新/外部イベント/バックアップ電源切替/パワーオンリセットの各割り込み信号の出力に使用されます。バックアップ電源での動作時でも割り込み信号を出力します。</p>
SCL	3	<p>SCL端子(入力): プルアップ抵抗が必要。バックアップ電源での動作時にはディセーブルになります。</p>
SDA	4	<p>SDA端子(入出力): オープンドレイン ; プルアップ抵抗が必要です。バックアップ電源での動作時にはディセーブル (ハインピーダンス)になります。</p>
V _{SS}	5	<p>グランド端子。</p>
V _{BACKUP}	6	<p>バックアップ電源入接続端子。 バックアップ電源自動切り替えを行わない場合は 10kΩ 抵抗でGNDへプルダウン接続して下さい。</p>
V _{DD}	7	<p>VDD電源入力端子。</p>
EVI	8	<p>外部イベント入力端子: 外部イベント割り込み信号出力及びタイムスタンプ機能に使用されます。バックアップ電源での動作時でも動作します。未使用の場合でもフロートにはしないでください。</p>

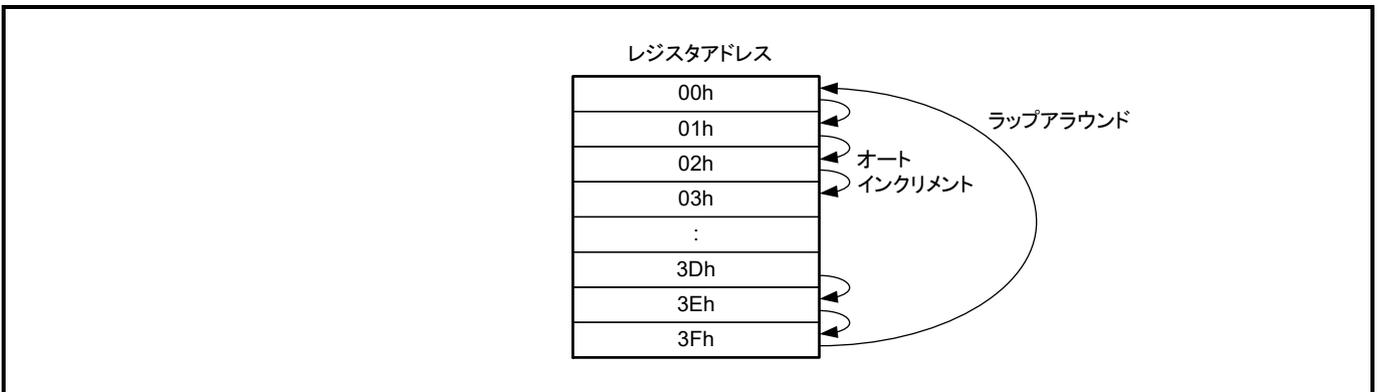
2.3. 機能概要

RV-3028-C8 は、32.768kHz の水晶発振器が組み込まれた超低電流CMOS ベースのリアルタイムクロックモジュールです。トリクル充電機能を備えた自動バックアップ電源切替機能が含まれており、割り込み出力端子INTもバックアップ電源動作時にも動作します。CLKOUT端子のクロック出力は、通常のクロック出力として使用する以外に、割り込み信号出力としても使用することができ、またクロック出力のイネーブル/ディセーブルの同期も設定できます。制御レジスタはミラーRAMを伴うEEPROMに保存することが出来ため、電源を切った後でもRTCモジュールが正しく設定させることが可能です。不注意による時間の上書きを防ぐために、制御レジスタと設定レジスタをユーザプログラマブルのパスワードで保護することも出来ます。さらにエージングによる周波数変化の補正のためのユーザー設定可能なEEPROM オフセット機能もあります。

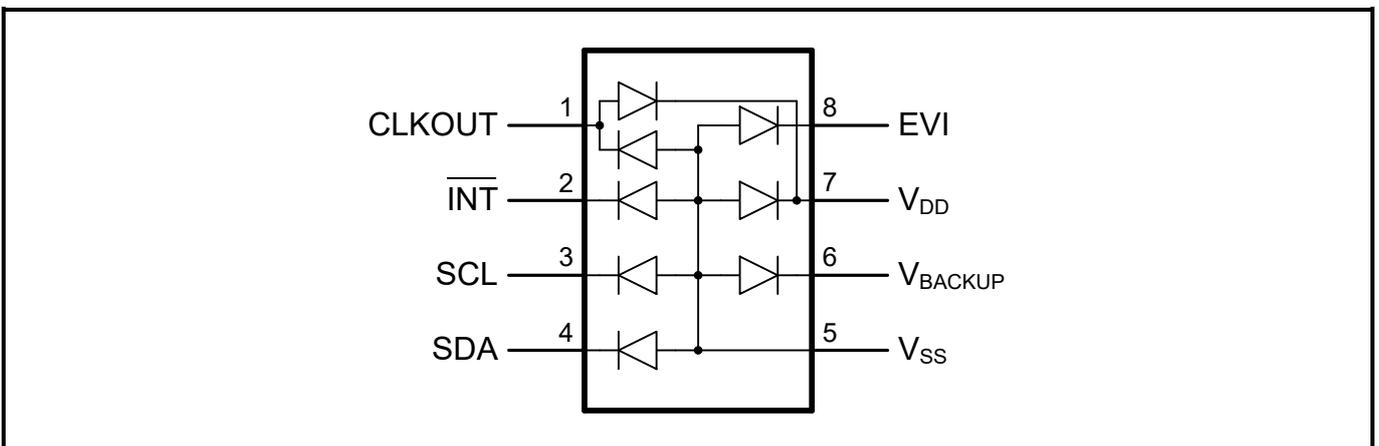
RV-3028-C8 は、秒、分、時間（12 時間制または24 時間制）、曜日、日、月、年（うるう年補正あり）を含む標準の時計・カレンダー機能を提供します。また、繰返しカウントダウンタイマ/時間更新/アラーム/外部イベント入力/自動バックアップ電源切替/パワーオンリセットの各割り込み機能を提供します。内部レジスタへは I2C バス（2 線式インターフェース）を介してアクセスできます。割り込み機能と外部イベント入力機能のタイムスタンプもバックアップ電源動作時にも機能します。標準的なRTCの機能に加えて、32 ビットのUNIX-TIMEカウンタと、43 バイトのユーザメモリEEPROM、及び2バイトのユーザRAMが提供されます。繰返しカウントダウンタイマを使用しない場合（タイマ値レジスタ0Ah）には、さらに1バイトをユーザRAMとして使用できます。またアラーム機能を使用しない場合（アラームレジスタ07h）にさらに1バイトを使用できます。

レジスタへのアクセスは、レジスタアドレスを選択してから、読み込みまたは書き込み操作を実行します。1回のアクセスで複数の読み込みまたは書き込みを実行でき、アドレスは各バイトの後にアドレスポインタによって自動的にインクリメントされます。アドレスが自動的にインクリメントされる時に アドレス3Fhからアドレス00hへのラップアラウンドが発生します（下図を参照）。すべてのレジスタとビットが実装されているわけではありませんが（一部未使用レジスタ・未使用ビットがあります）、すべてのレジスタはアドレス指定可能な8ビットレジスタとして設計されています。

レジスタアドレスのオートインクリメント:



2.4. デバイス保護ブロックダイアグラム



3. レジスタ構成

- アドレス 00h~28h のRAMレジスタは、レジスタアドレスを選択し、読み込みまたは書き込み操作を実行することでクセス出来ます。1回のアクセスで複数の読み込みまたは書き込みを実行でき、アドレスは各バイトの後に自動的にインクリメントされます。
- アドレス 30h~37h の構成レジスタは、EEPROM に記憶され、RAMにミラーリングされます。RAMミラーの場合、1回のクセスで複数の読み込みまたは書き込みを実行でき、アドレスは各バイトの後に自動的にインクリメントされます。
- 汎用ビットとしてEEPROMアドレスの 00h~2Ah に43バイトのユーザメモリ EEPROM があります。

以下の表は、各レジスタの機能をまとめたものです。

3.1. レジスタ記号の記載方法

この表は、このマニュアル内のレジスタの機能の記載方法を示しています。

記載方法 (Conv.)	機能詳細
R	読み込み専用。このレジスタへの書き込みは効果がありません。
W	書き込み専用。読み込むとき0を返します。
R/WP	読み込み:常に読み取り可能。書き込み:パスワードで書き込み保護できます。
WP	書き込み専用。読み込むとき0を返します。パスワードで書き込み保護できます。
*WP	EEPWLレジスタ:RAMミラーは書き込み専用です。読み込むと0を返します。 ロック解除するとEEPROMを読み込むことができます。
Prot.	保護されています。このレジスタへの書き込みは無効です。

3.2. レジスタテーブル

パワーオンリセット(POR)後、全てのレジスタは「レジスタリセット値」の項の表の値にセットされます。

レジスタ定義： RAMレジスタ / アドレス00h～3Fh: ※ アドレスをクリックするとレジスタの説明頁に移動します

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h	秒	R/WP	○	40	20	10	8	4	2	1
01h	分	R/WP	○	40	20	10	8	4	2	1
02h	時間 (24h) *	R/WP	○	○	20	10	8	4	2	1
	時間 (12h) *				AMPM	10	8	4	2	1
03h	曜日	R/WP	○	○	○	○	○	4	2	1
04h	日	R/WP	○	○	20	10	8	4	2	1
05h	月	R/WP	○	○	○	10	8	4	2	1
06h	年	R/WP	80	40	20	10	8	4	2	1
07h	分アラーム	R/WP	AE_M	40	20	10	8	4	2	1
08h	時間アラーム (24h) *	R/WP	AE_H	○	20	10	8	4	2	1
	時間アラーム (12h) *				AMPM	10	8	4	2	1
09h	曜日アラーム	R/WP	AE_WD	○	○	○	○	4	2	1
	日アラーム				20	10	8	4	2	1
0Ah	タイマー値 0	R/WP	128	64	32	16	8	4	2	1
0Bh	タイマー値 1	R/WP	○	○	○	○	2048	1024	512	256
0Ch	タイマーステータス 0	R	128	64	32	16	8	4	2	1
0Dh	タイマーステータス 1 (読み込みのみ)	R	○	○	○	○	2048	1024	512	256
0Eh	ステータス(フラグ)	R/WP	EEbusy	CLKF	BSF	UF	TF	AF	EVF	PORF
0Fh	制御 1	R/WP	TRPT	-	WADA	USEL	EERD	TE	TD	
10h	制御 2	R/WP	TSE	CLKIE	UIE	TIE	AIE	EIE	12_24	RESET
11h	汎用ビット	R/WP	-	GP6	GP5	GP4	GP3	GP2	GP1	GP0
12h	クロック割り込みマスク	R/WP	-	-	-	-	CEIE	CAIE	CTIE	CUIE
13h	外部イベント制御	R/WP	○	EHL	ET		○	TSR	TSOW	TSS
14h	カウント タイムスタンプ	R	128	64	32	16	8	4	2	1
15h	秒 タイムスタンプ	R	○	40	20	10	8	4	2	1
16h	分 タイムスタンプ	R	○	40	20	10	8	4	2	1
17h	時間タイムスタンプ (24h) *	R	○	○	20	10	8	4	2	1
	時間タイムスタンプ (12h) *				AMPM	10	8	4	2	1
18h	日 タイムスタンプ	R	○	○	20	10	8	4	2	1
19h	月 タイムスタンプ	R	○	○	○	10	8	4	2	1
1Ah	年 タイムスタンプ	R	80	40	20	10	8	4	2	1
1Bh	UNIX 時刻 0	R/WP	UNIX 0 [7:0]							
1Ch	UNIX 時刻 1	R/WP	UNIX 1 [15:8]							
1Dh	UNIX 時刻 2	R/WP	UNIX 2 [23:16]							
1Eh	UNIX 時刻 3	R/WP	UNIX 3 [31:24]							
1Fh	ユーザーRAM 1	R/WP	RAM 1 data							
20h	ユーザーRAM 2	R/WP	RAM 2 data							
21h	パスワード 0	W	PW 0 [7:0]							
22h	パスワード 1	W	PW 1 [15:8]							
23h	パスワード 2	W	PW 2 [23:16]							
24h	パスワード 3	W	PW 3 [31:24]							
25h	EE アドレス	R/WP	EEADDR							
26h	EE データ	R/WP	EEDATA							
27h	EE コマンド	WP	EECMD							
28h	ID	R	HID				VID			
29h and 2Ah	予備レジスタ	Prot.	RESERVED							
2Ch to 2Fh	予備レジスタ	Prot.	RESERVED							
38h to 3Fh	予備レジスタ	Prot.	RESERVED							

○読み込みのみ。常に0。
 *機能のないビット。読み込むと0を返します。 *24h = 24時間制 / 12h = 12時間制

※ アドレスをクリックするとレジスタの説明頁に移動します

レジスタ定義：(ミラーRAMを伴う) 機能設定EEPROMレジスタ / アドレス：2Bh 及び 30h ~ 37h:

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
2Bh	EEPROM 予備レジスタ	R/WP	RESERVED (予備レジスタ/上書き禁止)							
30h	EEPROM パスワード有効化	R/WP	EEPWE							
31h	EEPROM パスワード 0	*WP	EEPW 0 [7:0]							
32h	EEPROM パスワード 1	*WP	EEPW 1 [15:8]							
33h	EEPROM パスワード 2	*WP	EEPW 2 [23:16]							
34h	EEPROM パスワード 3	*WP	EEPW 3 [31:24]							
35h	EEPROM クロック出力	R/WP	CLKOE	CLKSY	-	-	PORIE	FD		
36h	EEPROM オフセット	R/WP	EEOffset [8:1]							
37h	EEPROM バックアップ電源切替	R/WP	EEOffset [0]	BSIE	TCE	FEDE	BSM		TCR	

- 機能のないビット。読み込むと0を返します。
* EEPW レジスタ: RAMミラーは書き込み専用です。読み込むとき0を返します。ロック解除すると、EEPROMを読み込むことができます。

レジスタ定義：ユーザーEEPROMレジスタ / アドレス:00h ~ 2Ah:

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h ~ 2Ah	ユーザーEEPROM (43 バイト)	R/WP	43バイト/不揮発性ユーザー EEPROMメモリ							

レジスタ定義：予備EEPROMレジスタ / アドレス :2Ch ~ 2Fh 及び 38h ~ 3Fh:

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
2Ch to 2Fh	予備 EEPROM	Prot.	予備レジスタ(使用不可)							
38h to 3Fh	予備 EEPROM	Prot.	予備レジスタ(使用不可)							

3.3. 時計レジスタ

00h - 秒レジスタ

『秒』情報のレジスタです。BCDフォーマット。値は00～59。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h	秒	R/WP	○	40	20	10	8	4	2	1
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7	○	0	読み込みのみ。常に0。							
6:0	Seconds	00～59	秒の情報を保持します。BCDフォーマット。 秒情報を書き込むと秒更新のタイミングがリセットされます。また秒情報を生成するタイミングプリスケアラの8.192kHz～1Hzの部分がリセットされます。 (RESETビットの機能と同様)。 RESETビット(10h)に“1”と書き込みしても秒情報は変更されません。							

01h - 分レジスタ

『分』情報のレジスタです。BCDフォーマット。値は00～59。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
01h	分	R/WP	○	40	20	10	8	4	2	1
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7	○	0	読み込みのみ。常に0。							
6:0	Minutes	00～59	分の情報を保持します。BCDフォーマット。							

02h - 時間レジスタ

『時間』情報のレジスタです。BCDフォーマット。『12_24ビット』(10h)がクリアされている場合（初期値=0の場合）（ステータス及びコントロールレジスタの項を参照下さい）は値は 0～23 になります。『12_24ビット』が設定されている場合（1の場合）は1～12になり、AM/PMビットがAMの場合は 0, PMの場合は 1 になります。時間レジスタ値は『12_24ビット』が変更されると自動で変更されますが、『アラーム時間レジスタ』(08h)の値は再度設定が必要になります。

（読み込み：常に読み込み可能／書き込み：パスワードによるロック可能）

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
02h	時間 (24時間モード) - 初期値	R/WP	○	○	20	10	8	4	2	1
	時間 (12時間モード)				AMPM	10	8	4	2	1
	初期値		0	0	0	0	0	0	0	0
『時間』情報 (24時間モード), 12_24 = 0 - 初期値										
Bit	Symbol	Value	Description							
7:6	○	0	読み込みのみ。常に0。							
5:0	Hours (24時間モード) - 初期値	0 to 23	時間の情報を保持します。BCDフォーマット。							
『時間』情報 (12時間モード), 12_24 = 1 とした場合										
Bit	Symbol	Value	Description							
7:6	○	0	読み込みのみ。常に0。							
5	AMPM	0	AM の時間							
		1	PM の時間							
4:0	Hours (12時間モード)	1 to 12	時間の情報を保持します。BCDフォーマット。							

時間レジスタの値；

24時間モード	12時間モード	24時間モード	12時間モード
00	12 (AM 12)	12	32 (PM 12)
01	01 (AM 1)	13	21 (PM 1)
02	02 (AM 2)	14	22 (PM 2)
⋮	⋮	⋮	⋮
10	10 (AM 10)	22	30 (PM 10)
11	11 (AM 11)	23	31 (PM 11)

3.4. カレンダーレジスタ

03h - 曜日レジスタ

『曜日』情報のレジスタです。どの曜日をどの値にするかはユーザーで指定します。値は0～6。曜日カウンタはシンプルな3-bitカウンタで毎日カウントアップし、6の後は0に戻ります。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
03h	曜日	R/WP	○	○	○	○	○	4	2	1
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:3	○	0	読み込みのみ。常に0。							
2:0	Weekday	0 to 6	曜日カウンタの値を保持します。							
Weekday			Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Weekday 1 - 初期値			0	0	0	0	0	0	0	0
Weekday 2								0	0	1
Weekday 3								0	1	0
Weekday 4								0	1	1
Weekday 5								1	0	0
Weekday 6								1	0	1
Weekday 7								1	1	0

04h - 日レジスタ

『日』情報のレジスタです(年月日の『日』)。BCDフォーマット。値は01～31。2000～2099年までのうるう年情報は自動で補正されます。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
04h	日	R/WP	○	○	20	10	8	4	2	1
	初期値		0	0	0	0	0	0	0	1
Bit	Symbol	Value	Description							
7:6	○	0	読み込みのみ。常に0。							
5:0	Date	01 to 31	年月日の『日』の値を保持します。BCDフォーマット。(初期値:01)							

05h - 月レジスタ

『月』情報のレジスタです。BCDフォーマット。値は01～12。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
05h	月	R/WP	○	○	○	10	8	4	2	1
	初期値		0	0	0	0	0	0	0	1
Bit	Symbol	Value	Description							
7:5	○	0	読み込みのみ。常に0。							
4:0	Month	01 to 12	月の情報を保持します。BCDフォーマット。							
Months			Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1月 - 初期値			0	0	0	0	0	0	0	1
2月						0	0	0	1	0
3月						0	0	0	1	1
4月						0	0	1	0	0
5月						0	0	1	0	1
6月						0	0	1	1	0
7月						0	0	1	1	1
8月						0	1	0	0	0
9月						0	1	0	0	1
10月						1	0	0	0	0
11月						1	0	0	0	1
12月						1	0	0	1	0

06h - 年レジスタ

『年』情報のレジスタです。BCDフォーマット。値は00～99。

2000～2099年までのうるう年情報は自動で補正されます。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
06h	年	R/WP	80	40	20	10	8	4	2	1
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	Year	00 to 99	西暦年の値を保持します。BCDフォーマット。(初期値:01)							

3.5. アラームレジスタ

07h - 分アラーム

このレジスタは『分』アラーム有効ビット **AE_M** と『分』のアラーム値を BCDフォーマットで保持します。値の範囲は 00 ~ 59 です。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
07h	分アラーム	RWP	AE_M	40	20	10	8	4	2	1
	初期値		1	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7	AE_M	『分』アラーム有効ビット。AE_H および AE_WD と合わせてアラームを有効にします。 (「アラーム割り込み使用方法」を参照)								
		0	『分』アラームがイネーブル							
		1	『分』アラームがディセーブル - 初期値							
6:0	Minutes Alarm	00 to 59	『分』アラーム値。BCDフォーマット。							

08h - 時間アラーム

このレジスタは『時間』アラーム有効ビット **AE_H** と時間のアラーム値を BCDフォーマットで保持します。12_24 ビットがクリアされている場合 (デフォルト値) (ステータスおよび制御レジスタ / 10h - 制御 2 を参照) は値の範囲は 0~23 になります。12_24 ビットがセットされている場合は時間の値は 1~12 になり、**AMPM** ビットは午前の場合は 0、午後の場合は 1 になります。12_24 時間モード ビットが変更された場合には時間アラーム レジスタの値を再初期化する必要があります。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
08h	時間アラーム (24時間モード) - 初期値	RWP	AE_H	○	20	10	8	4	2	1
	AMPM				10	8	4	2	1	
	時間アラーム (12時間モード) 初期値		1	0	0	0	0	0	0	0
時間アラーム (24時間モード) 12_24ビット = 0 - 初期値										
Bit	Symbol	Value	Description							
7	AE_H	時間アラーム有効ビット。(「アラーム割り込み使用方法」を参照)								
		0	有効							
		1	無効 - 初期値							
6	○	0	読み込みのみ。常に "0"。							
5:0	時間アラーム値 (24時間モード) - 初期値	0 to 23	『時間』アラーム値。BCDフォーマット。							
時間アラーム (12時間モード) 12_24ビット = 1										
Bit	Symbol	Value	Description							
7	AE_H	時間アラーム有効ビット。(「アラーム割り込み使用方法」を参照)								
		0	イネーブル							
		1	ディセーブル - 初期値							
6	○	0	読み込みのみ。常に "0"。							
5	AMPM	0	午前中							
		1	午後							
4:0	時間アラーム値 (12時間モード)	1 to 12	『時間』アラーム値。BCDフォーマット。							

09h - 日・曜日アラーム

このレジスタは、曜日/日付アラーム有効ビット **AE_WD** を保持します。

WADA ビットが 0 (レジスタ 0Fh のビット 5) の場合、曜日 (ユーザーが割り当てた曜日) のアラーム値が BCDフォーマットで保持されます。値の範囲は 0 ~ 6 です。

WADA ビットが 1 の場合、日付のアラーム値が 2 進数 10 進数 (BCD) 桁で保持されます。値の範囲は 01 ~ 31 です。うるう年は 2000 から 2099 まで正しく処理されます。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
09h	曜日アラーム - 初期値	R/WP	AE_WD	○	○	○	○	4	2	1
	日 アラーム				20	10	8	4	2	1
	初期値		1	0	0	0	0	0	0	0
曜日アラーム, WADA = 0 - 初期値										
Bit	Symbol	Value	Description							
7	AE_WD	曜日/日アラームイネーブルビット. AE_M および AE_H とともにアラームを有効にします。 (「アラーム割り込み使用方法」を参照)								
		0	イネーブル							
		1	ディセーブル - 初期値							
6:3	○	0	読み込みのみ。常に "0"。							
2:0	Weekday Alarm	0 to 6	曜日アラームの値。BCDフォーマット。							
日アラーム, WADA = 1										
Bit	Symbol	Value	Description							
7	AE_WD	曜日/日アラームイネーブルビット. AE_M および AE_H とともにアラームを有効にします。 (「アラーム割り込み使用方法」を参照)								
		0	イネーブル							
		1	ディセーブル - 初期値							
6	○	0	読み込みのみ。常に "0"。							
5:0	Date Alarm	01 to 31	日アラームの値。BCDフォーマット。 POR 後のリセット値 00 は、有効な値 (01 ~ 31) に置き換える必要があります。							

3.6. 繰返しカウントダウンタイマ設定レジスタ

0Ah - タイマー値0

このレジスタは 周期カウントダウンタイマの 12 ビットタイマ値 (プリセット値) の下位 8 ビットを設定するために使用します。TRPTビットが 1 の場合、この値はゼロに達すると自動的にカウントダウンタイマにリロードされます。これにより一定周期のタイマー割り込みが可能になります (以下の計算を参照)。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Ah	タイマー値 0	R/WP	128	64	32	16	8	4	2	1
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	Timer Value 0	00h to FFh	バイナリ形式 (下位 8 ビット) の繰返しカウントダウンタイマのタイマー値 (繰返しカウントダウンタイマの使用方法を参照)。読み込みの場合プリセット値のみが返され、実際の値は返されません。繰返しカウントダウンタイマ割り込み機能を使用しない場合には、レジスタ 0Ah を RAM バイトとして使用できます。							

0Bh - タイマー値 1

このレジスタは 周期カウントダウンタイマの 12 ビットタイマ値 (プリセット値) の上位 4 ビットを設定するために使用します。TRPTビットが 1 の場合、この値はゼロに達すると自動的にカウントダウンタイマにリロードされます。これにより一定周期のタイマー割り込みが可能になります (以下の計算を参照)。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Bh	タイマー値 1	R/WP	○	○	○	○	2048	1024	512	256
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:4	○	0	読み込みのみ。常に "0"。							
3:0	Timer Value 1	0h to Fh	バイナリ形式の繰返しカウントダウンタイマのタイマー値 (上位 4 ビット) (繰返しカウントダウンタイマの使用方法を参照)。読み取ると、プリセット値のみが返され、実際の値は返されません。							

カウントダウンタイマの周期の計算 (秒) :

$$\text{タイマ・カウントダウン周期} = \frac{\text{タイマ設定値}}{\text{タイマ基準周波数}}$$

0Ch - タイマ・ステータス 0

このレジスタは繰返しカウントダウンタイマの現在の 12 ビット値の下位 8 ビットを返します。

(読み込みのみ。書き込みは無効)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Ch	ターマステータス 0	R	128	64	32	16	8	4	2	1
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	Timer Status 0	00h to FFh	バイナリ形式 (下位 8 ビット) での繰返しカウントダウン タイマーの現在値。 (繰返しカウントダウン タイマーの使用方法を参照)。							

0Dh - タイマ・ステータス 1 (シャドウ)

このレジスタは繰返しカウントダウンタイマの現在の 12 ビット値の上位 4 ビットを返します。

(読み込みのみ。書き込みは無効)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0Dh	タイマステータス 1	R	○	○	○	○	2048	1024	512	256
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:4	○	0	読み込みのみ。常に“0”。							
3:0	Timer Status 1	0h to Fh	バイナリ形式の繰返しカウントダウン タイマの現在値 (上位 4 ビット)。 (繰返しカウントダウン タイマーの使用方法を参照)。							

TE ビット (0Fh) が 1 に設定されると、タイマ・ステータス 0 およびタイマ・ステータス 1 (シャドウ) レジスタは現在のカウントダウン値を保持します。

TE ビットに 0 が書き込まれると、タイマ・ステータス 0 およびタイマ・ステータス 1 レジスタには最後に更新された値が保存されます。

タイマ・ステータス 0 の値を読み取ると、タイマ・ステータス 1 (シャドウ) レジスタが更新されます。タイマ・ステータス 1 (シャドウ) レジスタのみを読み取ると、タイマ・ステータス 0 の読み取り中に記憶された“更新されていない”タイマ・ステータス 1 (シャドウ) レジスタ値が返されます。

3.7. ステータス及び制御レジスタ

0Eh - ステータス レジスタ

このレジスタは様々な割り込みイベントの発生や内部のEEPROMの状態を検出するために使用されます。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
0Eh	ステータス	R/WP	EEbusy	CLKF	BSF	UF	TF	AF	EVF	PORF	
	初期値		1 → 0	0	0	0 → 1	0	0	0	1	
Bit	Symbol	Value	Description								
7	EEbusy	EEPROMメモリ・ビジーステータスビット - (読み込みのみ) (EEPROMの読み込み/書き込みを参照)									
		0	データ転送は終了しています。								
1	EEPROMが現在読み取りまたは書き込みリクエストを処理中であり、現在のコマンドが終了するまでそれ以降のコマンドは無視されることを示します。電源投入時(POR)、リフレッシュが自動的に行われます。この最初のリフレッシュの時間は $t_{PREFR} = \sim 66$ ミリ秒です。リフレッシュの終了後、EEbusyは自動的に0にクリアされます。										
6	CLKF	クロック出力割り込みフラグ (プログラマブル・クロック出力を参照)									
		0	イベントは検出されていません。0にクリアされると、CLKSYおよびCLKOUTの設定に応じて周波数出力が停止します。								
1	事前に0に設定していた場合はCLKOUTピンでの割り込み信号クロック出力の発生を示します。値1は0を書き込む(クリアされる)まで保持されます。										
5	BSF	バックアップ切り替えフラグ (自動バックアップ切り替え機能を参照)									
		0	バックアップ切り替えは検出されていません。電源投入(POR)時に、このフラグは自動的に0にクリアされます。バックアップ切り替え機能が無効な場合(BSMフィールド=00または10)には、BSFは常に0です。								
1	事前に0に設定されている場合は、主電源VDDからVBACKUPへの切り替えが発生したことを示します。RTCモジュールがVDD電源状態にある場合、値1はビットに0を書き込むことでクリアできます。注意: EVFフラグは、TSS(13h)ビットとTSE(10h)ビットが1にセットされている場合、バックアップ切り替え機能のイベントによってもセットされます。										
4	UF	時刻更新フラグ (「時刻更新割り込み機能」を参照)									
		0	イベントは検出されていません。								
1	あらかじめ0に設定していた場合は、定期時刻更新割り込みイベントの発生を示します。値1は0を書き込む(クリアされる)まで保持されます。電源投入(POR)直後は秒の時刻更新に設定されているため、1秒以内にUFフラグが1に設定されます。										
3	TF	繰返しカウントダウンタイマ・フラグ (「繰返しカウントダウンタイマ割り込み機能」を参照)									
		0	イベントは検出されていません。カウントダウンタイマ・イベントによりINTピンとCLKOUTがLOWの場合、TFフラグが0にクリアされると割り込み信号はすぐにクリアされます。								
1	あらかじめ0に設定していた場合は、繰返しカウントダウンタイマの割り込みイベントの発生を示します。値1は0を書き込む(クリアされる)まで保持されます。										
2	AF	アラームフラグ (アラーム割り込み機能を参照)									
		0	イベントは検出されていません。								
1	あらかじめ0に設定されていた場合は、アラーム割り込みイベントの発生を示します。値1は0を書き込む(クリアされる)まで保持されます。										
1	EVF	外部イベントフラグ (「外部イベント割り込み機能」を参照)									
		0	イベントは検出されていません。								
1	事前に0に設定されている場合は、外部イベントまたはバックアップ電源切替の発生を示します。値1は0を書き込む(クリアされる)まで保持されます。 ※EVFフラグは以下の場合に1に設定されます: ① 外部イベントが発生/TSS = 0 及び (EIE = 1 または TSE = 1)。 ② バックアップ電源切替が発生/TSS = 1 及び (EIE = 1 または TSE = 1)										
0	PORF	パワーオンリセット(POR)フラグ									
		0	イベントは検出されていません。								
1	事前に0に設定されている場合は、VPORを下回る電圧降下の発生を示します。RTC内部のデータが無効になっているため、すべてのレジスタを初期化する必要があります。値1は0を書き込む(クリアされる)まで保持されます。電源投入時(POR)はこの値は1に設定されます。このフラグを有効に使用するためには、起動直後に0を書き込む必要があります。										

0Fh - 制御(コントロール) (1) レジスタ

このレジスタでは、アラーム割り込み機能、時刻更新割り込み機能の選択、繰返しカウントダウンタイマの動作選択・設定を行います。

(読み込み：常に読み込み可能 / 書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
0Fh	制御(コントロール) 1	R/WP	TRPT	-	WADA	USEL	EERD	TE	TD		
	初期値		0	0	0	0	0	0	0	0	
Bit	Symbol	Value	Description								
7	TRPT	タイマーリピートビット。カウントダウンタイマーリ込み機能のシングルモードまたはリピートモードを指定します (「繰返しカウントダウンタイマー割り込み機能」を参照)。									
		0	シングルモードが選択されています。カウントダウン タイマ が有効になっている場合 (TE = 1)、カウントダウン タイマーはゼロに達すると停止し、TE は自動的にクリアされます。 - 初期値								
		1	リピートモードが選択されています。カウントダウン タイマ が有効になっている場合 (TE = 1)、0 に達するとタイマー値レジスタから値が自動的にリロードされ、カウントが継続されます。								
6	-	0	使用されていないビット。読み込むと 0 を返します。								
5	WADA	曜日アラーム/日付アラーム選択ビット。このビットは、アラーム割り込み機能のソースとして曜日または日付のいずれかを指定するために使用されます。 (「アラーム割り込み機能」を参照)。									
		0	曜日がアラーム割り込み機能のソースになります。 - 初期値								
		1	日付がアラーム割り込み機能のソースになります。								
4	USEL	時刻更新割り込み信号を設定するビット。時刻更新割り込み機能の秒更新または分更新を指定します (「時刻更新割り込み機能」を参照)。 RESET ビットに 1 を書き込むか、秒レジスタに書き込むと、現在の更新期間の長さに影響があります。 (「リセット ビット機能」を参照)									
		0	秒更新 に設定 (自動リセット時間 $t_{RTN2} = 500 \text{ ms}$)。 - 初期値								
		1	分更新 に設定 (自動リセット時間 $t_{RTN2} = 7.813 \text{ ms}$)。								
3	EERD	EEPROMメモリ リフレッシュ デisable ビット。1 の場合、EEPROM メモリからのコンフィギュレーション レジスタのオートリフレッシュが無効になります。 (「オートリフレッシュ (すべての構成 EEPROM → RAM)」を参照)。									
		0	リフレッシュが有効になっています。設定レジスタ内のすべてのデータは、EEPROM に保存されているデータによって 24 時間ごとに日付更新時 (午前 0 時前の最後の 1 秒の始まり) に更新されます。このオートリフレッシュの時間は $t_{AREFR} = \sim 3.5 \text{ ミリ秒}$ です。オートリフレッシュは、RTC が VBACKUP モードでない場合にのみアクティブになります。 - 初期値								
		1	オートリフレッシュをディisable								
2	TE	繰返しカウントダウンタイマ・イネーブル ビット。このビットは、カウントダウン タイマ・割り込み機能の開始/停止設定を設定します。 (「繰返しカウントダウンタイマー割り込み機能」を参照)。									
		0	カウントダウンタイマー割り込み機能を停止します。TE は、シングル モードが選択されている場合 (TRPT = 0)、およびカウントダウン タイマーがゼロに達した場合にも自動的にクリアされます。 - デフォルト値								
		1	カウントダウンタイマー割り込み機能を開始します (タイマー値レジスタに設定されたプリセット値からカウントダウンが開始されます)。								
1:0	TD	00 to 11	タイマクロック周波数の選択。繰返しカウントダウンタイマー割り込み機能のカウントダウンソースクロックを設定します。この設定で自動リセット時間 t_{RTN1} も定義されます。 クロックソースが秒更新(1Hz)または分更新(1/60Hz)に設定されている場合、カウントダウンと割り込みのタイミングは両方ともクロック更新のタイミングに合わせられます。以下の表を参照してください (「繰返しカウントダウン タイマー割り込み機能」も参照)。 RESET ビットに 1 を書き込むか、秒レジスタに書き込むと、現在のカウントダウン期間の長さに影響します (「リセット ビット機能」を参照)。								
TD value	タイマ基準クロック周波数	タイマ間隔	割り込み信号出力時間 = t_{RTN1}				RESET ビットに 1 を書き込む場合、または秒レジスタに書き込む場合の影響				
00	4096 Hz - 初期値	244.14 μs	122 μs				現在のタイマ時間に影響する				
01	64 Hz	15.625 ms	7.813 ms								
10	1 Hz	1 s									
11	1/60 Hz	60 s									

10h - 制御(コントロール) (2) レジスタ

このレジスタでは、INT端子の割り込みイベント出力、クロックおよびカレンダー動作の停止/開始ステータス、CLKOUTピンの割り込み制御クロック出力、時間モードおよびタイムスタンプのイネーブルを設定します。

(読み込み：常に読み込み可能/書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
10h	制御(コントロール) 2	R/WP	TSE	CLKIE	UIE	TIE	AIE	EIE	12_24	RESET	
	初期値		0	0	0	0	0	0	0	0	
Bit	Symbol	Value	Description								
7	TSE	タイムスタンプ有効化ビット (タイムスタンプ機能を参照)									
		0	タイムスタンプ機能を無効に設定 - 初期値								
6	CLKIE	割り込み制御クロック出力イネーブルビット。 有効にすると、クロック周波数を出力して外部システムをウェイクアップすることができます。(「プログラマブル クロック出力」を参照)									
		0	無効に設定 - 初期値								
5	UIE	定期時刻更新割り込みイネーブルビット (「定期時刻更新割り込み機能」を参照)									
		0	時刻更新イベントが発生しても割り込み信号を出力しません。また1→0になると tRTN2 のINT端子からの出力信号を停止することが出来ます。 - 初期値								
4	TIE	繰返しカウントダウンタイマー割り込みイネーブルビット (「繰返しカウントダウンタイマー割り込み機能」を参照)									
		0	タイマーイベントが発生しても割り込み信号を出力しません。また1→0になると tRTN1 のINT端子からの出力信号を停止することが出来ます。 - 初期値								
3	AIE	アラーム割り込み有効化ビット (「アラーム割り込み機能」を参照)									
		0	アラーム・イベントが発生しても割り込み信号を出力しません。また1→0になると tRTN1 のINT端子からの出力信号を停止することが出来ます。 - 初期値								
2	EIE	イベント割り込みイネーブルビット (「外部イベント割り込み関数と割り込みスキーム」を参照)									
		0	外部イベント、または電源バックアップ切替が発生しても割り込み信号を出力しません。また EVFフラグ、またはBSFフラグがクリアされるとINT端子からの出力信号が停止します。 - 初期値								
1	12_24	12 時間または 24 時間モード (クロック レジスタとアラーム レジスタを参照)。 12_24 ビットが変更されると、時間レジスタの値は 12 時間モードと 24 時間モードの間で自動的に変更されます。ただし時間アラーム レジスタ (08h) の値は書き換えが必要です。									
		0	24 時間モード (0 ~ 23) - デフォルト値								
0	RESET	リセットビット。このビットはソフトウェアベースの時刻調整 (同期) に使用されます。(「リセットビット機能」を参照)。									
		0	リセット無し - 初期値								
0	RESET	クロックプリスケアラ周波数の 8192 Hz から 1Hz をリセットします (秒レジスタへの書き込みも同じ効果があります)。このビットは読み出すと常に 0 が返されます。一時的にメモリされた1Hzの更新もリセットされます。プリスケアラの上段はリセットされません(16.384 kHz)。I ² C インターフェイスは非同期であるため、リセット後の最初の 1Hz出力は 1 秒より短い 0 ~ 244 μs になります。プリスケアラをリセットすると、後続のすべての機能 (クロックとカレンダー、CLKOUT、タイマー クロック、更新タイマー クロック、UNIX クロック、EVI入力フィルタ) の現在のクロック周期長さに影響します。									
		1									

11h - 汎用ビット

このレジスタは汎用ビット (7 ビット) を保持します。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
11h	汎用ビット	R/WP	-	GP6	GP5	GP4	GP3	GP2	GP1	GP0
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7	-	0	ビットは実装されていません。読み出すと 0 を返します。							
6:0	GPx	0 or 1	汎用レジスタビット(7ビット)。							

12h - クロック割り込み信号マスク

このレジスタは、自動クロック割り込み信号を選択するために使用されます。ビットを 1 に設定することで、対応する割り込み信号が選択されます (複数選択可)。電源投入後は、いずれの割り込み信号も選択されません (「クロック出力スキーム」を参照)。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
12h	クロック割り込み信号マスク	R/WP	-	-	-	-	CEIE	CAIE	CTIE	CUIE	
	初期値		0	0	0	0	0	0	0	0	
Bit	Symbol	Value	Description								
7:4	-	0	ビットは実装されていません。読み出すと 0 を返します。								
3	CEIE	イベント割り込みビット時のクロック割り込み出力。 イベント割り込みのソースは、EVI ピンからの外部イベントまたは自動バックアップスイッチオーバーです (「割り込みスキーム」を参照)。									
		0	無効 - 初期値								
		1	有効。内部信号 EI が選択されます。								
2	CAIE	アラーム割り込みビット時のクロック出力。									
		0	無効 - 初期値								
		1	有効。内部信号 AI が選択されます。								
1	CTIE	繰返しカウンタダウンタイム割り込みビット時のクロック出力。									
		0	無効 - 初期値								
		1	有効。内部信号 TI が選択されます。								
0	CUIE	周期的時刻更新割り込みビット時のクロック出力。									
		0	無効 - 初期値								
		1	有効。内部信号 UI が選択されます。								

3.8. イベント制御レジスタ

13h - イベント制御

このレジスタでは①EVI ピンのイベント検出の設定を行います。EHLビットにてハイレベルまたはローレベル（または立ち上りエッジまたは立ち下りエッジ）での検出を設定します。また②ET フィールドでサンプリング期間 tSP を選択することにより チャタリング制御を EVI 信号に適用できます。さらに③タイムスタンプデータの制御機能を設定します。また④VBACKUP 電源への切り替わりをイベントのソースとして選択することもできます。

（読み込み：常に読み込み可能／書き込み：パスワードによるロック可能）

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
13h	外部イベント制御	R/WP	○	EHL	ET		○	TSR	TSOW	TSS
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7	○	0	読み込みのみ。常に0。							
6	EHL	イベント検出の設定。High/Low レベル（立ち上り/立ち下りエッジ）の選択（外部イベント割り込み機能を参照）								
		0	立ち下りエッジ (ET = 00) またはローレベル (ET ≠ 00) を EVI ピンの外部イベント入力に設定。 - 初期値							
		1	立ち上りエッジ (ET = 00) またはハイレベル (ET ≠ 00) を EVI ピンの外部イベント入力に設定。							
5:4	ET	イベントフィルタリング時間の設定。EVI 信号をサンプリングすることにより、EVI ピンにデジタル フィルタリングを適用します。（「外部イベント割り込み機能」を参照）								
		00	フィルタリング設定なしエッジを検出。 - 初期値							
		01	サンプリング周期 tSP = 3.9 ms (256 Hz) にてレベル検出。							
		10	サンプリング周期 tSP = 15.6 ms (64 Hz) にてレベル検出。							
		11	サンプリング周期 tSP = 125 ms (8 Hz) にてレベル検出。							
3	○	0	読み込みのみ。常に0。							
2	TSR	タイムスタンプリセットビット（「タイムスタンプ機能」を参照）								
		0	タイムスタンプのリセットは無効。 - 初期値							
		1	7 つのタイムスタンプレジスタ (カウントTS から年TS) をすべて 00h にリセットします。このビットは読み取られると常に 0 を返します。							
1	TSOW	タイムスタンプ上書きビット。TSLレジスタの上書き機能を制御します (秒 TS から年 TS)。カウンタ Count TS は、上書きビット TSOW の設定とは関係なく、常に動作しています。（タイムスタンプ機能を参照）								
		0	最初に発生したイベントのタイムスタンプが記録され、TS レジスタに残ります。最初のイベント検出機能を初期化または再初期化するには、EVF をクリアする必要があります。 - 初期値							
		1	最後に発生したイベントのタイムスタンプが記録され、TS レジスタが上書きされません。EVF フラグをクリアする必要はありません。							
0	TSS	タイムスタンプソース選択ビット (タイムスタンプ機能を参照)								
		0	外部イベントをタイムスタンプソースとして選択。EVI ピンで外部イベントが発生した時に、タイムスタンプが生成され (TSE=1時)、割り込みが出力されます (EIE = 1 の場合) - 初期値							
		1	自動バックアップ電源切替をタイムスタンプソースとして選択。電源が VBACKUP 電源に切り替わると、タイムスタンプが生成され (TSE = 1 の場合)、割り込みが出力されます (BSIE = 1 の場合)。							

3.9. タイムスタンプ・レジスタ

7つのタイムスタンプレジスタ(カウントTSから年TS)(タイムスタンプ機能を参照)。

14h - カウントTS

このレジスタには対応するイベントの発生数が標準バイナリ形式で残ります。値の範囲は0～255です。
(読み込みのみ。書き込みは無効)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
14h	カウントタイムスタンプ	R	128	64	32	16	8	4	2	1
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	Count TS	0 to 255	タイムスタンプイベントの発生数。バイナリでコード化されます。オーバーフローが発生した場合、カウンタは再び00hから始まります。TSE = 0の場合、カウンタはイベントのカウントを停止します。TSE = 1の場合、イベントが発生するとカウンタが増加します。Count TSレジスタのカウンタは、上書きビットTSOWの設定とは関係なく常に動作しています。タイムスタンプリセットビットTSRに1が書き込まれると、カウントTSレジスタは00hにリセットされます(タイムスタンプ機能を参照)。							

15h - 秒タイムスタンプ

このレジスタはタイムスタンプの『秒』情報をBCDフォーマットで保持します。値は00～59です。
(読み込みのみ。書き込みは無効)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
15h	秒タイムスタンプ	R	○	40	20	10	8	4	2	1
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7	○	0	読み込みのみ。常に0。							
6:0	Seconds TS	00 to 59	BCDフォーマットにて、秒レジスタのタイムスタンプを保持します。有効(ビットTSE = 1)の場合、TSOWビットの設定に応じて、最初または最後に発生したイベントのタイムスタンプが保存されています。タイムスタンプリセットビットTSRに1が書き込まれると、秒TSレジスタは00hにリセットされます。							

16h - 分タイムスタンプ

このレジスタはタイムスタンプの『分』情報をBCDフォーマットで保持します。値は00～59です。
(読み込みのみ。書き込みは無効)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
16h	分タイムスタンプ	R	○	40	20	10	8	4	2	1
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7	○	0	読み込みのみ。常に0。							
6:0	Minutes TS	00 to 59	BCDフォーマットにて、分レジスタのタイムスタンプを保持します。有効(ビットTSE = 1)の場合、TSOWビットの設定に応じて、最初または最後に発生したイベントのタイムスタンプが保存されています。タイムスタンプリセットビットTSRに1が書き込まれると、分TSレジスタは00hにリセットされます。							

17h - 時間 タイムスタンプ

このレジスタは、タイムスタンプの『時間』情報を BCDフォーマットで保持します。12₂₄ ビットがクリアされている場合 (初期値) (ステータスおよび制御レジスタ/10h - 制御 2 を参照) の値は 0 ~ 23 になります。12₂₄ ビットがセットされている場合、時間の値は 1 ~ 12 の範囲になり、AMPM ビットは 午前の場合は 0、午後の場合は 1 になります。

(読み込みのみ。書き込みは無効)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
17h	時間 タイムスタンプ ² (24時間モード) - 初期値	R	○	○	20	10	8	4	2	1
	時間 タイムスタンプ ² (12時間モード)				AMPM	10	8	4	2	1
	初期値		0	0	0	0	0	0	0	0

Hours TS (24 hour mode) - default value			
Bit	Symbol	Value	Description
7:6	○	0	読み込みのみ。常に0。
5:0	Hours TS (24 hour mode) - default value	0 to 23	BCDフォーマットにて、時間レジスタのタイムスタンプ情報を保持します。有効(ビット TSE = 1)の場合、TSOW ビットの設定に応じて、最初または最後に発生したイベントのタイムスタンプが保存されています。タイムスタンプ・リセットビット TSR に 1 が書き込まれると 00h にリセットされます。

Hours TS (12 hour mode)			
Bit	Symbol	Value	Description
7:6	○	0	読み込みのみ。常に0。
5	AMPM	0	午前 (記録されているタイムスタンプの時間情報から)
		1	午後 (")
4:0	Hours TS (12 hour mode)	1 to 12	BCDフォーマットにて、時間レジスタのタイムスタンプ情報を保持します。有効(ビット TSE = 1)の場合、TSOW ビットの設定に応じて、最初または最後に発生したイベントのタイムスタンプが保存されています。タイムスタンプ・リセットビット TSR に 1 が書き込まれると 00h にリセットされます。

18h - 日付 タイムスタンプ

このレジスタは タイムスタンプの『日付』情報を BCDフォーマットで保持します。値は 01 ~ 31 です。

(読み込みのみ。書き込みは無効)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
18h	日 タイムスタンプ ²	R	○	○	20	10	8	4	2	1
	初期値									

Bit	Symbol	Value	Description
7:6	○	0	読み込みのみ。常に0。
5:0	Date TS	01 to 31	BCDフォーマットにて日付レジスタの記録されたタイムスタンプを保持します。有効(ビット TSE = 1)の場合、TSOW ビットの設定に応じて、最初または最後に発生したイベントのタイムスタンプが含まれます。タイムスタンプ・リセットビット TSR に 1 が書き込まれると、日付 TS レジスタは 00h にリセットされます。POR後、または TSR ビットでリセットされます。タイムスタンプが記録されると、値 00 は有効な値 (01 ~ 31) に置き換えられます。

19h - 月 タイムスタンプ

このレジスタは タイムスタンプの『月』情報を BCDフォーマットで保持します。値は 01 ~ 12 です。
(読み込みのみ。書き込みは無効)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
19h	月 タイムスタンプ	R	○	○	○	10	8	4	2	1
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:5	○	0	読み込みのみ。常に0。							
4:0	Month TS	01 to 12	BCDフォーマットにて記録された月レジスタのタイムスタンプ情報を保持します。有効(ビット TSE = 1)の場合、TSOW ビットの設定に応じて、最初または最後に発生したイベントのタイムスタンプが含まれます。タイムスタンプリセットビット TSR に 1 を書き込むと、月 TS レジスタは 00h にリセットされます。POR後、または TSR ビットでリセットされ、タイムスタンプが記録されると、値 00 は有効な値 (01 ~ 12) に置き換えられます。							

1Ah - 年 タイムスタンプ

このレジスタは タイムスタンプの『年』情報を BCDフォーマットで保持します。値は 00 ~ 99 です。
(読み込みのみ。書き込みは無効)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1Ah	年 タイムスタンプ	R	80	40	20	10	8	4	2	1
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	Year TS	00 to 99	BCD フォーマットにて、記録された年レジスタのタイムスタンプを保持します。有効(ビット TSE = 1)の場合、TSOW ビットの設定に応じて、最初または最後に発生したイベントのタイムスタンプが含まれます。タイムスタンプリセットビット TSR に 1 が書き込まれると、年 TS レジスタは 00h にリセットされます。							

3.10. UNIX TIME レジスタ

UNIX 時間カウンタは、バイナリ形式の 32 ビット カウンタです。カウンタは FFFFFFFFh に到達すると 00000000h にロールオーバーします。4 つの UNIX TIME カウンタレジスタは読み取りおよび書き込み可能です。カウンタのソースクロックはデジタルオフセット補償された 1 Hz クロック周波数です。4 つのレジスタ読み取り値の一貫性を保つために、I2C アクセス時は、UNIX 時間カウンタのインクリメントは停止します。

(「UNIX 時刻カウンター」および「時刻の設定と読み取り」を参照)
(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

1Bh – UNIX Time 0

0～7ビット (32ビットUNIX TIMEカウンタ中)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1Bh	UNIX TIME 0	R/WP	UNIX 0 [7:0]							
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	UNIX 0 [7:0]	00h to FFh	0～7 ビット (32ビットUNIX TIMEカウンタ内)							

1Ch – UNIX Time 1

8～15ビット (32ビットUNIX TIMEカウンタ中)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1Ch	UNIX TIME 1	R/WP	UNIX 1 [15:8]							
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	UNIX 1 [15:8]	00h to FFh	8～15 ビット (32ビットUNIX TIMEカウンタ内)							

1Dh – UNIX Time 2

16～23ビット (32ビットUNIX TIMEカウンタ中)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1Dh	UNIX TIME 2	R/WP	UNIX 2 [23:16]							
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	UNIX 2 [23:16]	00h to FFh	16～23 ビット (32ビットUNIX TIMEカウンタ内)							

1Eh – UNIX Time 3

24～32ビット (32ビットUNIX TIMEカウンタ中)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1Eh	UNIX TIME 3	R/WP	UNIX 3 [31:24]							
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	UNIX 3 [31:24]	00h to FFh	24～31 ビット (32ビットUNIX TIMEカウンタ内)							

3.11. RAM レジスタ

2つのフリーRAM レジスタです。システムのステータス バイトなど、あらゆる目的に使用できます。

1Fh – User RAM 1

このレジスタはユーザー使用可能な汎用目的のフリーRAMレジスタです。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1Fh	ユーザー-RAM 1	R/WP	RAM 1							
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	RAM 1	00h to FFh	RAM 1 データ							

20h – User RAM 2

このレジスタはユーザー使用可能な汎用目的のフリーRAMレジスタです。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
20h	ユーザー-RAM 2	R/WP	RAM 2							
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	RAM 2	00h to FFh	RAM 2 データ							

3.12. パスワードレジスタ

電源投入直後、最初のリフレッシュ時間 $t_{\text{PREFR}} = \sim 66 \text{ ms}$ が経過すると、パスワード PW レジスタは 00h にリセットされます。EEPROM パスワード イネーブル レジスタ EEPWE (EEPROM 30h) に 255 を書き込んで有効にすると、パスワード PW レジスタは、パスワードの設定に使用することが出来ます。このパスワードにより、時刻情報、制御、ユーザー RAM、コンフィギュレーション EEPROM、およびユーザー EEPROM の各レジスタのパスワードロックを行えます。32 ビットパスワード PW は、EEPROM パスワード EEPW の RAM ミラーに格納されている32 ビットと比較されます (EEPROM パスワード レジスタを参照)。

21h – Password 0

0～7ビット (32ビットのパスワードレジスタ内の)

(書込みのみ。読み込むと0を返します)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
21h	パスワード 0	W	PW 0 [7:0]							
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	PW 0 [7:0]	00h to FFh	0～7ビット (32ビットのパスワードレジスタ内)							

22h – Password 1

8～16ビット (32ビットのパスワードレジスタ内の)

(書込みのみ。読み込むと0を返します)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
22h	パスワード 1	W	PW 1 [15:8]							
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	PW 1 [15:8]	00h to FFh	8～16ビット (32ビットのパスワードレジスタ内)							

23h – Password 2

17～23ビット (32ビットのパスワードレジスタ内の)

(書込みのみ。読み込むと0を返します)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
23h	パスワード 2	W	PW 2 [23:16]							
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	PW 2 [23:16]	00h to FFh	17～23ビット (32ビットのパスワードレジスタ内)							

24h – Password 3

24～32ビット (32ビットのパスワードレジスタ内の)

(書込みのみ。読み込むと0を返します)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
24h	パスワード 3	W	PW 3 [31:24]							
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	PW 3 [31:24]	00h to FFh	24～31ビット (32ビットのパスワードレジスタ内)							

3.13. EEPROM メモリ コントロールレジスタ

EEPROMの読み込み／書き込みについてもご参照下さい。

25h – EE アドレス

このレジスタは、単一の EEPROMメモリバイトへの読み込み、または書き込みに使用されるアドレスを保持します。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
25h	EE アドレス	R/WP	EEADDR							
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	EEADDR	00h to FFh	直接読み込みまたは書き込みする EEPROMメモリの1バイトのアドレス。							

26h – EE データ

このレジスタは、単一の EEPROMメモリバイトへの読み込み、または書き込みに使用されるデータを保持します。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
26h	EE データ	R/WP	EEDATA							
	初期値		X	X	X	X	X	X	X	X
Bit	Symbol	Value	Description							
7:0	EEDATA	00h to FFh	直接読み込みまたは書き込みする EEPROMメモリの1バイトのデータ。							

27h - EE コマンド レジスタ

すべての (読み込み / 書き込み可能な) 『機能設定 EEPROM レジスタ』を更新またはリフレッシュしたり、単一の EEPROM メモリバイトから読み込み / 書き込みを行ったりする場合には、このレジスタに特定の値を書き込む必要があります。

このコマンドを使用する場合は ①オートリフレッシュ機能を無効にし (EERD 1) ②ビジーステータスビット EEbusy が最後の転送が完了していることを確認する必要があります (EEbusy=0)。③また下表のコマンド 11h / 12h / 21h / 22h を入力する前に EECMD に 00h を書き込む必要があります。

(読み込み：常に読み込み可能 / 書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
27h	EE コマンド*	WP	EECMD							
	初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	EECMD		EEPROM メモリ用のコマンド (EEPROM 読み取り/書き込みを参照)							
		00h	開始時の値は 00h である必要があります。 - 初期値							
		11h	全更新コマンド(全ての設定ミラーRAMレジスタ → 設定EEPROMへ書き込み)。 11h の値を書き込むと、すべての設定ミラーRAM レジスタ (アドレス 30h ~ 37h) のデータが、対応する設定 EEPROMレジスタに書き込まれます (保存されます)。 「設定レジスタの使用方法」も参照してください。							
		12h	リフレッシュ・コマンド (すべての設定 EEPROM → 設定ミラーRAM)。 12h の値を書き込むと、すべての設定EEPROMレジスタからデータが読み取られ、対応する 設定ミラーRAM レジスタ (アドレス 30h ~ 37h) に値がコピーされます。各機能は RAMバイトが書き込まれるとすぐにアクティブになります。							
		21h	1バイト書き込みコマンド (設定ミラーRAMレジスタ → EEPROMへ書き込み)。 21h の値を書き込むと、EEDATA (RAM) バイトのデータが、EEADDR バイトで指定されたアドレスの EEPROM バイトに書き込まれます (保存されます)。 設定EEPROM (アドレス 30h ~ 37h) およびユーザー EEPROM (アドレス 00h ~ 2Ah) の範囲にて。							
		22h	1バイト読み込みコマンド (EEPROM → EEDATA (RAM))。 22h の値を書き込むと、EEADDR バイトで指定されたアドレスを持つ EEPROM レジスタからのデータが読み取られ、EEDATA (RAM) バイトにコピーされます。 設定EEPROM (アドレス 30h ~ 37h) およびユーザー EEPROM (アドレス 00h ~ 2Ah) の範囲にて。							

3.14. ID レジスタ

28h - ID レジスタ

このレジスタは、4 ビットのハードウェア識別番号 (HID) と 4 ビットのバージョン識別番号 (VID) を保持しています。この ID にて生産ラインでのハードウェアの変更とバージョンを確認できます。

(読み込みのみ。書き込みは無効)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
28h	ID	R	HID				VID			
	工場出荷初期値		工場出荷時設定値				工場出荷時設定値			
Bit	Symbol	Value	Description							
7:4	HID	0 to 15	ハードウェア識別番号。							
3:0	VID	0 to 15	バージョン識別番号。							

3.15. ミラーRAMを伴う『機能設定 EEPROM レジスタ』

アドレス 2Bh および 30h ~ 37h のすべての機能設定 EEPROM レジスタは EEPROM にメモリされ、RAM にミラーリングされます。各機能はミラーRAM に書き込まれるとすぐにアクティブになります。「設定レジスタの使用方法」も参照してください。

3.15.1. EEPROM リザーブレジスタ

2Bh - EEPROM リザーブレジスタ

このレジスタに事前設定された (工場出荷時に校正された) 値は上書きしないでください。

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
2Bh	EEPROM 予備レジスタ	R/WP	リザーブ (上書き禁止)							
	工場出荷初期値		事前設定済みレジスタ (工場設定値)							
Bit	Symbol	Value	Description							
7:0	RESERVED		事前設定済みレジスタ (工場設定値) - 上書き禁止							

3.15.2. EEPROM パスワード有効化レジスタ

電源投入後、最初のリフレッシュ時間 $t_{\text{PREFR}} = \sim 66 \text{ ms}$ の経過後に、パスワード・イネーブル値 EEPWE が EEPROM から対応する ミラーRAM コピーされます。出荷時のデフォルト値は 00h に設定されています。

30h - EEPROM パスワード有効化

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
30h	EEPROM パスワード有効化	R/WP	EEPWE							
	工場出荷初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	EEPWE		EEPROM/パスワードの有効化							
		0 to 254	パスワード機能は無効。 255 以外の値を書き込むと、パスワード機能は無効になります。 - 出荷時 (初期値) は、00h (無効) にプリセットされています							
		255	パスワード機能が有効。 値 255 を書き込むと、パスワードレジスタ (21h ~ 24h) へ 32 ビットのパスワードを入力できます。							

3.15.3. EEPROM パスワードレジスタ

電源投入後、最初のリフレッシュ時間 $t_{\text{PREFR}} = \sim 66 \text{ ms}$ が経過すると、32ビットのEEPROMパスワードを持つ EEPROM パスワードレジスタ 0～3 が EEPROM から対応する ミラーRAM にコピーされます。出荷時のデフォルト値は 00h に設定されています。

31h – EEPROM パスワード: 0

0～7ビット（32ビットの EEPROM パスワード内の）

（ミラーRAMは書き込みのみ。読み込むと0を返します。ロックされていないときは EEPROM を読み込みます）

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
31h	EEPROM パスワード 0	*WP	EEPW 0 [7:0]							
	工場出荷初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	EEPW 0 [7:0]	00h to FFh	0～7ビット（32ビットのEEPROMパスワード内の）							

* EEPROM レジスタ: RAM ミラーは書き込み専用です。読み出すと0を返します。ロックを解除するとEEPROMの読み取りが可能になります。

32h – EEPROM パスワード: 1

8～15ビット（32ビットの EEPROM パスワード内の）

（ミラーRAMは書き込みのみ。読み込むと0を返します。ロックされていないときは EEPROM を読み込みます）

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
32h	EEPROM パスワード 1	*WP	EEPW 1 [15:8]							
	工場出荷初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	EEPW 1 [15:8]	00h to FFh	8～15ビット（32ビットのEEPROMパスワード内の）							

* EEPROM レジスタ: RAM ミラーは書き込み専用です。読み出すと0を返します。ロックを解除するとEEPROMの読み取りが可能になります。

33h – EEPROM パスワード: 2

16～23ビット（32ビットの EEPROM パスワード内の）

（ミラーRAMは書き込みのみ。読み込むと0を返します。ロックされていないときは EEPROM を読み込みます）

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
33h	EEPROM パスワード 2	*WP	EEPW 2 [23:16]							
	工場出荷初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	EEPW 2 [23:16]	00h to FFh	16～23ビット（32ビットのEEPROMパスワード内の）							

* EEPROM レジスタ: RAM ミラーは書き込み専用です。読み出すと0を返します。ロックを解除するとEEPROMの読み取りが可能になります。

34h – EEPROM パスワード: 3

24～31ビット（32ビットの EEPROM パスワード内の）

（ミラーRAMは書き込みのみ。読み込むと0を返します。ロックされていないときは EEPROM を読み込みます）

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
34h	EEPROM パスワード 3	*WP	EEPW 3 [31:24]							
	工場出荷初期値		0	0	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7:0	EEPW 3 [31:24]	00h to FFh	24～31ビット（32ビットのEEPROMパスワード内の）							

* EEPROM レジスタ: RAM ミラーは書き込み専用です。読み出すと0を返します。ロックを解除するとEEPROMの読み取りが可能になります。

3.15.4. EEPROMクロック出力設定 レジスタ

35h - EEPROM クロック出力設定

プログラム可能なクロック出力をCLKOUT端子から出力させることができます。クロック出力は CLKOE ビット (または CLKF フラグ) によって制御できます (プログラマブル・クロック出力を参照)。電源投入後、最初のリフレッシュ時間 $t_{PREFR} = \sim 66 \text{ ms}$ の経過後に、EEPROM Clkout / CLKOE / CLKSYS / PORIE / FD の値が EEPROM から対応するミラーRAM にコピーされます。出荷時にプリセットされているデフォルト値は、CLKOUT = 有効、同期有効、F = 32.768 kHz です。

(読み込み：常に読み込み可能 / 書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
35h	EEPROM クロック出力	R/WP	CLKOE	CLKSY	-	-	PORIE	FD		
	工場出荷初期値		1	1	0	0	0	0	0	0
Bit	Symbol	Value	Description							
7	CLKOE	CLKOUT イネーブルビット (プログラマブル クロック出力を参照)								
		0	CLKOUT端子 = Lowレベル。(CLKF フラグが 0 の場合)							
		1	CLKOUT端子のクロック出力信号が有効。 - 初期値							
6	CLKSY	CLKOUT 同期イネーブル/ディセーブル (「SYNCHRONIZED ENABLE/DISABLE」を参照)								
		0	同期ディセーブル。							
		1	CLKOUT周波数の同期の設定(CLKOEビットまたはCLKFフラグによる)を有効にします。 - 初期値							
5:4	-	0	未使用ビット。読み込むと0を返します。							
3	PORIE	パワーオン リセット割り込みイネーブルビット (パワーオンリセット割り込み機能を参照)								
		0	パワーオン リセットが発生した場合、または信号がINT端子でキャンセルされた場合、IINT端子から割り込み信号は生成されません。 - 初期値							
		1	パワーオンリセットが発生したときに、IINT端子から割り込み信号が生成されます。この設定はPORFフラグが0にクリアされるまで保持されます。(自動解除なし)							
2:0	FD	000 to 111	CLKOUT 周波数の選択 (「CLKOUT 周波数の選択」を参照)							
FD value	CLKOUT周波数の選択		RESET ビットに 1 を書き込む場合、または秒レジスタに書き込む場合の影響							
000	32.768 kHz - 初期値		影響なし							
001	8192 Hz ⁽¹⁾		現在の値が影響を受けます							
010	1024 Hz ⁽¹⁾		現在の値が影響を受けます							
011	64 Hz ⁽¹⁾		現在の値が影響を受けます							
100	32 Hz ⁽¹⁾		現在の値が影響を受けます							
101	1 Hz ⁽¹⁾		現在の値が影響を受けます							
110	設定されている繰返しカウントダウン タイマ割り込み ⁽¹⁾⁽²⁾		現在の値が影響を受けます							
111	CLKOUT = LOW (出力停止)		影響なし							
⁽¹⁾ 8192 Hz ~ 1 Hz のクロックパルス と、タイマ割り込みパルスは、オフセットパルスの影響を受ける可能性があります。 (「周波数オフセット補正」を参照)。 ⁽²⁾ CLKSYS bit の影響はありません										

3.15.5. EEPROM オフセット レジスタ

EEPROM Offset レジスタと EEPROM Backup レジスタは、32.768 kHz発振器の初期周波数偏差をデジタル的に補正したり、経時変化を調整したりするための EEOffset 値を保持します。EEOffset は補正パルスを段階的に設定出来ます。オフセットの分解能は約0.9537 ppm で、最大範囲は +243.2 ppm ~ -244.1 ppm です。0.9537 ppm の値は、公称 32.768 kHz クロックに基づいています (「周波数オフセット補正」を参照)。予め設定された (工場で校正された) EEOffset 値は、ユーザーが変更することも出来ます。

36h - EEPROM オフセットレジスタ

このレジスタは、EEOffset 値の上位 8 ビットを保持します。予め設定された (工場で校正された) EEOffset 値は、ユーザーでの変更も可能です。EEOffset 値の最下位ビット (LSB) は、EEPROM バックアップレジスタ (37h) にあります (「EEPROM バックアップ レジスタ」も参照)。

電源投入後、最初のリフレッシュ時間 $t_{PREFR} = \sim 66 \text{ ms}$ が経過すると、EEPROM オフセット値が EEPROM から対応する ミラー RAM にコピーされます。

(読み込み：常に読み込み可能 / 書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
36h	EEPROM オフセット	R/WP	EEOffset [8:1]							
	工場出荷初期値		事前設定済み (工場出荷時に校正済み)							
Bit	Symbol	Value	Description							
7:0	EEOffset [8:1]	00h to FFh	EEOffset 値の上位 8 ビット。以下の表を参照してください。							

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
37h	EEPROM バックアップ電源切替	R/WP	EEOffset [0]	BSIE	TCE	FEDE	BSM		TCR	
	工場出荷初期値		Preconfigured	0	0	1	0	0	0	0
Bit	Symbol	Value	Description							
7	EEOffset [0]	0 or 1	EEOffset 値の LSB。以下の表を参照してください。							

EEOffset (9 bits):

EEOffset [8:0]	EEOffset補正值 (10進数)	補正パルスのステップ	CLKOUT周波数補正 (ppm単位)(*)
01111111	255	255	243.187
01111110	254	254	242.233
:	:	:	:
00000001	1	1	0.954
00000000	0	0	0.000
11111111	511	-1	-0.954
11111110	510	-2	-1.907
:	:	:	:
10000001	257	-255	-243.187
10000000	256	-256	-244.141

(*) 各補正パルスは $1 / (16384 \times 64) = 0.9537 \text{ ppm}$ に相当します。

CLKOUT ピンで測定された周波数偏差を元に補正值 EEOffset を計算し、それを EEPROM オフセット レジスタと EEPROM バックアップ レジスタに書き込むことによって補正することができます (「周波数オフセット補正」を参照)。

3.15.6. EEPROM バックアップ電源切替設定 レジスタ

37h – EEPROM バックアップ電源切替設定

このレジスタでは、電源切り替え機能とトリクルチャージを設定します。またEEOffsetのビット0 (LSB) の値を保持します。予め工場出荷時に設定されているEEOffset値はユーザーで変更もできます。

電源投入後、最初のリフレッシュ時間 $t_{PREFR} = \sim 66 \text{ ms}$ の経過後に、EEPROM バックアップ電源切替の設定値が対応するミラーRAM にコピーされます

(読み込み：常に読み込み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
37h	EEPROM バックアップ電源	R/WP	EEOffset [0]	BSIE	TCE	FEDE	BSM		TCR	
	工場出荷初期値		Preconfig- ured	0	0	1	0	0	0	0
Bit	Symbol	Value	Description							
7	EEOffset [0]	0 to 1	EEOffset 値の LSB (EEPROM オフセット レジスタを参照)。							
6	BSIE	バックアップ電源切替割り込み信号 イネーブルビット (「バックアップ自動切替機能」「バックアップ自動切替割り込み機能」を参照)								
		0	バックアップ電源切り替えが発生した時に、INT端子から割り込み信号を発生し しない、またはINT端子ピンからの割り込み信号をキャンセルします。 - 初期値							
1	自動バックアップ切り替えが発生すると、INT端子から割り込み信号を出力しま す。この設定はBSFフラグが0になる(クリアされる)まで保持されます。 (自動解除なし)									
5	TCE	トリクルチャージ有効化ビット (「トリクルチャージ」を参照)								
		0	トリクルチャージが『無効』 - 初期値							
1	トリクルチャージが『有効』									
4	FEDE	高速エッジ検出 有効化ビット (「自動バックアップ切替機能」「自動バックアップ切替割り込み機能」を参照)								
		0	『無効』							
1	FEDE は常に 1 に設定する必要があります。 FEDE ビットが 1 の場合、バックアップ電源自動切り替え機能の高速エッジ検出 が有効になります。この場合、VDD 電源ピンの上昇または下降エッジを通常 7 V/ms 以上のスルー レートでも正しく検出できるため、バックアップ電源自動切 換え機能が速い電圧変化にも適応することが出来ます。 - 初期値									
3:2	BSM	バックアップスイッチオーバーモード (「バックアップ電源自動切替機能」と「バックアップ電源自動切替割り込み機能」 EEPROM への読み取り/書き込みを行うには、BSM フィールドを 00 または 10 に設定してバックアップ電源切替機能を無効にする必要があります。 (EEPROM 読み込み/書き込み条件のルーチンを参照)								
		00	バックアップ電源切替機能が『無効』 - 初期値							
		01	ダイレクト電源切替モード(DSM) が『有効』。 $V_{DD} < V_{BACKUP}$ の時に電源切替え。							
		10	バックアップ電源切替機能が『無効』							
11	レベル電源切替モード(LSM) が『有効』。 $V_{DD} < V_{TH,LSM} (2.0 \text{ V})$ かつ $V_{BACKUP} > V_{TH,LSM} (2.0 \text{ V})$ の時に電源切替え									
1:0	TCR	トリクルチャージの直列抵抗 設定 (トリクルチャージを参照)								
		00	トリクルチャージ抵抗 = 3 k Ω - 初期値							
		01	トリクルチャージ抵抗 = 5 k Ω							
		10	トリクルチャージ抵抗 = 9 k Ω							
11	トリクルチャージ抵抗 = 15 k Ω									

<オフセット・ビットの値を書き換えてしまわない様にご注意下さい>

※ 37hレジスタの Bit:7 は、36h/オフセットレジスタの続きのオフセット末尾1ビットの値が書き込まれています(工場出荷時に設定)。
この値が書き換わってしまうとオフセット設定値がずれてしまい時刻誤差が劣化してしまため、37hアドレスの書き込みを行う際には、
事前に値の読み込みを行い『37h/7bit』の値は変えないように 書き込みを行って下さい。

3.16. ユーザーEEPROM

00h - 2Ah - ユーザーEEPROM

汎用用途の 43 バイトのユーザー使用可能な EEPROM です。

(読み：常に読み可能／書き込み：パスワードによるロック可能)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h to 2Ah	ユーザーEEPROM	R/WP	3 バイトのユーザー使用可能な EEPROM							

3.17. リザーブ EEPROM

2Ch - 2Fh and 38h - 3Fh - リザーブ EEPROM

(このレジスタはプロテクトされています。このレジスタへの書き込みは無効になります)

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
2Ch to 2Fh	予備 EEPROM	Prot.	リザーブ							
38h to 3Fh	予備 EEPROM	Prot.	リザーブ							

3.18. レジスタリセット値

リセット値 ; RAM, Address 00h to 3Fh:

アドレス	機能	属性	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h	秒	R/WP	0	0	0	0	0	0	0	0
01h	分	R/WP	0	0	0	0	0	0	0	0
02h	時間 (24h / 12h)	R/WP	0	0	0	0	0	0	0	0
03h	曜日	R/WP	0	0	0	0	0	0	0	0
04h	日	R/WP	0	0	0	0	0	0	0	1
05h	月	R/WP	0	0	0	0	0	0	0	1
06h	年	R/WP	0	0	0	0	0	0	0	0
07h	分アラーム	R/WP	1	0	0	0	0	0	0	0
08h	時間アラーム (24h / 12h)	R/WP	1	0	0	0	0	0	0	0
09h	曜日アラーム / 日付 アラーム	R/WP	1	0	0	0	0	0	0	0
0Ah	タイマー値 0	R/WP	0	0	0	0	0	0	0	0
0Bh	タイマー値 1	R/WP	0	0	0	0	0	0	0	0
0Ch	タイマーステータス 0	R	0	0	0	0	0	0	0	0
0Dh	タイマーステータス 1 (読み込みのみ)	R	0	0	0	0	0	0	0	0
0Eh	ステータス(フラグ)	R/WP	1 → 0	0	0	0 → 1	0	0	0	1
0Fh	制御 1	R/WP	0	0	0	0	0	0	0	0
10h	制御 2	R/WP	0	0	0	0	0	0	0	0
11h	汎用ビット	R/WP	0	0	0	0	0	0	0	0
12h	クロック割り込みマスク	R/WP	0	0	0	0	0	0	0	0
13h	外部イベント制	R/WP	0	0	0	0	0	0	0	0
14h	カウンタ タイムスタンプ	R	0	0	0	0	0	0	0	0
15h	秒 タイムスタンプ	R	0	0	0	0	0	0	0	0
16h	分 タイムスタンプ	R	0	0	0	0	0	0	0	0
17h	時間 タイムスタンプ (24h / 12h)	R	0	0	0	0	0	0	0	0
18h	日 タイムスタンプ	R	0	0	0	0	0	0	0	0
19h	月 タイムスタンプ	R	0	0	0	0	0	0	0	0
1Ah	年 タイムスタンプ	R	0	0	0	0	0	0	0	0
1Bh	UNIX TIME 0	R/WP	0	0	0	0	0	0	0	0
1Ch	UNIX TIME 1	R/WP	0	0	0	0	0	0	0	0
1Dh	UNIX TIME 2	R/WP	0	0	0	0	0	0	0	0
1Eh	UNIX TIME 3	R/WP	0	0	0	0	0	0	0	0
1Fh	ユーザー-RAM 1	R/WP	0	0	0	0	0	0	0	0
20h	ユーザー-RAM 2	R/WP	0	0	0	0	0	0	0	0
21h	パスワード 0	W	0	0	0	0	0	0	0	0
22h	パスワード 1	W	0	0	0	0	0	0	0	0
23h	パスワード 2	W	0	0	0	0	0	0	0	0
24h	パスワード 3	W	0	0	0	0	0	0	0	0
25h	EE アドレス	R/WP	0	0	0	0	0	0	0	0
26h	EE データ	R/WP	X	X	X	X	X	X	X	X
27h	EE コマンド	WP	0	0	0	0	0	0	0	0
28h	ID	R	工場設定値				工場設定値			
29h and 2Ah	予備レジスタ	Prot.	XXh				XXh			
2Ch to 2Fh	予備レジスタ	Prot.	XXh				XXh			
38h to 3Fh	予備レジスタ	Prot.	XXh				XXh			

X = 特定の値無し

※ アドレスをクリックするとレジスタの説明頁に移動します

工場出荷 初期値; 機能設定 EEPROMレジスタ (ミラーRAMを伴う), アドレス 2Bh 及び 30h to 37h:

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
2Bh	EEPROM 予備レジスタ	R/WP	Preconfigured (Factory Calibrated) – Must not be overwritten.							
30h	EEPROM パスワード有効化	R/WP	0	0	0	0	0	0	0	0
31h	EEPROM パスワード 0	WP	0	0	0	0	0	0	0	0
32h	EEPROM パスワード 1	WP	0	0	0	0	0	0	0	0
33h	EEPROM パスワード 2	WP	0	0	0	0	0	0	0	0
34h	EEPROM パスワード 3	WP	0	0	0	0	0	0	0	0
35h	EEPROM クロック出力	R/WP	1	1	0	0	0	0	0	0
36h	EEPROM オフセット	R/WP	0	0	0	0	0	0	0	0
37h	EEPROM バックアップ電源切替	R/WP	0	0	0	1	0	0	0	0

工場出荷 初期値; ユーザーEEPROM, アドレス 00h to 2Ah:

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h to 2Ah	ユーザーEEPROM (43バイト)	R/WP	00h							

工場出荷 初期値; リザーブ EEPROM, アドレス 2Ch to 2Fh 及び 38h to 3Fh:

Address	Function	Conv.	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
2Ch to 2Fh	予備 EEPROM	Prot.	XXh							
38h to 3Fh	予備 EEPROM	Prot.	XXh							

X = 特定の値無し

RV-3028-C8 の電源投入後のリセット値 (RAM) と出荷時のデフォルト値 (EEPROM):

RAMレジスタ、リセット初期値:

時刻 (hh:mm:ss)	=	00:00:00
日付 (YY-MM-DD)	=	00-01-01
曜日	=	0
時刻モード	=	24時間モード (0 to 23)
タイムスタンプ・カウンタ	=	0 (読込みのみ)
タイムスタンプ・時刻	=	00:00:00 (読込みのみ)
タイムスタンプ・日付	=	00-00-00 (読込みのみ)
UNIX Timeカウンタ	=	00000000h
アラーム機能	=	ディセーブル, 曜日選択
カウントダウンタイマ機能	=	ディセーブル, タイマ基準周波数 = 4096 Hz, シングルモード
時刻更新割り込み機能	=	『秒』時刻更新 (割り込み信号出力はディセーブル)
外部イベント入力機能	=	立下りエッジ検出 (EVI端子への外部イベント入力信号)
タイムスタンプ機能	=	最初のイベント発生を記録 ディセーブル, 外部イベント入力をトリガとする, タイムスタンプ値上書きディセーブル, タイムスタンプリセットディセーブル

EEPROM オートフレッシュ	=	イネーブル
割り込み信号出力	=	ディセーブル
EEbusy ステータスビット	=	1 → 0 (t _{PREFR} = ~66 ms まで 1、その後自動で 0 になります)
UF (時刻更新割り込みフラグ)	=	0 → 1 (秒の時刻更新が選択されています)
EVF (外部イベントフラグ)	=	0
PORF (PORフラグ)	=	1 (0 を書き込むとクリアされます)
CLKOUT端子 割り込み設定	=	ディセーブル, 全ての割り込み信号は設定されていません
パスワード	=	00000000h (書込みのみ)
EE アドレス (25h)	=	00h
EE データ (26h)	=	XXh
EE コマンド (27h)	=	00h (27hの最初の書込み値) (書込みのみ)
ID (28h)	=	工場出荷時設定
汎用レジスタビット (11h)	=	0 (7 ビット)
ユーザーRAM 1, 2 (1Fh,20h)	=	00h (2 バイト)

ミラーRAMを伴う機能設定 EEPROM、工場出荷初期値:

EEPROM リザーブ (2Bh)	=	工場設定値 - 上書き禁止
EEPROM パスワード有効化	=	ディセーブル
EEPROM パスワード	=	00000000h (書込みのみ)
CLKOUT	=	イネーブル, 同期イネーブル, F = 32.768 kHz 出力
POR割り込み信号	=	ディセーブル
EEオフセット値	=	工場出荷設定値 (9 ビット) (ユーザーで変更可)
バックアップ電源自動切換え	=	ディセーブル, 電源切替割り込みディセーブル, 高速エッジ検出イネーブル
トリクルチャージ機能	=	ディセーブル, トリクルチャージ抵抗 = 3 kΩ を選択

ユーザー EEPROM、工場出荷初期値:

ユーザーEEPROM (43 バイト) = 00h

リザーブ EEPROM、アドレス 2Ch to 2Fh 及び 38h to 3Fh, 工場出荷初期値:

リザーブEEPROM = XXh (保護されています)

4. 機能詳細の説明

4.1. パワーオンリセット (POR)

パワーオンリセット (POR) は起動時に実行されます (「パワーオン時の AC 電气的特性」を参照)。
カウンタレジスタを含む全ての RAM レジスタはリセット値に初期化され、ミラーRAMを伴った機能設定 EEPROM レジスタはプリセットされたデフォルト値に設定されます。

電源投入時に、機能設定 EEPROM の値による ミラーRAM レジスタのリフレッシュが自動的に実行されます。この最初のリフレッシュの時間は $t_{PREFR} = \sim 66$ ミリ秒です。ステータス(フラグ)レジスタの EEbusy ビット (0Eh) にてリフレッシュの状態を監視出来ます。
(「レジスタリセット値の概要」を参照)

パワーオンリセットフラグ PORF は、デバイスのPORの生成を引き起こすために必要な VPOR 閾値を下回る内部電源電圧の降下の発生を示しています。PORF 値 1 となっている場合は、電圧が閾値レベル VPOR を下回っており、時間情報が正しくない状態になっていることを示します。この値 1 はユーザーが 0 を書き込みクリアするまで保持されます。

PORIEビット (EEPROM 35h) がセットされていて PORF フラグが事前にクリアされている場合は、パワーオンリセットの発生時に INT端子に割り込み信号を発生させることが出来ます。

(パワーオンリセット割り込み機能を参照)

4.2. バックアップ電源自動切り替え機能

基本的なハードウェアの定義:

The RV-3028-C8 は2つの電源供給端子があります

- V_{DD} ・メインの電源供給端子
- V_{BACKUP} ・バックアップ電源供給端子

- V_{TH:LSM} (2.0 V Typ.) は レベル切替えモードのバックアップ切替えの電圧しきい値です。
- デバウンス ロジックは、122 μ s ~ 183 μ s のデバウンス時間 tDEB を提供します。これは、バックアップ 電源切替が V_{BACKUP} から V_{DD} に戻る時のV_{DD}電圧の揺らぎをフィルタリングします。I²C アクセスは、デバウンス時間 tDEB 後の V_{DD} 電源状態で可能になります。
- 高速エッジ検出 (≥ 7 V/ms) が常に有効になるように、FEDE ビット (EEPROM 37h) は常に 1 に設定する必要があります。- 初期値

電源切替モード:

RV-3028-C8 には 3 つのバックアップ電源切替モードがあります。モードの設定は機能設定 EEPROM レジスタの BSM フィールドで選択できます。EEPROM BACKUP REGISTER を参照してください。

- **BSM = 00** 電源切替が無効 (出荷時の初期値)。「電源切替無効」を参照してください。
- **BSM = 01** **ダイレクト切替えモード (DSM):** V_{DD} < V_{BACKUP} の場合、V_{DD} を V_{TH:LSM} (2.0 V) 以下に下げる必要なく 即座にV_{DD} から V_{BACKUP} への電源切替えが発生します。
ダイレクト切替えモード (DSM) を参照してください。
- **BSM = 10** 電源切替が無効 (出荷時の初期値)。「電源切替無効」を参照してください。
- **BSM = 11** **レベル切替えモード (LSM):** V_{DD} < V_{TH:LSM} (2.0 V) および V_{BACKUP} > V_{TH:LSM} (2.0 V) の場合 V_{DD} から V_{BACKUP} への電源切替えが発生します。レベル切替えモード (LSM) を参照してください。

機能概要:

電源切替モード (ダイレクト切替えモードまたはレベル切替えモード) がイネーブルの状態では電源切替えの発生条件になり、内部電源が V_{BACKUP} 電圧 (V_{BACKUP} 電源状態) に切り替わると、次のシーケンスが適用されます。

- バックアップ電源切替フラグ BSF がセットされ、BSIE ビットが 1 (EEPROM 37h) の場合、割り込み信号が INT 端子から生成され、BSF が 0 にクリアされるまで出力し続けます。BSIE が 0 の場合には割り込み信号は発生しません。(自動バックアップ切り替え割り込み機能を参照)
- I²C バス インターフェイスは自動的に無効 (高インピーダンス) になり、リセットされます。
- EVI 端子入力は、割り込み信号の生成、割り込み信号クロック出力、およびタイムスタンプ機能のためにアクティブのままになります。
- CLKOUT ピンは、V_{BACKUP} 電源状態の間は出力停止になります (LOW に保持)。
- 割り込み信号出力 INT 端子 は、事前に設定された割り込み発生条件にて、V_{BACKUP} 電源状態でもアクティブのままです。
- V_{BACKUP} 電源状態への移行は、タイムスタンプ記録条件として使用できます (タイムスタンプ機能を参照)。
- バックアップ電源切替えの状態を利用して、再び V_{DD} 電源状態になったときに CLKOUT ピンのクロック出力を自動的に有効にすることもできます (「自動バックアップ スイッチオーバー割り込み機能」を参照)。

バックアップ電源切替フラグ BSF は、回路が V_{BACKUP} 電源状態から再開して V_{DD} に戻り次第、すぐに I²C バス・インターフェイスからの書き込みでクリアできます。

4.2.1. 電源切替のディセーブル(無効)

BSM フィールド (EEPROM 37h) が 00 または 10 に設定されている場合は、スイッチオーバー機能はディセーブル(無効)になります (BSM = 00 が出荷時のデフォルト値です)。

1. バックアップ電源を用いない場合に使用されます (デバイスは常に VDD 電源状態です)。電源は VDD ピンに供給し、VBACKUP ピンは 10 kΩ の抵抗で VSS にプルダウン接続して下さい。バックアップ スイッチ フラグ BSF は常に 0 です。
2. VDD がオフで VBACKUP がまだ存在しており、デバイスがバックアップ ソース から電流を引き込むことができない (IBACKUP = 0 nA) 場合に使用されます。VBACKUP ピンのバックアップ ソースは、デバイスが主電源 VDD から再び電源投入され、スイッチオーバー モードが選択されるまで、スタンバイ モードになります (「代表特性」も参照下さい)。
 デバイスが最初にバックアップ電源 (VBACKUP) から起動されてメイン電源 (VDD) がいない場合、スイッチオーバーも無効になり、バックアップ ソースは自動的にスタンバイ モード (IBACKUP = 0 nA) になります。

4.2.2. ダイレクト切替えモード (DSM)

このモードは BSM = 01 (EEPROM 37h) で選択されます。

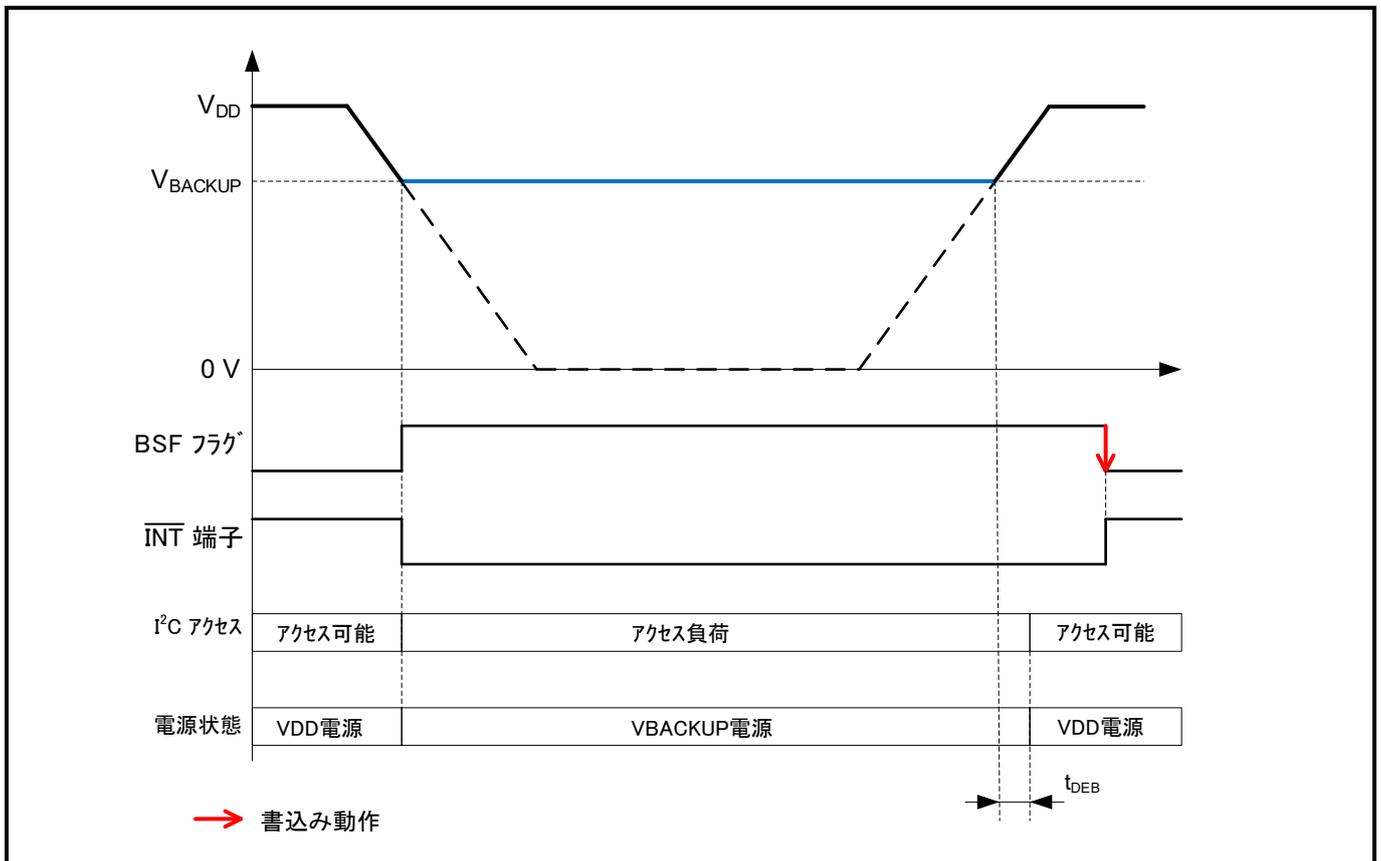
- VDD > VBACKUP の場合、内部電源は VDD で動作します
- VDD < VBACKUP の場合、内部電源は VBACKUP で動作します。

ダイレクト スイッチング モードは、VDD が通常 VBACKUP よりも高いシステム (たとえば、VDD = 5.0 V、VBACKUP = 3.5 V) で有用です。VDD と VBACKUP の値が近い場合 (たとえば、VDD = 3.3 V、VBACKUP ≥ 3.0 V)、不要な電源切り替わりが発生する可能性があるため、その場合はダイレクト切替えモードは推奨されません。

ダイレクト スイッチング モードでは、VDD が監視されず、しきい値電圧 $V_{TH:LSM} = 2.0 V$ (標準 $I_{DD:DSM} = 95 nA$) と比較されないため、レベル スイッチング モード (LSM) と比較して消費電力が削減されます。「動作パラメータと代表特性」も参照してください。

電源切替ディセーブル(無効)から DSM に切り替える場合、回路の反応時間が最大 2 ミリ秒が必要になりますのでご注意ください。

下図: ダイレクト切替えモードでの電源切替えが有効、および電源切替割り込みが有効 (BSIE = 1 (EEPROM 37h)) の場合



4.2.3. レベル切替えモード (LSM)

このモードはBSM = 11 (EEPROM 37h)で選択されます。

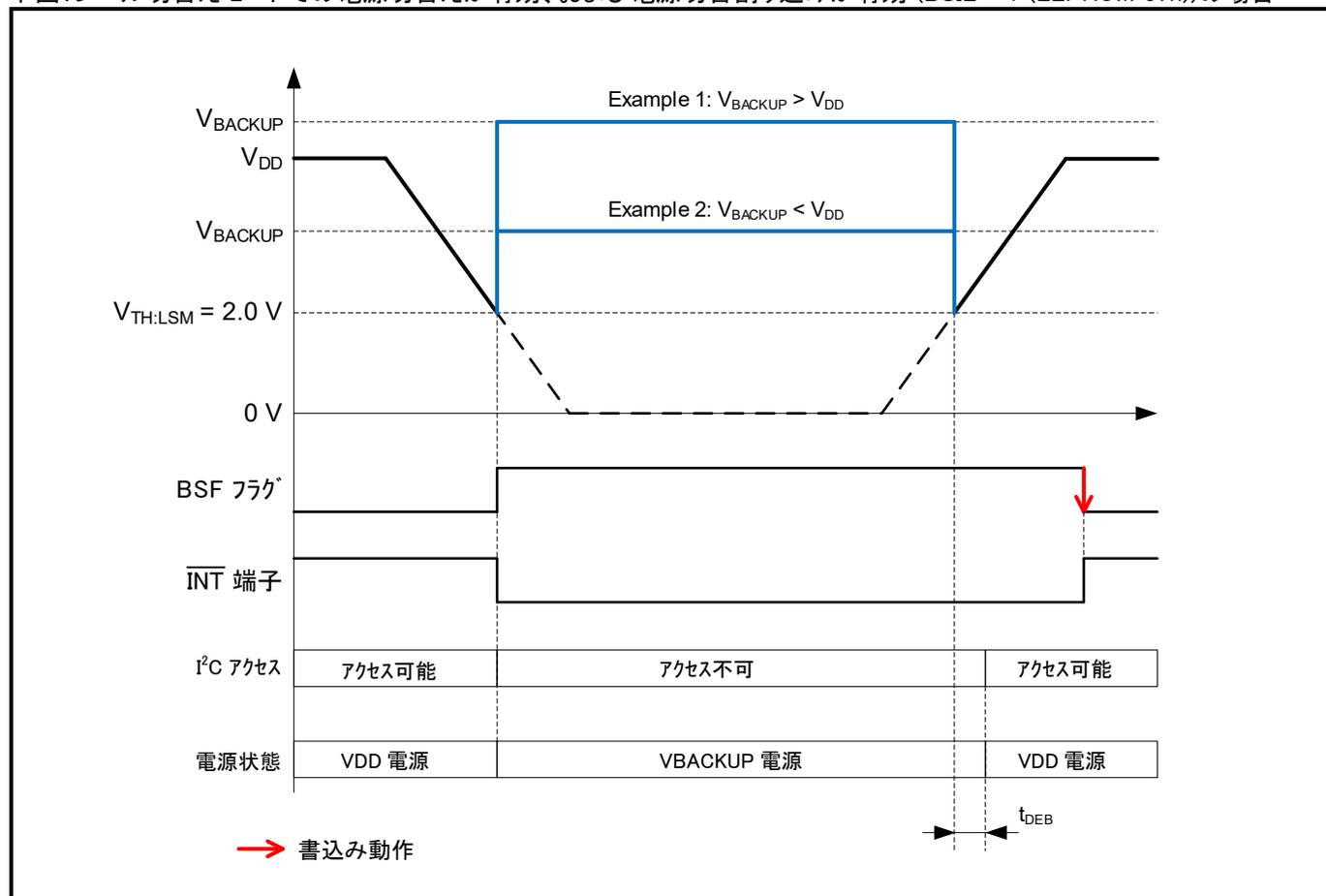
- $V_{DD} > V_{TH:LSM}$ (2.0 V) の場合、内部電源は VDD で動作します。
- $V_{DD} < V_{TH:LSM}$ (2.0 V) かつ $V_{BACKUP} > V_{TH:LSM}$ (2.0 V) の場合、内部電源は VBACKUP で動作します。

レベル切替えモード (LSM) では、VDD を監視して、しきい値電圧 ($V_{TH:LSM} = 2.0$ V) と常に比較するため、消費電力はダイレクト スイッチング モード (DSM) と比較してわずかに増加します ($I_{DD:LSM} = 115$ nA Typ.)。

「動作パラメータと代表特性」も参照してください。

電源切替えディセーブルからレベル切替えモード (LSM) に設定を変更する場合、回路の反応速度が最大で 15.625 ミリ秒かかることに注意してください。

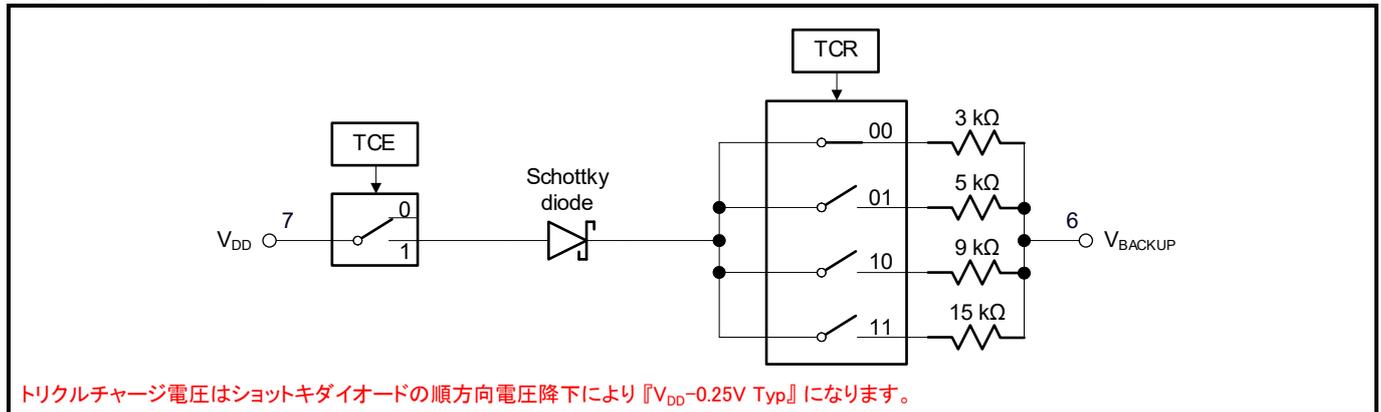
下図: レベル切替えモードでの電源切替えが有効、および電源切替割り込みが有効 (BSIE = 1 (EEPROM 37h)) の場合



4.3. トリクルチャージ機能

VBACKUP端子が用意されているデバイスには、VBACKUP ピンに接続されたバッテリーまたはスーパーキャパシタをVDD端子に接続された電源から充電できるトリクル充電回路が含まれています。以下の図を参照してください。レジスタ EEPROM 37h では、トリクルチャージ機能はビット TCE でイネーブルに設定できます (出荷時の初期はディセーブル)、直列の電流制限抵抗は TCR フィールドによって選択します (出荷時の初期値は 3 kΩ)。電圧降下が 0.25 V Typ. のショットキー ダイオードが充電経路に挿入されます。

トリクルチャージ機能:



* バックアップ電源モードの間はトリクルチャージ機能は無効になります。

4.4. プログラマブルクロック出力

6通りの分周周波数のクロック信号、または繰返しカウントダウンタイマ割り込み信号を CLKOUT端子から出力できます。クロック信号の周波数選択は FD フィールド (EEPROM 35h) で行われます。

- 32.768 kHz の場合は 内部Xtal 発振器から直接出力されるため、オフセット補償されていません。
- 8192 Hz, 1024 Hz, 64 Hz, 32 Hz, 1 Hz: は分周された周波数です。これらの周波数は EEOffset (EEPROMレジスタ/36h・37h) の設定値にてオフセットされた値で出力します。
- カウントダウンタイマ割り込みとして使用する場合は、カウントダウン タイマ制御レジスタと制御 1 レジスタによって設定されます。

元の 32,768 kHz クロック信号の立下りエッジは、後続の選択されたクロック信号をオンまたはオフにするために使用されます。立下りエッジは、フラグ CLKF、ビット CLKOE、および FD フィールドによってクロック信号を制御するためにも使用されます。

クロック信号が LOW の場合は VSS にプルダウンされます。

CLKOUT出力は、CLKOUT の出力設定に関係なく、VBACKUP 電源状態では VSS にプルダウンされます。周波数出力は、I²C バス インターフェイス からのレジスタ書込み (通常V_{DD}動作時) にて直接設定することも、クロックを供給して外部システムをウェイクアップできるように割り込み信号出力にすることも可能です。

POR (起動時) では、CLKSY ビットが 1 (初期値) に設定されているため、同期機能がアクティブになり、CLKOE ビットが 1 (初期値) に設定され、FD フィールドは 000 (初期値) に設定されているため、32.768 kHz の周波数が CLKOUT ピンから出力されます。

(ヒント) これらは工場出荷時の初期値であり、ミラーRAM を備えた 機能設定EEPROM に保存されています。これらの POR 値は 機能設定 EEPROM 内の値を書き換えることで、変更可能です。

4.4.1. CLKOUT周波数の選択

CLKOUT端子からプログラマブルクロック出力が出力することが出来ます。出力のオン/オフ、周波数の選択はFD フィールド (EEPROM 35h) にて設定されます。32.768 kHz (出荷時の初期値) から 1 Hz までのクロック出力と、繰り返しカウントダウンタイマ割り込み信号を生成して、システムロック、マイクロクロック、チャージポンプへの入力、または水晶発振器のキャリブレーションとして使用できます。

CLKOUT 端子は、電源投入時にはプッシュプルのクロック出力に設定されています (出荷時の初期値)。CLKOUT 端子は、CLKOE ビットを 0 に設定するか (CLKF フラグが 0 の場合)、FD フィールドを 111 に設定することによって出力オフにできます。出力オフにすると、CLKOUT ピンは LOW になります。

『RESETビット機能』が、選択した周波数に応じて CLKOUT出力信号に影響を与える可能性があります。RESET ビットに 1 を書き込むか、秒レジスタに書き込みを行って CLKOUT が有効になると、周波数 8192 Hz ~ 1 Hz の現在のクロック周期が影響を受けます (詳細については「リセット ビット機能」を参照)。

CLKOUT周波数の選択 :

FD value	CLKOUT周波数の選択	“RESETビット”または“秒”書き込み時の影響
000	32.768 kHz - 工場出荷時の初期値	影響なし
001	8192 Hz ⁽¹⁾	現在のクロック周期が影響を受けます
010	1024 Hz ⁽¹⁾	現在のクロック周期が影響を受けます
011	64 Hz ⁽¹⁾	現在のクロック周期が影響を受けます period
100	32 Hz ⁽¹⁾	現在のクロック周期が影響を受けます period
101	1 Hz ⁽¹⁾	現在のクロック周期が影響を受けます period
110	繰り返しカウントダウンタイマの割り込み信号 ⁽¹⁾⁽²⁾	現在のクロック周期が影響を受けます period
111	CLKOUT = LOW	影響なし

(1) 8192 Hz ~ 1 Hz のクロックパルスとカウントダウンタイマ割り込みパルスは、オフセット補正パルスの影響を受ける可能性があります (「周波数オフセット補正」を参照)。
(2) CLKSY ビットは影響はありません。

4.4.2. 通常のクロック出力 の場合

・前提条件 : CLKF フラグが 0。

ビット CLKOE を 1 に設定すると、選択された周波数が CLKOUT で駆動され、CLKOE を 0 に設定すると、選択された周波数が CLKOUT でクリアされます。「クロック出力スキーム」を参照してください。

4.4.3. カウントダウン割り込み信号としてのクロック出力 の場合

・前提条件: CLKOE ビットが 0。

CLKIE = 1 にすると、選択した割り込み条件が発生したときに、CLKOUT から周波数出力を開始します。この機能に使用してクロックを出力することで外部システムをウェイクアップすることができます。

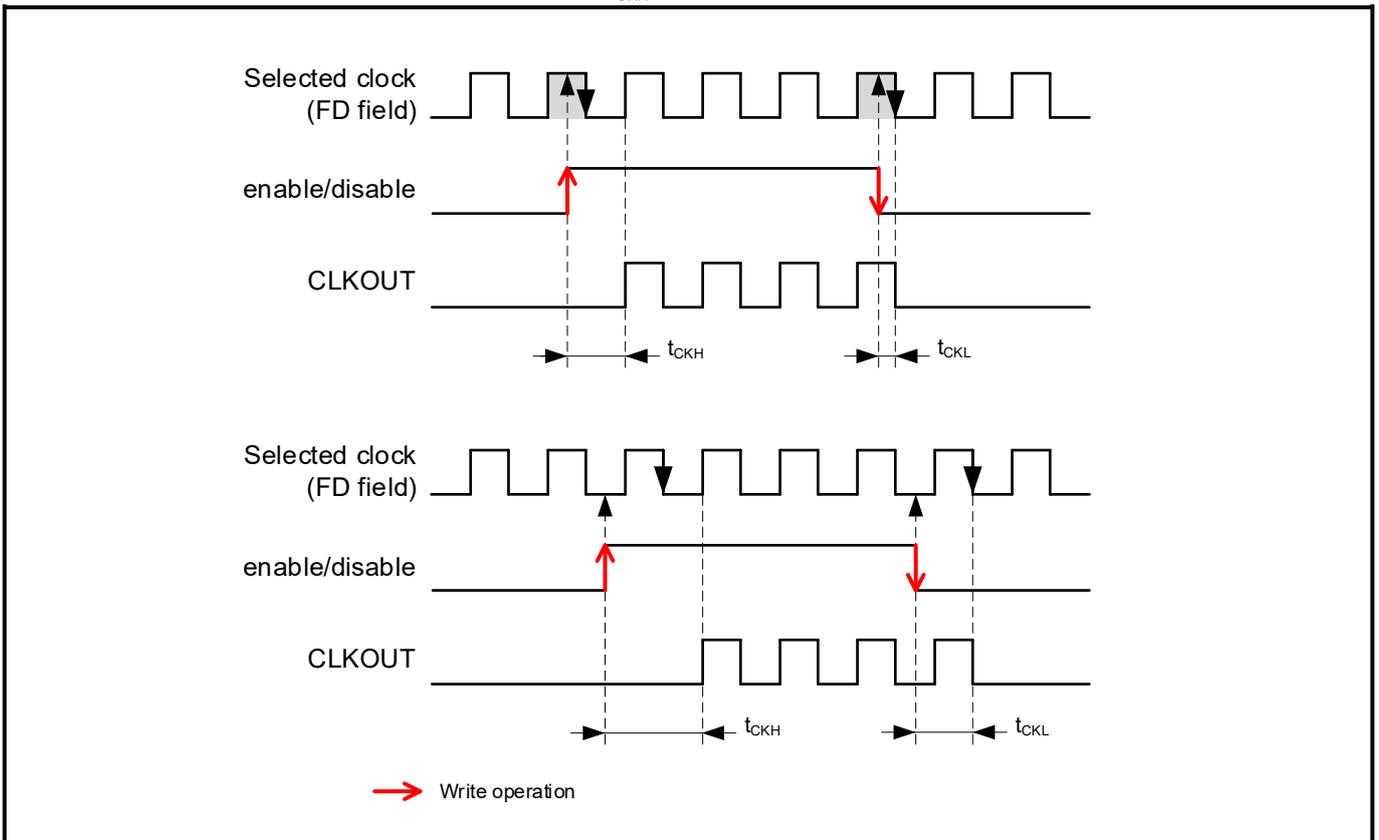
CLKIE = 0 にすると、CLKOUT端子からの新たなクロック割り込み信号の出力は停止しますが、既にアクティブな割り込み駆動周波数出力が存在する (CLKF フラグがセットされている) 場合は、このアクティブな周波数出力は CLKIE = 0 としても停止しません。この場合は CLKF フラグに 0 を書き込むとフラグがクリアされ、このアクティブなクロック割り込み信号出力は停止します。「クロック出力スキーム」を参照してください。

4.4.4. クロック同期 (CLKSY)

クロック同期の機能 (CLKSY = 1) は 2 つのサブ機能で構成されます。

- クロック出力同期 (CLKSY) が イネーブル の場合は、CLKOUT端子でのクロック出力を有効にするには、CLKF または CLKOE が設定された後、FDフィールドで設定されたクロックソースの内部の最初の立下りクロックエッジが検出されます。(t_{CKH})
- クロック同期 (CLKSY) が『無効』の場合は、CLKOUT端子からのクロック出力は、CLKF と CLKOE の両方がクリアされた後、および I²C バス インターフェイス通信終了後、設定されたクロック ソース (FD フィールド) の次の立下りのクロックエッジで無効になります。ディセーブルの場合、CLKOUT は Low になります。(t_{CKL})
(CLKF 及び CLKOE = 0 → ディセーブル設定 → 次の立下りエッジ → CLKOUT出力はLow となり停止)

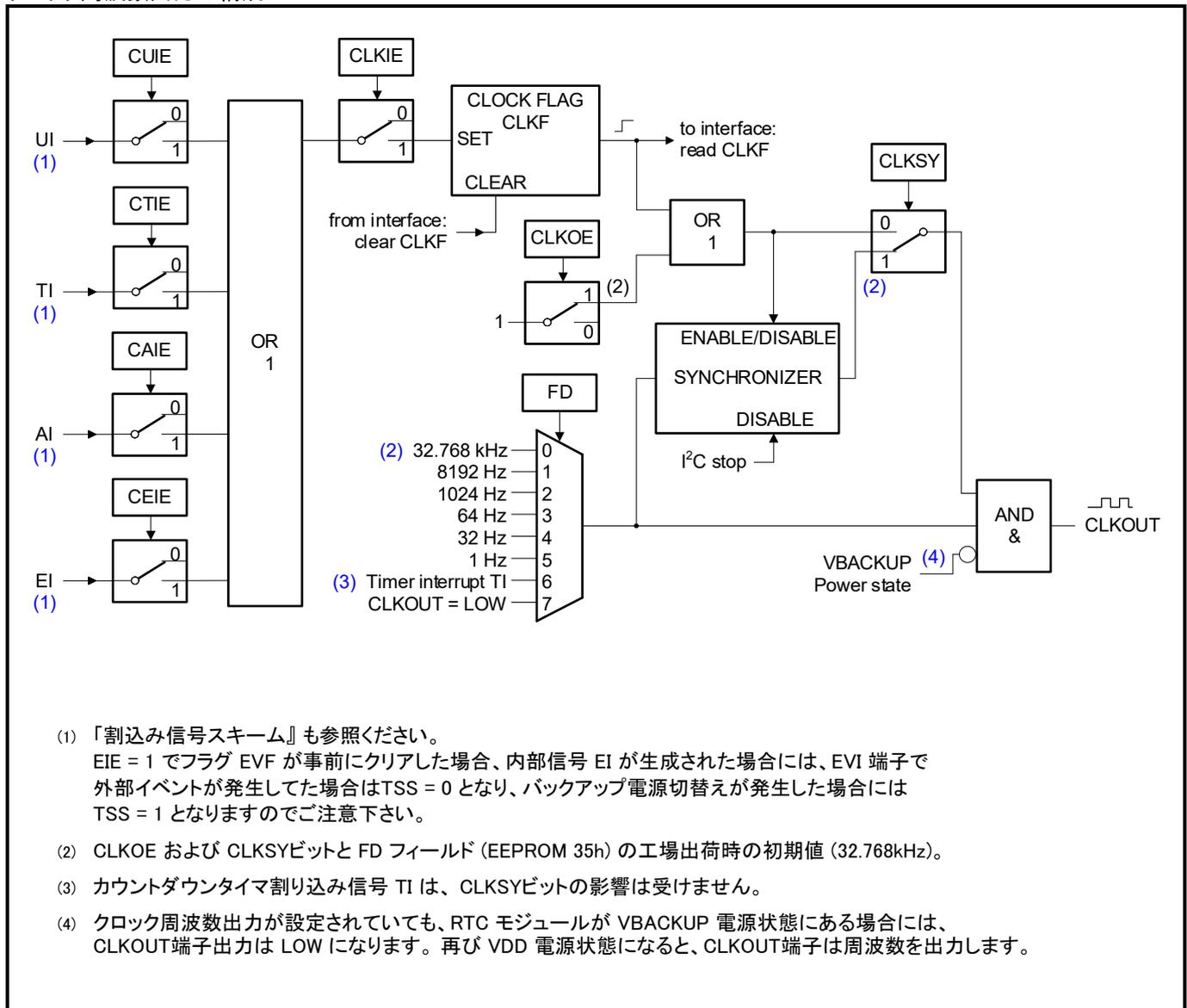
クロック出力のイネーブル・ディセーブルのタイミング (t_{CKH}) (CLKSY = 1 の場合) :



ヒント: CLKOUT出力でグリッチのない周波数変更を行うには、FD フィールドで新しいクロックが選択される前に、フラグ CLKF とビット CLKOE を 0 にクリアする必要があります。
(CLKF及びCLKOE = 0 → ディセーブル設定 → 次の立下りエッジ → CLKOUTがLowに → FDフィールドの設定 → CLKF 及びまたは CLKOE = 1 → イネーブル設定 → 次の立上りエッジ)

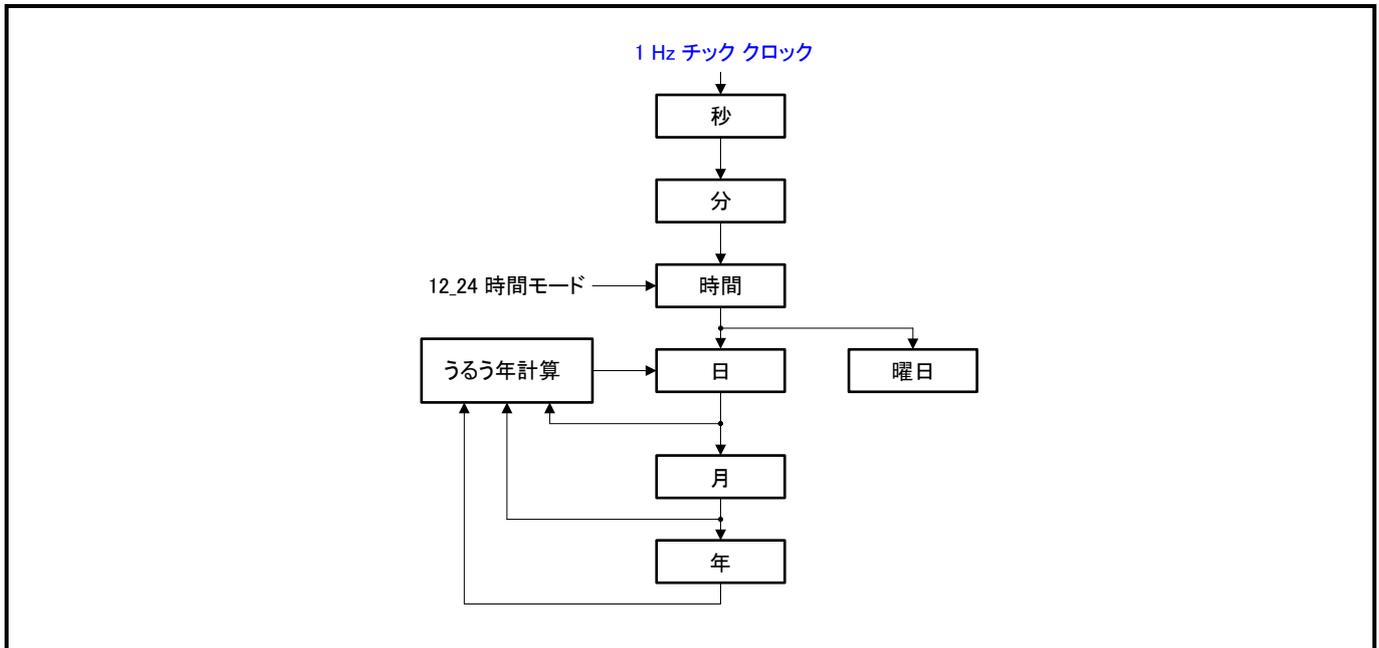
4.4.5. クロック出力のスキーム

クロック周波数出力の構成：



4.5. 時刻の設定(書き込み)と読み取り

1 Hz チック クロック から始まるデータ フローとデータの依存関係:

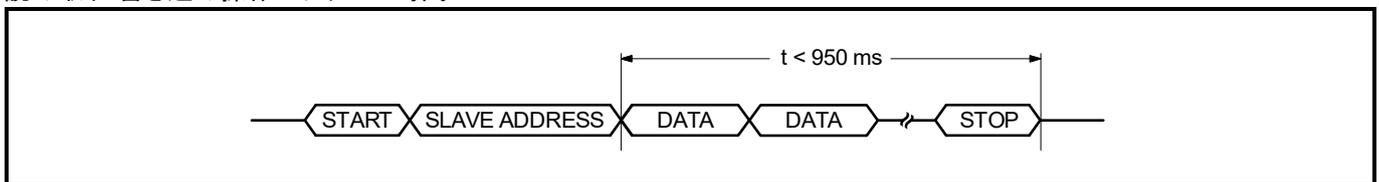


950 ミリ秒未満の RTC レジスタへの I²C 読み取り/書き込みのアクセス中は、RV-3028-C8 のすべてのタイムカウンタ (クロックおよびカレンダー レジスタ 00h ~ 06h) がブロックされます。この間は、クロック カウンターの増分 (1 Hz チック) は、時刻情報の一貫性を保つために保留されます。保留時間中に発生した 1 つのカウンタ増分 (最大 1 Hz チック) はメモリされ、I²C ストップコンディションの後に実施されます。

例外：保留時間中に RESET ビットに 1 が書き込まれるか、秒レジスタに値が書き込まれると、最終的に現在記憶されている 1 Hz の更新がリセットされ、8192 Hz から 1 Hz までのプリスケイラー周波数がリセットされます。プリスケイラーがリセットされると、後続のすべてのペリフェラル (クロックとカレンダー、CLKOUT、タイマ・クロック、時刻更新タイマ・クロック、UNIX クロック、EVI 入力フィルタ) の現在のクロック周期の長さに影響します (「リセットビット機能」も参照)。

I²C 読み取り/書き込みアクセスが 950 ミリ秒 ($t < 950 \text{ ms}$) 以内に終了すると、時間カウンタは I²C のストップコンディションで保留が解除され、読み込みまたは書き込みアクセス中に発生した時間カウンタをインクリメントするが正しく実行されます。最大 1 つの 1 Hz ティックを保留します (次の図を参照)。

読み取り/書き込み操作のアクセス時間:



時刻情報の読み込み、または書き込みのアクセスは一度に行うことが非常に重要です。つまり、秒から年までの時刻書き込み、または読み込みは 1 回のアクセスで完結する必要があります。そうしない場合には、時刻情報が破損する可能性があります。(分の切り替わりに重なると時刻情報が 1 分ずれてしまうなど)

ヒント: UNIX TIME カウンタへの書き込み・読み込みについては「UNIX TIME カウンタ」を参照下さい。

4.5.1. 時刻の設定(書き込み)

I²CレジスタへのI²C読み取り/書き込みのアクセス時間が950ミリ秒未満の場合はアクセス中は、タイムカウンタはブロックされます。I²Cのストップコンディションの後、メモリ(保留)された1Hzチックがある場合は時刻情報が1秒インクリメントされます。

レジスタブロックのメリット:

- I²C書き込みアクセス中の時間レジスタとカレンダーレジスタへの誤った書き込みを防止します。(書き込みアクセス中に時間レジスタがインクリメントされません)。
- 書き込み後、メモリ(保留)された1Hzチックが1つ実行されます。時計・カレンダー情報が更新されます。
- 確認のための読み取りは必要ありません。書き込まれたデータは一貫性があります。

I²Cの書き込みアクセス時間が950msより長くなった場合は、I²Cバスインターフェイスは内部のバスタイムアウト機能によってリセットされます。この場合、前の時間カウンタ値が維持され、保留中の1Hzチックが実行され、クロックカウンタの増分(1Hzチック)は正常に動作し続けます。I²C通信は、再度STARTコンディションを送ることで再開できます。

RTC内部のI²C自動インクリメントアドレスポインタは、I²Cストップコンディション、及びタイムアウト機能によってリセットされることはありません。

時刻を設定する方法(1. 秒から設定する / 2. 秒以降から設定する):

1. 秒レジスタを含む時間レジスタを設定します。秒レジスタに書き込むと最後にメモリ(保留)された1Hzチックの更新はリセットされ、プリスケアラ周波数が8192Hzから1Hzに同期リセットされます。
2. 秒レジスタを使用せずに時間レジスタを設定する場合。書き込みアクセス中に1Hzチックがメモリ(保留)された場合は、アクセス終了後に1Hzチックが実行されます。もとの同期状態は持続します。

ヒント: タイムカウンターを同期させるために秒レジスタに書き込む代わりに、リセットビット機能を使用することも出来ます。RESETビットに1を書き込むと、秒レジスタの値は変化しませんが、プリスケアラ周波数が8192Hzから1Hzにリセットされます(同期)。

4.5.2. 時刻の読み込み

RTCレジスタへのI²C読み取り/書き込み時間がアクセス時間が950ミリ秒未満の場合は、アクセス中、タイムカウンタはブロックされます。I²Cストップコンディションの後、アクセス中に1Hzチックがメモリ(保留)された場合は、アクセス終了後に1Hzチックが実行されます。

レジスタブロックのメリット:

- I²C読み込みアクセス中の時間レジスタ、およびカレンダーレジスタの誤った読み取りを防止します(読み取りアクセス中に時間レジスタがインクリメントされません)。
- 読み込み後、メモリ(保留)された1Hzチックが1つ実行されます。時計・カレンダー情報が更新されます。
- 確認のための2回目の読み取りは必要ありません。読み込まれたデータは一貫性があります。

I²Cの読み込みアクセス時間が950msより長くなった場合は、I²Cバスインターフェイスは内部のバスタイムアウト機能によってリセットされます。この場合、読み込みデータの値はすべてFFhであり、メモリ(保留)された1Hzチックが実行され、クロックカウンタの増分(1Hzチック)は正常に動作し続けます。再度STARTコンディションを送ることで再開できます。

RTC内部のI²C自動インクリメントアドレスポインタは、I²Cストップコンディション、及びタイムアウト機能によってリセットされることはありません。

4.6. EEPROM の読み込み・書き込み

4.6.1. POR (パワーオンリセット) リフレッシュ (すべてのEEPROM → ミラーRAM)

POR(パワーオンリセット) 時のすべての機能設定EEPROM レジスタ値の自動読み取り:

- 電源投入時に、機能設定EEPROM 内の値による機能設定ミラーRAM 値のリフレッシュが自動的に行われます。(「レジスタリセット値の概要」を参照)。
- この最初のリフレッシュの時間は $t_{PREFR} = \sim 66$ ミリ秒です。
- ステータスレジスタの EEBusy ビット (0Eh) を使用して、リフレッシュのステータスを監視できます。

4.6.2. オート・リフレッシュ (すべてのEEPROM → ミラーRAM)

すべての機能設定EEPROM レジスタ値の自動読み取り:

- 機能設定データの整合性を保つために、機能設定ミラーRAM のすべてのデータは、24 時間ごとに日付の変わり目(午前 0 時前の最後の 1 秒の始まり)で機能設定 EEPROM 内のデータによってリフレッシュされます
- このオート・リフレッシュの時間は $t_{AREFR} = \sim 3.5$ ミリ秒です。
- オート・リフレッシュは ① RV-3028-C8 が VBACKUP モードではなく ② EERD (EEPROMメモリリフレッシュ無効化) ビット(初期値は有効=アクティブ)によって無効になっていない場合、にのみアクティブになります。
- (ヒント)EEPROMレジスタへのアクセスの前にオート・リフレッシュをオフ (EERD = 1) にすることは、必ずしも必要ではありません。例えば現在の RTC 時間が午前 1 時間の場合など。

4.6.3. アップデート (すべてのミラーRAM → EEPROM)

すべての機能設定EEPROM レジスタへの書き込み (「機能設定レジスタの使用」も参照)。

- EEPROM に保存されている機能設定の変更を開始する前に、EERD制御ビットに 1 を書き込んで、EEPROM からのレジスタのオート・リフレッシュを無効にする必要があります。
- その後、新しい設定を機能設定RAM レジスタに書き込むことができます。新しい設定がレジスタに書き込まれた状態で、コマンド 00h をレジスタ EECMD (27h) に書き込み、次に 2 番目のコマンド 11h をレジスタ EECMD(27h)に書き込むと、機能設定ミラーRAM レジスタの設定が全て EEPROMにコピーされます。
- 更新時間は $t_{UPDATE} = \sim 63$ ミリ秒です。
- 書き込み転送が終了すると (EEbusy = 0)、制御 1 レジスタの EERD ビットに 0 を書き込むことで、レジスタのオート・リフレッシュを再度有効にすることができます。

4.6.4. リフレッシュ (すべてのEEPROM → ミラーRAM)

すべての機能設定EEPROM レジスタ値の読み取り:

- EEPROM に保存されている機能設定値の読み取りを開始する前に、EERD 制御ビットに 1 を書き込んで、EEPROM からのレジスタのオート・リフレッシュを無効にする必要があります。
- その後、実際の設定値を機能設定 EEPROM レジスタから読み取ることができ、コマンド 00h をレジスタ EECMD (27h) に書き込み、次に 2 番目のコマンド 12h をレジスタ EECMD (27h)に書き込むと、機能設定ミラーRAM へ設定値のコピーが開始されます。
- このリフレッシュにかかる時間は $t_{REFR} = \sim 3.5$ ミリ秒です。
- 設定した機能は、ミラーRAMバイトが書き込まれるとすぐにアクティブになります。
- 書き込み転送が終了すると (EEbusy = 0)、制御 1 レジスタの EERD ビットに 0 を書き込むことで、レジスタのオート・リフレッシュを再度有効にすることができます。

4.6.5. 1つの EEPROM バイトへの書き込み (EEDATAミラーRAM → EEPROM)

機能設定 EEPROMミラーRAM またはユーザー EEPROMミラーRAMの1つのレジスタから、EEPROMへの書き込み：

- EEPROM に保存されているデータの変更を開始する前に、EERD 制御ビットに 1 を書き込んで、EEPROM からのレジスタのオート・リフレッシュを無効にする必要があります。
- EEPROM に 1 バイトを書き込むには、データを書き込む必要があるアドレスを EEADDR レジスタに入力し、書き込むデータを EEDATA レジスタ(25h)に入力してから、コマンド 00h を EECMD レジスタ(27h) に書き込みます。次に 2 番目のコマンド 21h を EECMD レジスタ(27h)に書き込むと、EEPROM への書き込みが開始されます。
- EEPROM の 1 バイトに書き込む時間は、 $t_{WRITE} = \sim 16$ ミリ秒です。
- 書き込み転送が終了すると (EEbusy = 0)、制御 1 レジスタの EERD ビットに 0 を書き込むことで、レジスタのオート・リフレッシュを再度有効にすることができます。

4.6.6. 1つの EEPROM バイトへの読み込み (EEDATA → EEDATAミラーRAM)

機能設定EEPROM またはユーザー EEPROMの1つのレジスタから、ミラーRAM EEPROMバイトへの読み込み：

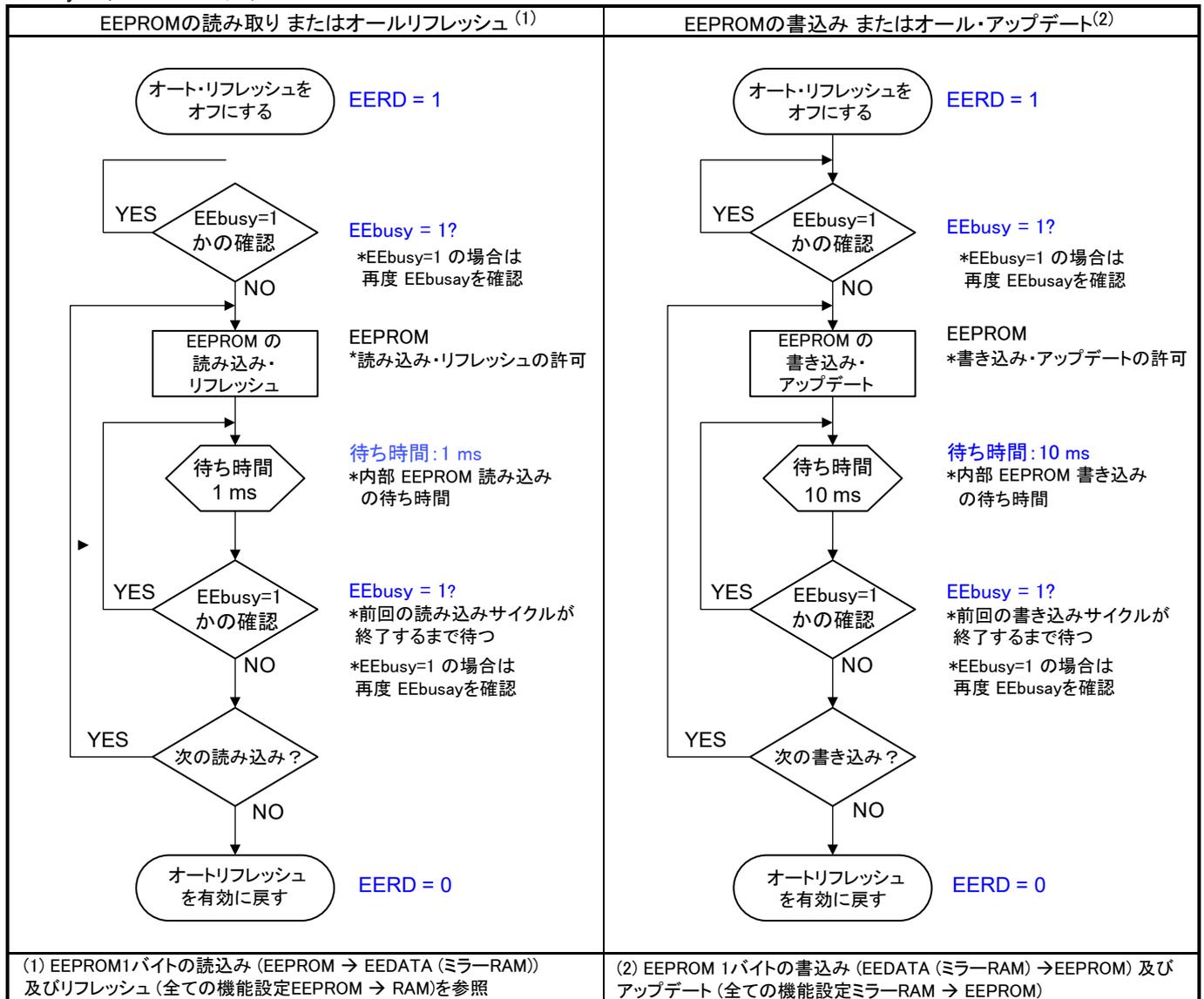
- EEPROM 内のバイトの読み取りを開始する前に、EERD 制御ビットに 1 を書き込んで、EEPROM からのレジスタのオート・リフレッシュを無効にする必要があります。
- EEPROM から 1 バイトを読み取るには、読み取るアドレスを EEADDR レジスタ (25h) に入力し、次にコマンド 00h を EECMD レジスタ (27h) に書き込み、次に 2 番目のコマンド 22h を EECMD レジスタ (27h) に書き込みむことで EEPROMのデータバイトが書き込まれ、EEDATALレジスタ (26h) から読み取ることができます。
- EEPROM の 1 バイトを読み取るのにかかる時間は、 $t_{READ} = \sim 1.4$ ミリ秒です。
- 転送が終了すると (EEbusy = 0)、制御 1 レジスタの EERD ビットに 0 を書き込むことで、レジスタのオート・リフレッシュを再度有効にすることができます。

4.6.7. EEBUSY ビット

EEbusyステータスビット (ステータスレジスタ0Ehのビット7) がセットされている (EEbusy=1)と、EEPROM が現在読み取りまたは書き込み要求を処理中であり、現在のコマンドが終了するまでそれ以降のコマンドを無視することを示します。電源投入時に行われる『PORリフレッシュ』のリフレッシュの時間は $t_{PREPR} \sim 66$ ミリ秒です。リフレッシュの終了後、EEbusyビットは自動的に0にクリアされます。クリアされたEEbusyステータスビットは、EEPROM 転送が完了したことを示します。オートリフレッシュ (EERD = 0の時に行われます=初期値) と I²Cインターフェースを介しての外部からの EEPROM 読み取り/書き込みアクセスとのアクセス衝突を防ぐには、次の手順を適用する必要があります。

- EERD = 1 にします → EEPROM にアクセスする前に、EEPROM の自動リフレッシュを無効にする必要があります。
- EEbusy = 0 を確認 → ビジーでない場合にのみ EEPROM にアクセスします。
- EERD = 0 にクリア → 読み取り/書き込みアクセスの終了時に EEPROM=0 としてオート・リフレッシュを有効にすることをお勧めします。
- EPROM に書き込み → EEPROM レジスタに書き込むたびに 10 ミリ秒待つから、EEbusy = 0 かどうかをチェックして内部データ転送を許可します (EEPROM の読み取りの場合は 1 ミリ秒待ちます)。

EEbusy ビットのフローチャート:



注: EEPROM 書き込み手順全体で、最小電源電圧 VDD:WRITE = 1.5 V が必要です。(EEbusy = 0になるまで)

4.6.8. EEPROMの読み込み/書き込み の条件

EEPROM の読み取り/書き込み中に VDD 電源が低下した場合、デバイスは VBACKUP への切り替えが発生するまでは動作し通信を続けます (DSM または LSM モードの場合)。この時間中の動作は推奨されず、VDD 障害が検出されたらすぐに全ての PC 通信を停止する必要があります。

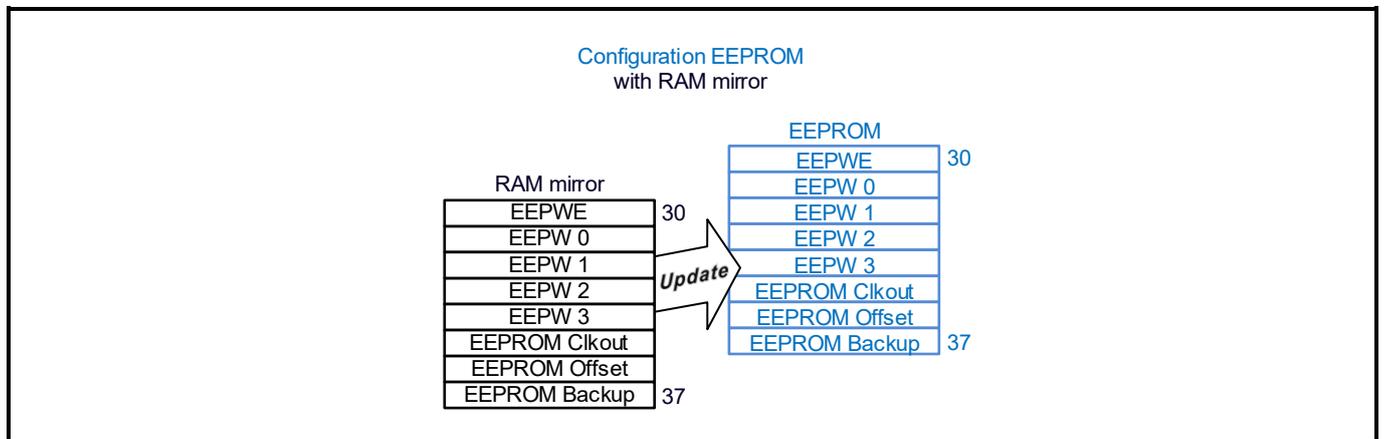
データが EEPROM に書き込まれている間、VDD は最小書き込み電圧 VDD:WRITE = 1.5 V 以上である必要があります。VDD がこの電圧を下回ると、デバイスに書き込まれたデータが破損します。

EEPROM に書き込むには、バックアップ 電源切替が主電源 VDD に戻る必要があります。「バックアップ ¥ 電源自動切替機能」も参照してください。

4.6.9. EEPROM設定レジスタの使用法

アドレス 30h ~ 37h の ミラーRAM に対応する『機能設定EEPROM』を活用するもっとも良い手順は、最初にミラーRAM ですべての機能設定を行ってから、Update EEPROM コマンドで全ての『機能設定EEPROM』を更新することです。

* すべての機能設定 EEPROM を一括で更新する手順が推奨されます：



書き込み保護を有効/無効にする方法、および参照パスワードを変更する方法については、「ユーザー プログラマブルパスワード (構成レジスタ 30h ~ 34h)」を参照してください。

EEPROM設定レジスタ: 35h to 37h:

- EEPROM クロック出力設定レジスタ, 35h - EEPROM Clkout
- EEPROM オフセットレジスタ, 36h - EEPROM Offset
- EEPROM バックアップ設定レジスタ, 37h - EEPROM Backup

機能設定の編集の手順 (パスワードによる書き込み保護が有効な場合 (EEPWE = 255) の例) :

1. 正しいパスワード PW (PW = EEPW) を入力して、書き込み保護のロックを解除します。
2. EERD = 1 に設定してオートリフレッシュを無効にします。
3. レジスタ 35h ~ 37h (RAM) の機能設定を編集します(ミラーRAMに書き込み)。
4. EECMD = 00h に続いて 11h を設定して、EEPROM をアップデートします (すべてのミラーRAM →EEPROM)。
5. EERD = 0 に設定して自動リフレッシュを有効に戻します。
6. 間違ったパスワード PW (PW ≠ EEPW) を入力してデバイスをロックします。

※パスワード保護を使用していない場合は上記の 1. 及び 7. のプロセスは不要です。

注) 機能設定レジスタの ミラーRAM がRTC動作のアクティブゾーンに定義されています。EEPROM にのみに書き込むと、設定構成はアクティブになりません。機能設定はリフレッシュ(PORリフレッシュ、オートリフレッシュ、またはソフトウェアによるリフレッシュ) 後はすぐにアクティブ化されます。

注) 特定のテストを実行するには、ミラーRAM 使用するだけで十分です。ただし、その場合は新しく変更された設定は、リフレッシュ (POR リフレッシュ、オートリフレッシュ、またはソフトウェアによるリフレッシュ) が発生するとすぐに失われますのでご注意ください。

4.7. 割り込み信号出力

INT端子 から出力される割り込み信号は6種類あります。

- 繰返しカウンタダウンタイマー 割り込み機能
- 時刻更新 割り込み機能
- アラーム 割り込み機能
- 外部イベント 割り込み機能
- 自動バックアップ電源切替え 割り込み機能
- パワーオンリセット(POR) 割り込み機能

4.7.1. 割り込み信号の出力

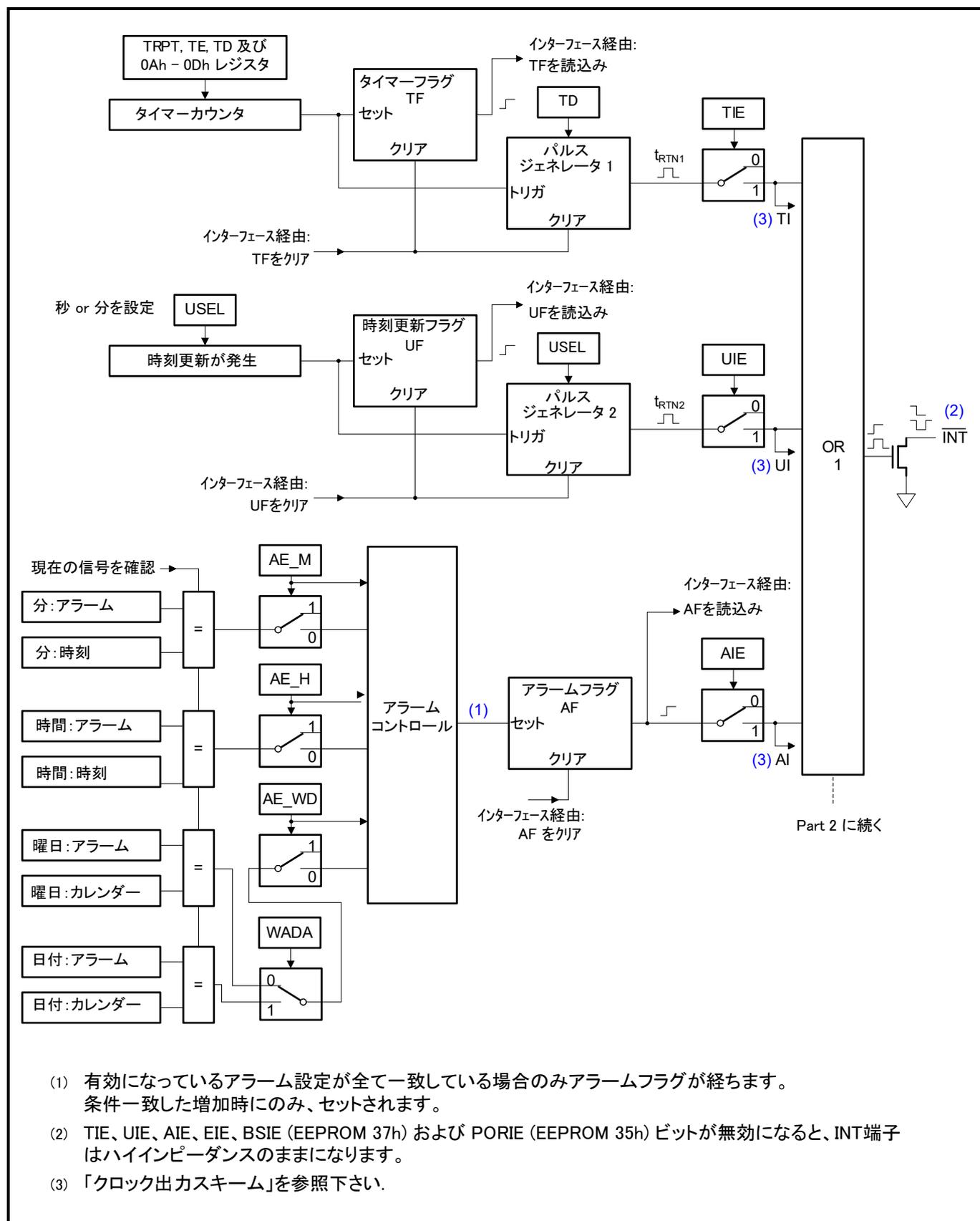
INT端子からは 6種類の割り込みを出力することが出来ます。割り込み信号が検出された場合 (INT端子から Low信号が出力されるか、Lowレベルにある場合) は、TF, UF, AF, EVF, BSF, PORF フラグを読み取ることで、どの割り込みイベントが発生したかを判別できます。

INT端子から割り込み信号が出力されないようにするには、TI, UI, AI, EI, BSIE (EEPROM 37h) および PORIE (EEPROM 35h) ビットをクリアします。INT端子を介しての割り込みを出力せずにイベントが発生したかどうかを確認するには、ソフトウェアで TF, UF, AF, EVF, BSF, PORF 割り込みフラグを読み取ることができます (ポーリング処理)。

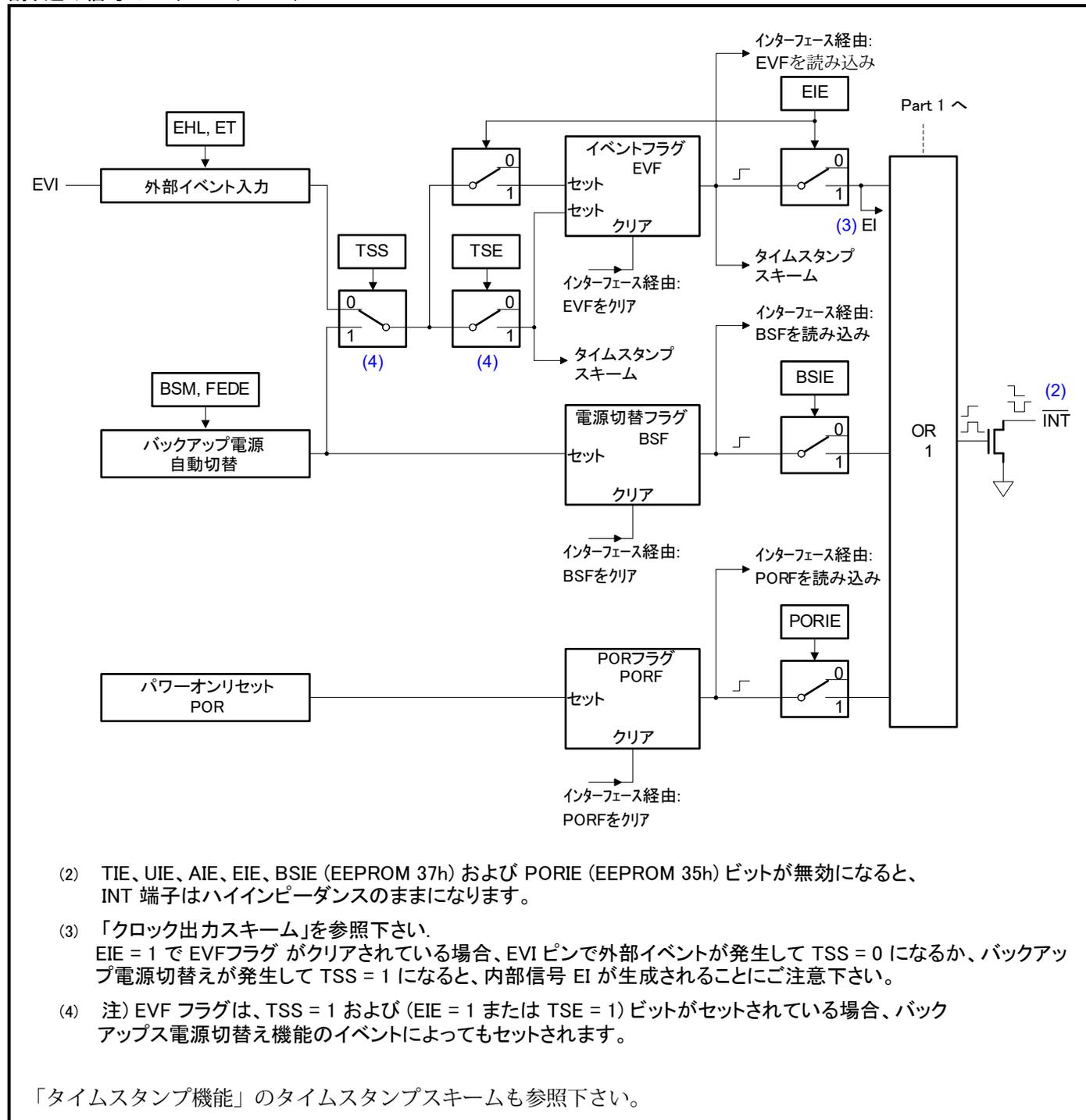
注記) EVF フラグは、TSS ビットとTSE ビットが 1 に設定されている場合には、バックアップ 電源切替え機能のイベントによってもセットされます。

4.7.2. 割り込み信号スキーム

割り込み信号のスキーム (Part 1) :



割り込み信号のスキーム (Part 2) :



4.8. 繰返しカウントダウンタイマ割り込み信号

繰返しカウントダウン タイマ割り込み機能は、244.14 μ s ~ 4095 分の範囲で設定された任意の周期にて、割り込みイベントを単発(シングルモード (TRPT = 0) を参照)、または繰返し (リピートモード (TRPT = 1) を参照) で生成します。

カウントダウンタイマーを開始した初回時、最初のタイマー時間のみタイマー間隔の誤差が生じます。最初のタイマー期間の誤差量は、選択したソースクロック周波数により異なります (「最初の期間期間」を参照)。

割り込みイベントが発生すると、INT端子がLowレベルになり、イベントが発生したことを示すTFフラグが1にセットされます。INT端子の出力は、制御2レジスタのTIEビットが1に設定されている場合にのみ有効です。INT端子 (および TI信号によって駆動される場合は CLKOUT ピン) のLowレベル出力信号は、オートクリア時間後に自動的にクリアされます。(オートクリア時間 t_{RTNI} 後、または TFフラグが0にクリアされると解除されます)。

・カウントダウンタイマ割り込み信号: オートクリア時間 t_{RTNI}

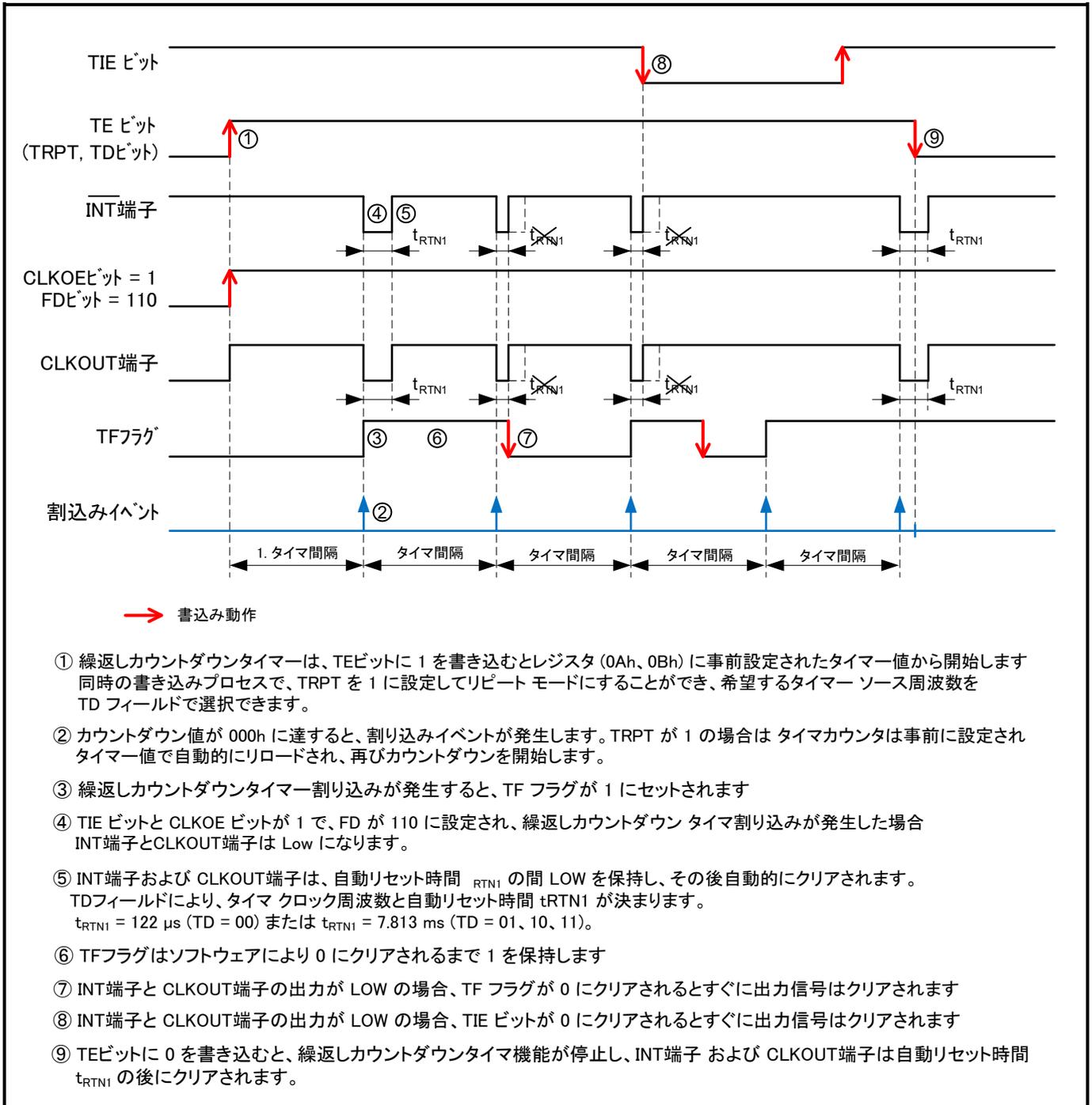
- TD = 00 の時 , $t_{RTNI} = 122 \mu$ s
- TD = 01, 10, 11 の時 $t_{RTNI} = 7.813$ ms

TIEビットが1 / CTIEビットと CLKIEビットが1 / CLKOEビットが0にクリアされ / FDフィールドで周波数が選択されている場合、内部のカウントダウンタイマ割り込みパルス (TI) を使用して CLKOUTピンのクロック出力を自動的にイネーブルにすることができます。FDフィールドで110を選択すると、割り込みパルス(TI)をCLKOUT周波数として使用することもできます (「クロック出力スキーム」を参照)。

4.8.1. 繰り返しカウントダウンタイマのダイアグラム

繰り返しカウントダウンタイマ割込みのダイアグラム：

(この例の設定) タイマ・リピートモード (TRPT = 1)、
 割り込み信号を INT端子から出力 (TIE = 1)、
 カウントダウンタイマ信号をCLKOUT端子に出力 (CLKOE = 1, FD = 110)。



4.8.2. 繰り返しカウントダウンタイマの使い方

・関連するレジスタ、フィールド、およびビット:

- ・ タイマー値 0 レジスタ (0Ah) (繰り返しカウントダウンタイマ設定レジスタを参照)
- ・ タイマー値 1 レジスタ (0Bh) (繰り返しカウントダウンタイマ設定レジスタを参照)
- ・ タイマ・ステータス 0 レジスタ (0Ch) (繰り返しカウントダウンタイマ設定レジスタを参照)
- ・ タイマ・ステータス 1 シャドウレジスタ (0Dh) (繰り返しカウントダウンタイマ設定レジスタを参照)
- ・ TFフラグ (ステータス及び制御レジスタ, 0Eh - ステータス・レジスタを参照)
- ・ TRPTビット, TE ビット and TD フィールド (ステータス及び制御レジスタ, 0Fh - 制御1 レジスタを参照)
- ・ TIEビット (ステータス及び制御レジスタ, 10h - 制御2レジスタを参照)
- ・ CTIEビット (ステータス及び制御レジスタ, 12h - クロック割り込み信号マスクを参照)

(CLKOUT端子をカウントダウン タイマ信号の出力に設定する場合 (CLKOE = 1 および FD = 110))

- ・ CLKOEビット及びFDフィールド (EEPROMクロック出力レジスタ, 35h - EEPROM Clkout)

繰り返しカウントダウンタイマ割り込みのタイマ設定を入力する際には、INT端子からの不用意な割り込み信号を防ぐために、先に TIE ビットとTE ビットに 0 を書き込むことをお勧めします。RESET ビットに 1 を書き込むか、秒レジスタに値を書き込むと、現在のカウントダウン期間の長さに影響します(「リセットビット機能」を参照)。繰り返しカウントダウンタイマ割り込み機能を使用しない場合には、1つのタイマ値レジスタ (0Ah) をRAMバイトとして使用できます。タイマクロック周波数選択フィールド TD は、繰り返しカウントダウンタイマ割り込み機能のクロックソース周波数を設定するために使用されます (4つの周波数から選択できます)。

* 繰り返しカウントダウンタイマ割り込み機能と自動クロック出力機能の開始手順:

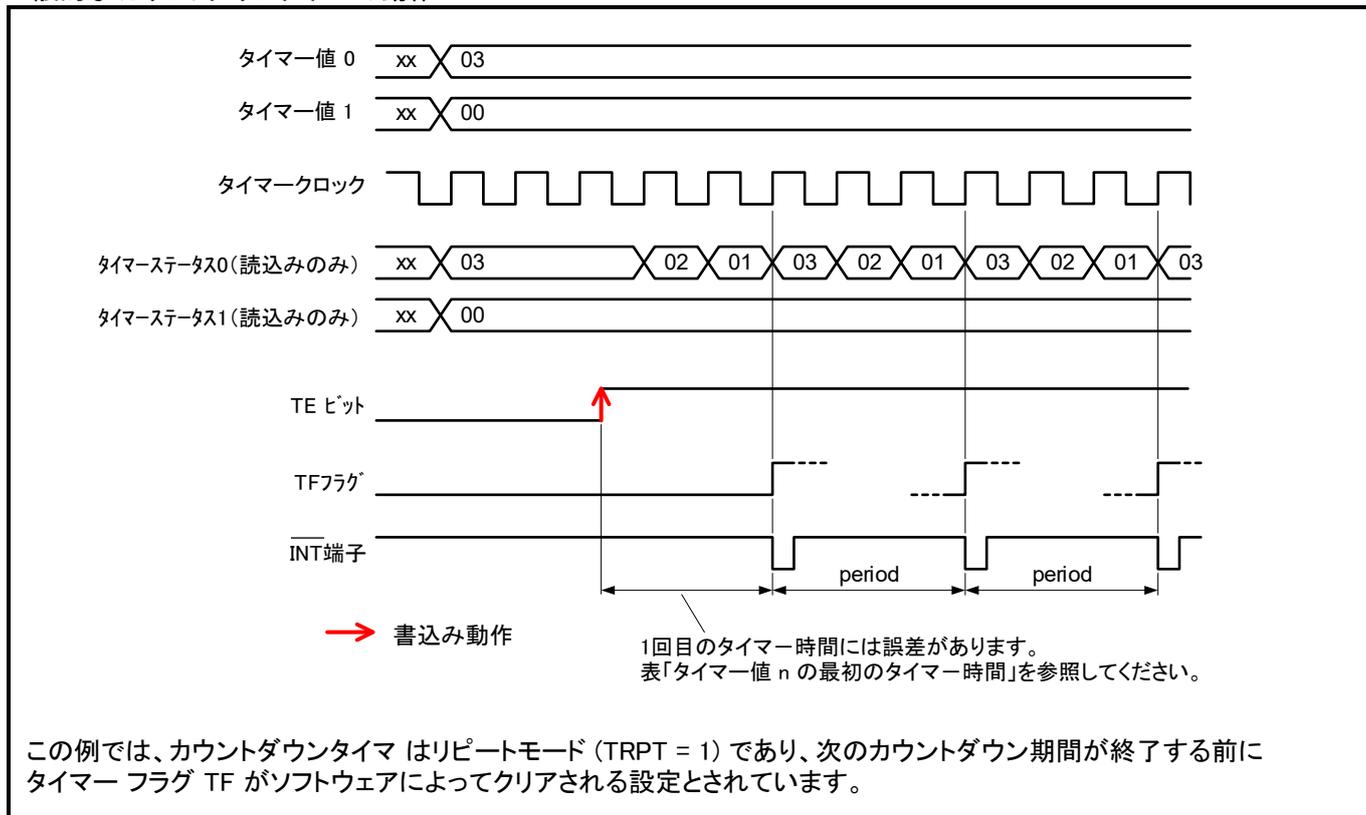
1. ビット TE、TIE、TF を 0 に初期化します。この順序で INT端子での不用意な割り込みを防止します。
2. 繰り返しのカウントダウンタイマが必要な場合は TRPT ビットを 1 に設定します (リピート モード)。
3. タイマクロック周波数を選択し、対応する値を TD フィールドに書き込みます。
4. タイマクロック周波数に基づいてカウントダウン時間を決定し、対応するタイマ・カウントダウン値をタイマー値0 レジスタ (0Ah) およびタイマー値 1 レジスタ (0Bh) に書き込みます (下表を参照ください)。
5. INT端子からハードウェア割り込み信号を出力させる場合は TIE ビットを 1 に設定します。
6. CTIEビットを 1 に設定すると、タイマ割り込み発生時のクロック出力が有効になります。「クロック出力スキーム」も参照してください。
7. CLKOUT端子からタイマ割り込み信号を出力させる場合は TIE ビットと CLKOE ビットを 1 に設定しFD フィールドを110に設定します。
8. TE ビットを 0 から 1 に設定すると、繰り返しカウントダウン タイマーが開始されます。カウントダウンは、アドレス 0Fh のビット 0 が転送された後の SCL信号の立ち上がりエッジで開始されます。開始タイミングを示す次頁のチャート図を参照してください。

$$* \text{タイマ間隔時間 (秒)} = \frac{\text{カウントダウンタイマ値}}{\text{タイマ・クロックソース周波数}}$$

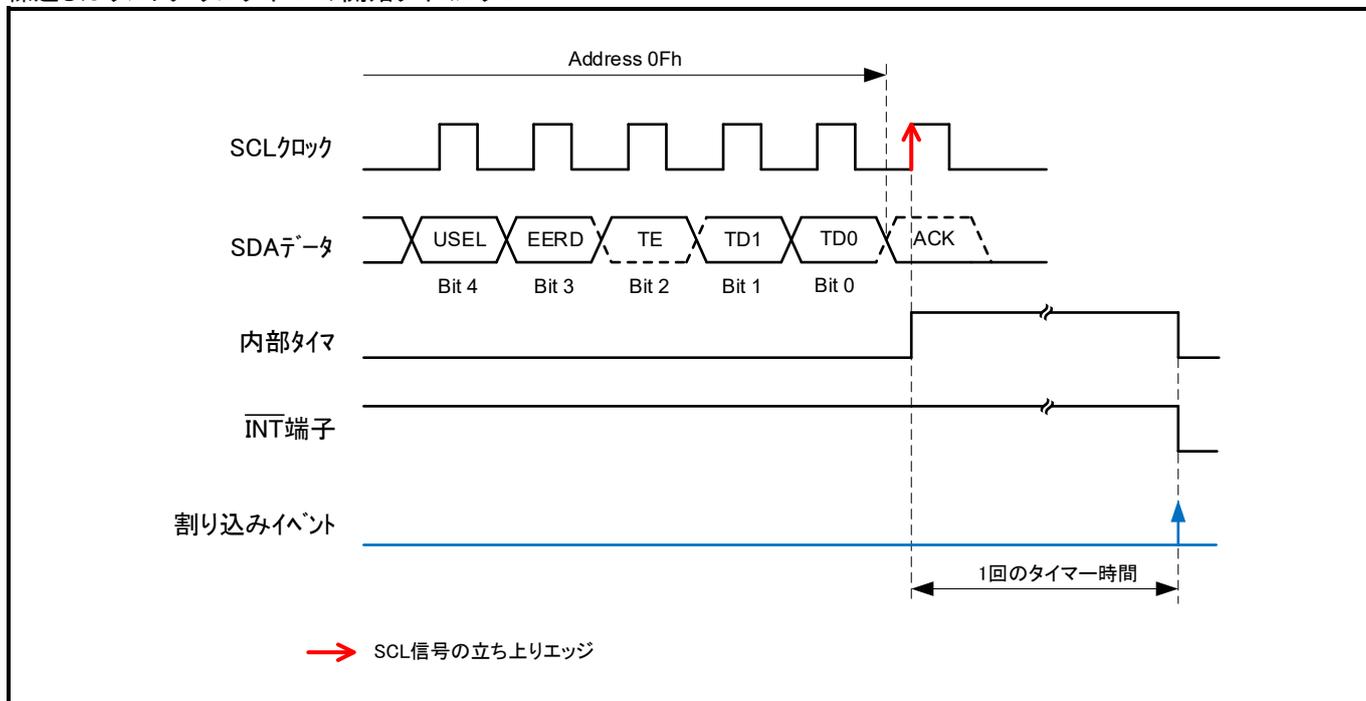
タイマ間隔時間:

カウントダウン値 (0Ah and 0Bh)	タイマ間隔時間			
	TD = 00 (4096 Hz)	TD = 01 (64 Hz)	TD = 10 (1 Hz)	TD = 11 (1/60 Hz)
0	-	-	-	-
1	244.14 μ s	15.625 ms	1 s	1 min
2	488.28 μ s	31.25 ms	2 s	2 min
⋮	⋮	⋮	⋮	⋮
41	10.010 ms	640.63 ms	41 s	41 min
205	50.049 ms	3.203 s	205 s	205 min
410	100.10 ms	6.406 s	410 s	410 min
2048	500.00 ms	32.000 s	2048 s	2048 min
⋮	⋮	⋮	⋮	⋮
4095 (FFFh)	0.9998 s	63.984 s	4095 s	4095 min

一般的な カウントダウンタイマ の動作:



繰返しカウントダウンタイマ の開始タイミング:



4.8.3. 一回目のタイマ時間間隔

TFフラグがセットされると、このモードが有効な場合に INT端子からの割り込み信号が生成されます。割り込みの設定方法の詳細については、「割り込み出力」セクションを参照してください。

カウントダウンタイマを開始する場合、一回目のタイマー時間は誤差があります。この誤差は、タイマークロック周波数に同期していない、I²Cインターフェースクロックの命令送信により発生します。2回目以降のタイマー時間にはそのような誤差はありません。最初のタイマー期間の誤差量は、選択したタイマークロック周波数によって異なります。以下の表を参照してください。

タイマー値 n の最初のタイマー時間⁽¹⁾:

TD 設定値	タイマクロック周波数	1回目のタイマ時間		2回目以降のタイマ時間
		最小値	最大値	
00	4096 Hz	$n \times 244 \mu\text{s}$	$(n + 1) \times 244 \mu\text{s}$	$n \times 244 \mu\text{s}$
01	64 Hz	$n \times 15.625 \text{ ms}$	$(n + 1) \times 15.625 \text{ ms}$	$n \times 15.625 \text{ ms}$
10	1 Hz	$n \times 1 \text{ s}$	$n \times 1 \text{ s} + 15.625 \text{ ms}$	$n \times 1 \text{ s}$
11	1/60 Hz	$n \times 60 \text{ s}$	$n \times 60 \text{ s} + 15.625 \text{ ms}$	$n \times 60 \text{ s}$

⁽¹⁾ 有効なタイマー値 n は 1~4095 です。タイマー値が 0 に設定されている場合、カウントダウン タイマは開始されません。

各カウントダウンの終了時に、タイマーは繰返しカウントダウンタイマフラグ (ステータス・レジスタのビット TF) を設定します。TFフラグはコマンドによってのみクリアできます。有効に設定すると、INT端子から割り込み信号が生成されます。

タイマー値 (タイマー値 0 およびタイマー値1) を読み取ると、現在のカウントダウン値ではなく、設定した値が返されます。繰返しカウントダウンタイマの現在のカウントダウン値は、タイマー ステータス 0 およびタイマー ステータス 1 レジスタで読み取ることができます。

4.8.4. シングルモード (TRPT = 0)

TRPT ビットが 0 (初期値) に設定されている場合は シングル モードが選択されます。シングル モードでは、カウントダウンタイマは 0 に達すると停止し、ビット TE は自動的にクリアされます。TFフラグはソフトウェアにより0にクリアされるまで1を保持します。

ヒント: 進行中のカウントダウンは、TE ビットに 0 を書き込むことで停止できます。割り込み信号は出力されません。タイマステータス 0 およびタイマ ステータス 1 レジスタには、最後に更新された値が残ります。

4.8.5. リピートモード (TRPT = 1)

TRPT ビットが 1 に設定されている場合は リピートモードが選択されます。リピート モードでは、カウントダウンタイマは 繰返しカウントダウン モードになり、0 に達するとタイマー値 0 およびタイマー値 1 レジスタからタイマー値が自動的にリロードされます。これは、TE が 0 にクリアされるまで繰り返されます。TE ビットに 0 と書き込まれると、タイマー ステータス 0 およびタイマー ステータス 1 レジスタに最後に更新された値が保存されます。TFフラグはソフトウェアにより 0 にクリアされるまで 1 のままになります。

(注記)

カウントダウン中に TRPT のみを 1 から 0 に変更して機能を停止した場合には、同じレジスタの TE がまだ 1 のままであるため、事前に設定されたされたタイマー値で カウントダウンタイマ が即座に自動的にリロードされます。そのため最後のカウントダウンタイマ時間は意図的に長くなりますが、0 に到達すると正しく停止し、TEビットは自動的にクリアされます。

(注記)

RV-3028-C8 はカウントダウン値が 0 に達すると 64 Hz を出力するため、タイマー値に 0 を書き込んで実行中のカウントダウンを停止する方法は行わないでください。タイマー機能を停止するには、通常どおり TE ビットに 0 を書き込んで下さい。

4.9. 時刻更新割り込み信号機能

時刻更新割り込み信号機能は、USELビットで選択したタイマー ソースで、1 秒または 1 分の更新時間で定期的に割り込みイベントを生成します。

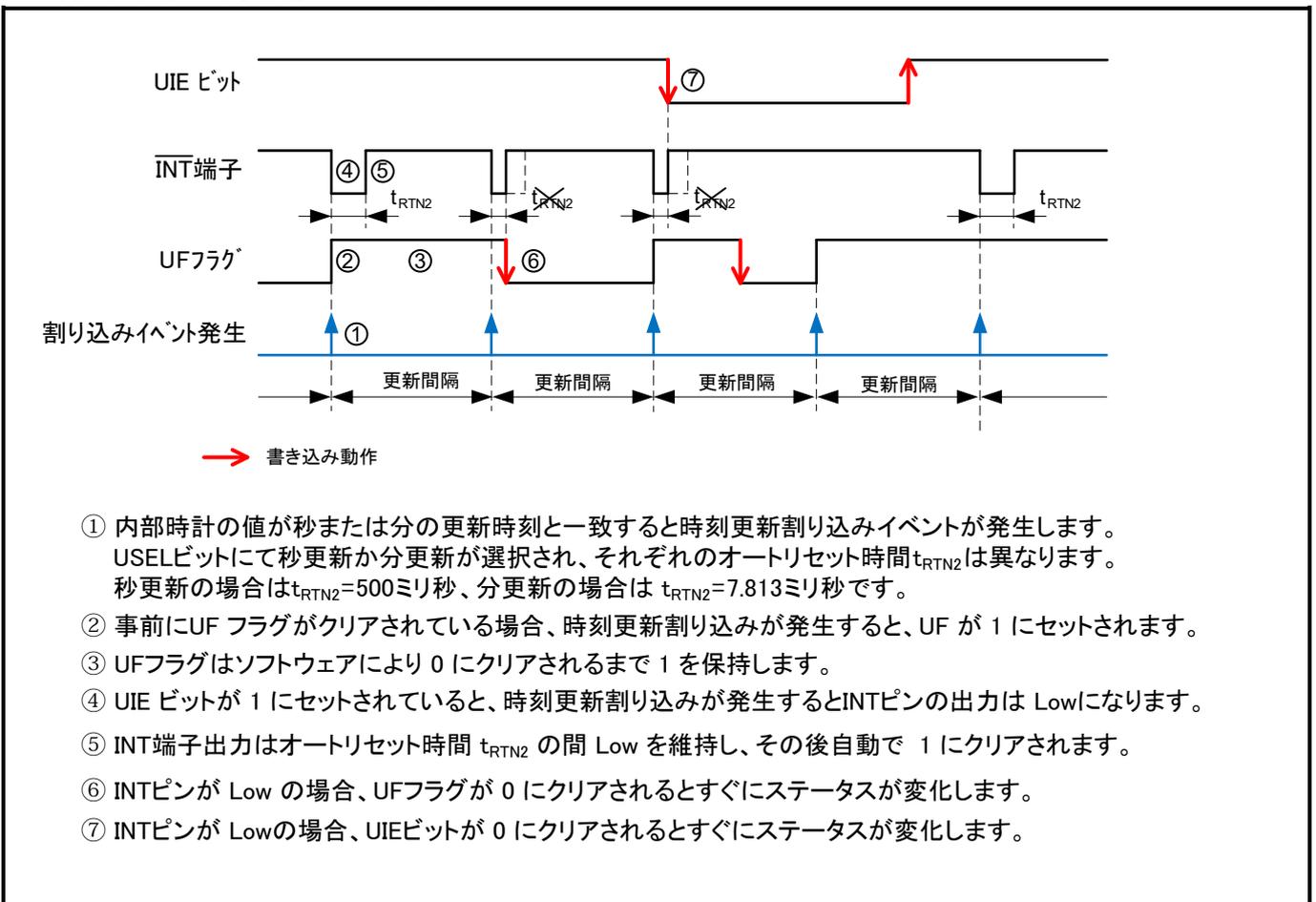
割り込みイベントが発生すると、INT端子がLowレベルになり、UFフラグが1にセットされ、イベントが発生したことを示します。 INT端子の出力は、制御 2 レジスタの UIE ビットが 1 に設定されている場合にのみ有効です。INT端子の Low レベル出力信号は、オート リセット時間 t_{RTN2} 後に自動的にクリアされるか、UF フラグが 0 にクリアされるとキャンセルされます。

- USEL = 0 の場合 (秒・更新割り込み), $t_{RTN2} = 500 \text{ ms}$
- USEL = 1 の場合 (分・更新割り込み), $t_{RTN2} = 7.813 \text{ ms}$

UIEビット=1、CUIEビット及びCLKIEビット=それぞれ1、CLKOEビット=0、かつFDフィールドで CLKOUT周波数が選択されている場合、内部更新割り込みパルス (UI) を使用して CLKOUT ピンのクロック出力を自動で開始させることができます (「クロック出力スキーム」を参照)。

4.9.1.時刻更新割り込み信号機能のダイアグラム

時刻更新割り込み信号機能のダイアグラム:



4.9.2. 時刻更新割り込み信号の使い方

時刻更新割り込み信号に関連するビット：

- UFフラグ (ステータス及び制御レジスタ/0Eh ステータスレジスタ を参照)
- USELビット (ステータス及び制御レジスタ/0Fh – 制御 1 を参照)
- UIEビット (ステータス及び制御レジスタ/10h – 制御 2 を参照)
- CUIEビット (ステータス及び制御レジスタ/12h – クロック割り込み信号マスク を参照)

設定を行う前に、INT端子からの不用意な割り込み信号出力を防ぐために、UIE ビットに 0 を書き込むことをお勧めします。時刻更新割り込み機能は完全に停止することはできませんが、UIE ビットに 0 を書き込むことで、INT端子でのハードウェア割り込み信号の発生を防ぐことができます。

RESET ビットに 1 が書き込まれたとき、または秒レジスタに時刻書き込みが行われると、現在の時刻更新期間の長さに影響があります (「リセットビット機能」を参照)。

時刻更新割り込み信号と オール・クロック信号出力機能の使用手順：

1. UIE ビットと UF ビットを 0 に初期化します。
2. タイマのソースクロックを選択し、対応する値を USEL ビットに書き込みます。
3. INT端子からハードウェア割り込みを取得したい場合は、UIE ビットを 1 に設定します。
4. CUIE ビットを 1 に設定すると、時刻更新割り込み発生時のクロック出力が有効になります。
5. 「クロック出力スキーム」も参照してください。
6. 最初の割り込みは、次のイベント (秒または分のインクリメント) の後に発生します。

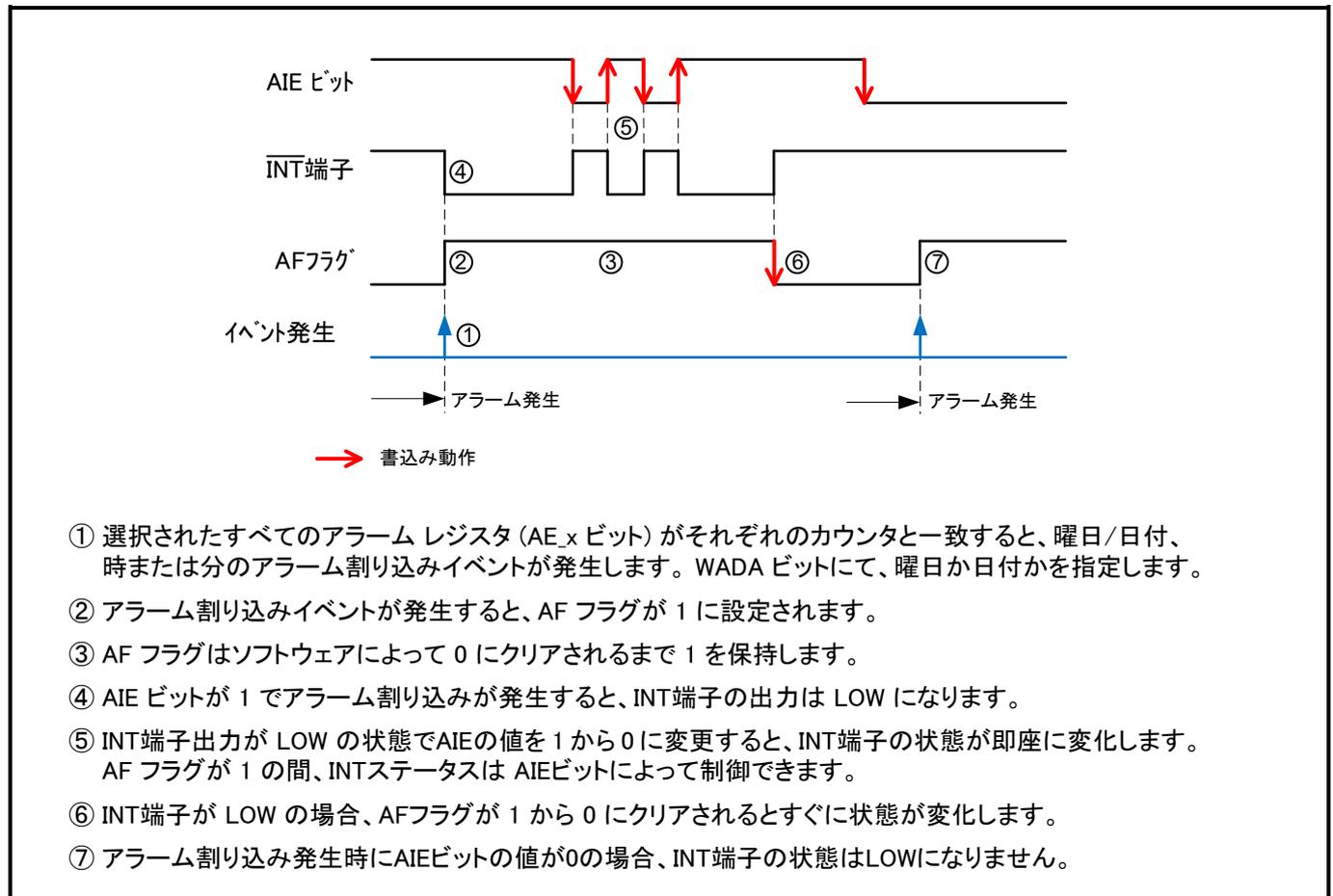
4.10. アラーム割り込み信号機能

アラーム割り込み機能は、曜日・日付・時・分のアラーム設定に対して割り込みを発生させる機能です。割り込みイベントが発生すると、INT端子がLowレベルになり、AFフラグが1にセットされ、イベントが発生したことを示します。INT端子の出力は、制御2レジスタのAIEビットが1に設定されている場合にのみ有効です。

ビットAIEが1に設定され、CAIEビット・CLKIEビットがそれぞれ1に設定され、CLKOEビットが0にクリアされ、かつFDフィールドでCLKOUT周波数が選択されている場合、内部アラーム割り込み信号(AI)を使用してCLKOUT端子のクロック出力を自動的にイネーブルにすることができます。（「クロック出力スキーム」を参照）。

4.10.1. アラームダイアグラム

アラーム割り込み信号のダイアグラム：



4.10.2. アラーム割り込み信号の使い方

アラーム割り込み信号及び自動クロック信号出力機能に関連するビット:

- 分レジスタ (01h) (時刻レジスタ を参照)
- 時間レジスタr (02h) (時刻レジスタ を参照)
- 曜日レジスタ (03h) (カレンダーレジスタ を参照)
- 日付レジスタ (04h) (カレンダーレジスタ を参照)
- 分アラームレジスタ 及び AE_Mビット (07h) (アラームレジスターを参照)
- 時間アラームレジスタ 及び AE_Hビット (08h) (アラームレジスターを参照)
- 曜日/日付アラームレジスタ 及び AE_WDビット (09h) (アラームレジスターを参照)
- AFフラグ (ステータス・制御レジスタ, 0Eh – ステータス を参照)
- WADAビット (ステータス・制御レジスタ, 0Fh – 制御 1 を参照)
- AIEビット、及び12_24ビット (ステータス・制御レジスタ, 10h – 制御 2 を参照)
- CAIEビット (ステータス・制御レジスタ, 12h – クロック割り込み信号マスク を参照)

アラーム割り込みの設定を入力する前に、INT端子からの不用意な割り込みを防ぐために、AIEビットに0を書き込むことをお勧めします。RESETビットに1を書き込むか、または秒レジスタに値を書き込むと次のアラーム割り込みまでの時間に影響します (「リセット ビット機能」を参照)。アラーム割り込み機能を使用しない場合、アラームレジスタの1バイト (07h) をRAMバイトとして使用できます。その場合は、必ずAIEビットに0を書き込んでください (AIEビットの値が1でアラームレジスタをRAMレジスタとして使用している場合、意図せずINT端子がLowレベルになる可能性があります)。

アラーム割り込み信号及び自動クロック信号出力機能の仕様手順:

1. AIEビットとAFビットを0に初期化します。
2. WADAビットを設定して、曜日アラームまたは日付アラーム (曜日/日付) を選択します。曜日アラームの場合は WADA = 0、日付アラームの場合は WADA = 1。
3. アラームの設定値をレジスタ 07h ~ 09h に書き込みます。3つのアラームイネーブルビット/ AE_M、AE_H、AE_WDにて、アラーム動作に有効なレジスタを選択します。下表を参照してください。
4. CAIEビットを1に設定すると、アラーム発生時の自動クロック出力が有効になります。「クロック出力スキーム」も参照してください。
5. INT端子からハードウェア割り込みを出力させる場合は、AIEビットを1に設定します。

アラーム割り込み信号:

アラーム有効化ビット			アラームイベント
AE_WD	AE_H	AE_M	
0	0	0	分、時、曜日・日付が一致した場合 (曜日・日付ごとに1回)
0	0	1	時間と曜日・日付が一致した場合 (曜日・日付ごとに1回)
0	1	0	分と曜日・日付が一致した場合 (曜日・日付ごとに1時間に1回)
0	1	1	曜日・日付一致した場合 (曜日・日付ごとに1回)
1	0	0	時間と分が一致した場合 (1日1回)
1	0	1	時間が一致した場合 (1日1回)
1	1	0	分が一致した場合 (1時間に1回)
1	1	1	すべて無効 - 初期値

AE_x ビット (x = WD, H または M)
 AE_x = 0: アラームが有効
 AE_x = 1: アラームが無効 - 初期値

4.11. 外部イベント割り込み信号機能

外部イベント割り込みおよびタイムスタンプ機能は、制御ビットの TSS、TSE、および EIE によって有効になります。ETフィールドの設定で、EVI入力イベントをエッジ検出またはフィルタリングによるレベル検出のいずれかを選択できます。また EHLビットを使用してアクティブ エッジまたはレベルを設定できます。

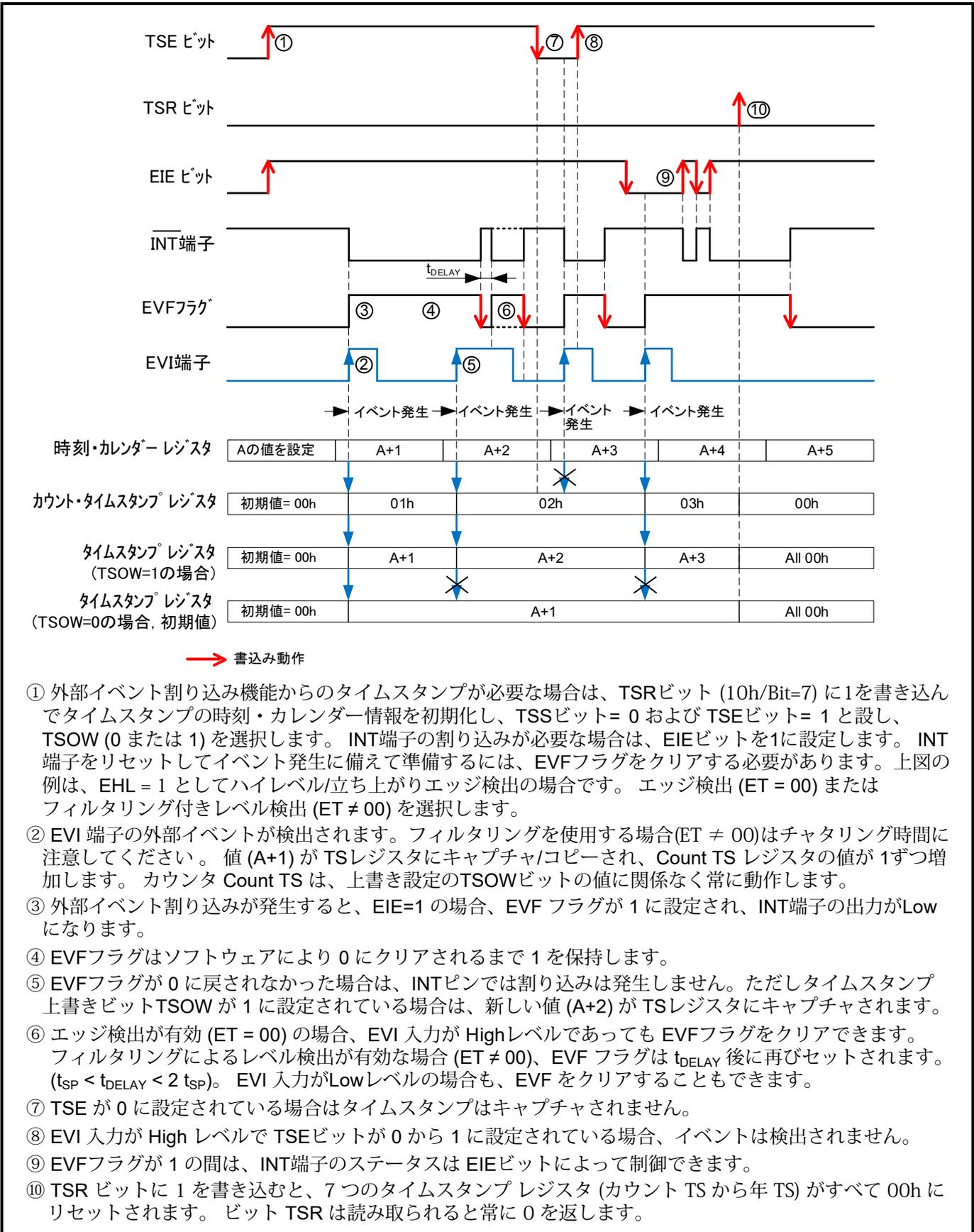
外部イベント割り込みが有効(TSS=0、TS =1、EIE=1、およびEVフラグが事前に 0 にクリアされている)で、EVI端子で外部イベントが検出された場合、時刻およびカレンダーレジスタがキャプチャされ、タイムスタンプレジスタにコピーされます。INT端子からは割り込み信号が出力されます。また外部イベントが発生したことを示すために EVFフラグが 1 にセットされます。

TSSビット=0 および EIEビット=1としている場合は、CEIEビットとCLKIEビットをいずれも 1 に設定し、CLKOEビットを 0 にクリアし、かつFDフィールドで周波数選択を行う事で、自動クロック信号出力の機能が使用できます。(「クロック出力スキーム」を参照)。

注意：EVF フラグは、TSS ビットと TSE ビットが 1 に設定されている場合、バックアップ電源切替え機能のイベントによってもセットされます。

4.11.1. 外部イベント信号割り込みダイアグラム

外部イベント信号割り込みダイアグラム。この例は EHL = 1 (Highレベル / 立上りエッジの検出) の設定。



4.11.2. 外部イベント入力割り込みの使い方

外部イベント割り込み信号 及びタイムスタンプ、自動クロック信号出力 に関連するビット:

- 秒レジスタ (00h) (時刻レジスタを参照)
- 分レジスタ (01h) (時刻レジスタを参照)
- 時間レジスタ (02h) (時刻レジスタを参照)
- 日付レジスタ (04h) (カレンダーレジスタを参照)
- 月レジスタ (05h) (カレンダーレジスタを参照)
- 年レジスタ(06h) (カレンダーレジスタを参照)
- カウントTS レジスタ (14h) (タイムスタンプレジスタを参照)
- 秒タイムスタンプ (15h) (タイムスタンプレジスタを参照)
- 分タイムスタンプ (16h) (タイムスタンプレジスタを参照)
- 時間タイムスタンプ(17h) (タイムスタンプレジスタを参照)
- 日付タイムスタンプ (18h) (タイムスタンプレジスタを参照)
- 月タイムスタンプ TS (19h) (タイムスタンプレジスタを参照)
- 年タイムスタンプ (1A) (タイムスタンプレジスタを参照)
- EVFフラグ (ステータス・制御レジスタ, 0Eh – ステータスを参照)
- TSE, EIE 及び12_24ビット (ステータス・制御レジスタ, 10h – 制御2を参照)
- CEIEビット (ステータス・制御レジスタ, 12h – クロック割り込みマスクを参照)
- EHLビット, ETフィールド, TSR ビット, TSOWビット, TSS ビット
(イベント制御レジスタ, 13h – イベント制御を参照)

イベント割り込みのタイマー設定を入力する前に、INT端子からの不用意な割り込みを防ぐために、TSE および EIEビットに 0 を書き込むことをお勧めします。

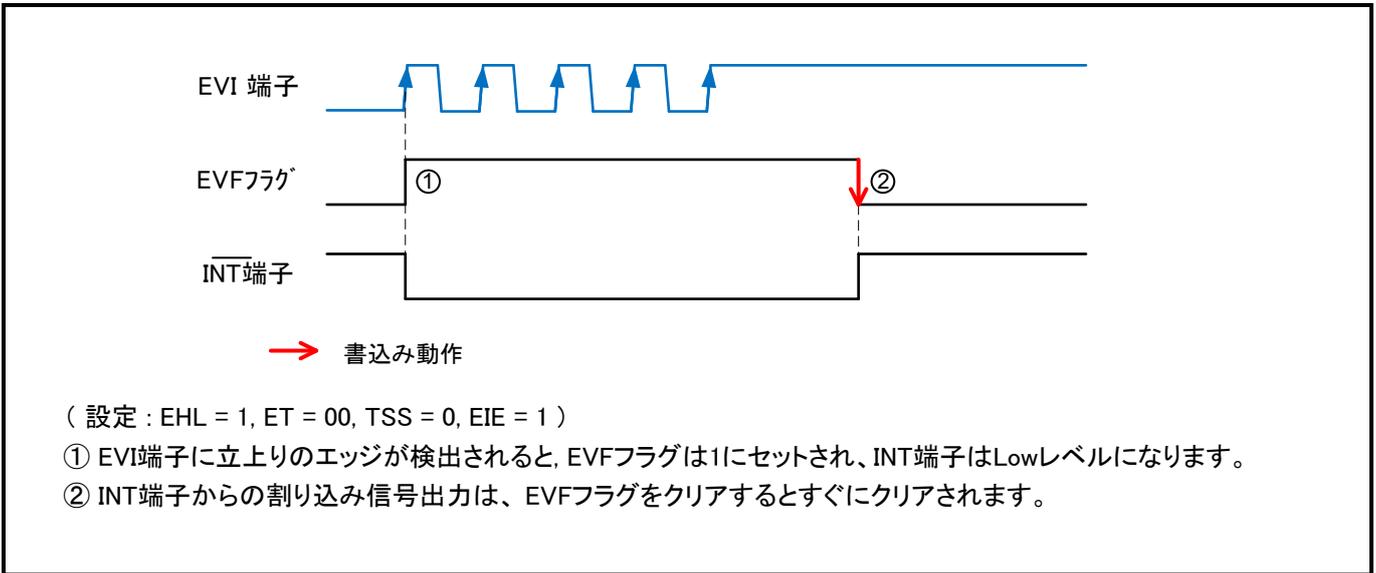
TSE および EIE をクリアする前に TSSビットの値を 1 から 0 に変更すると、(EHLビットの値によって、ただし ETフィールドのステータスに関係なく) 不要な割り込みが発生する可能性があることに注意してください。

外部イベント割り込み信号 及びタイムスタンプ、自動クロック信号出力 の設定手順:

1. TSEビットとEIEビットを0に初期化します。
2. EVFを0にクリアします。
3. TSS ビットを 0 に設定して、EVI ピンの外部イベントをタイムスタンプおよび割り込みソースとして選択します。
4. EHL ビットを 1 または 0 に設定して、EVI ピンのハイまたはロー レベル (もしくは立ち上りエッジまたは立ち下がりエッジ) での検出を選択します。
5. エッジ検出 (ET = 00) またはフィルタリング付きレベル検出 (ET ≠ 00) を選択します。
6. 最後に発生したイベントを記録する必要があり、TS レジスタを上書きする場合は、TSOW ビットを 1 に設定します。
ヒント: カウンタ Count TS は、上書きビットTSOW の設定とは関係なく常に動作しています。
7. TSRビットに 1 を書き込み、すべてのタイムスタンプ レジスタを 00h にリセットします。ビットTSR は読み取られると常に 0 を返します。
8. CEIE ビットを 1 に設定して、外部イベント発生時のクロック出力を有効にします。
「クロック出力スキーム」も参照してください。
9. タイムスタンプ機能を有効にする場合は、TSE ビットを 1 に設定します。
10. INT端子からハードウェア割り込みを出力する場合は、EIE ビットを 1 に設定します。

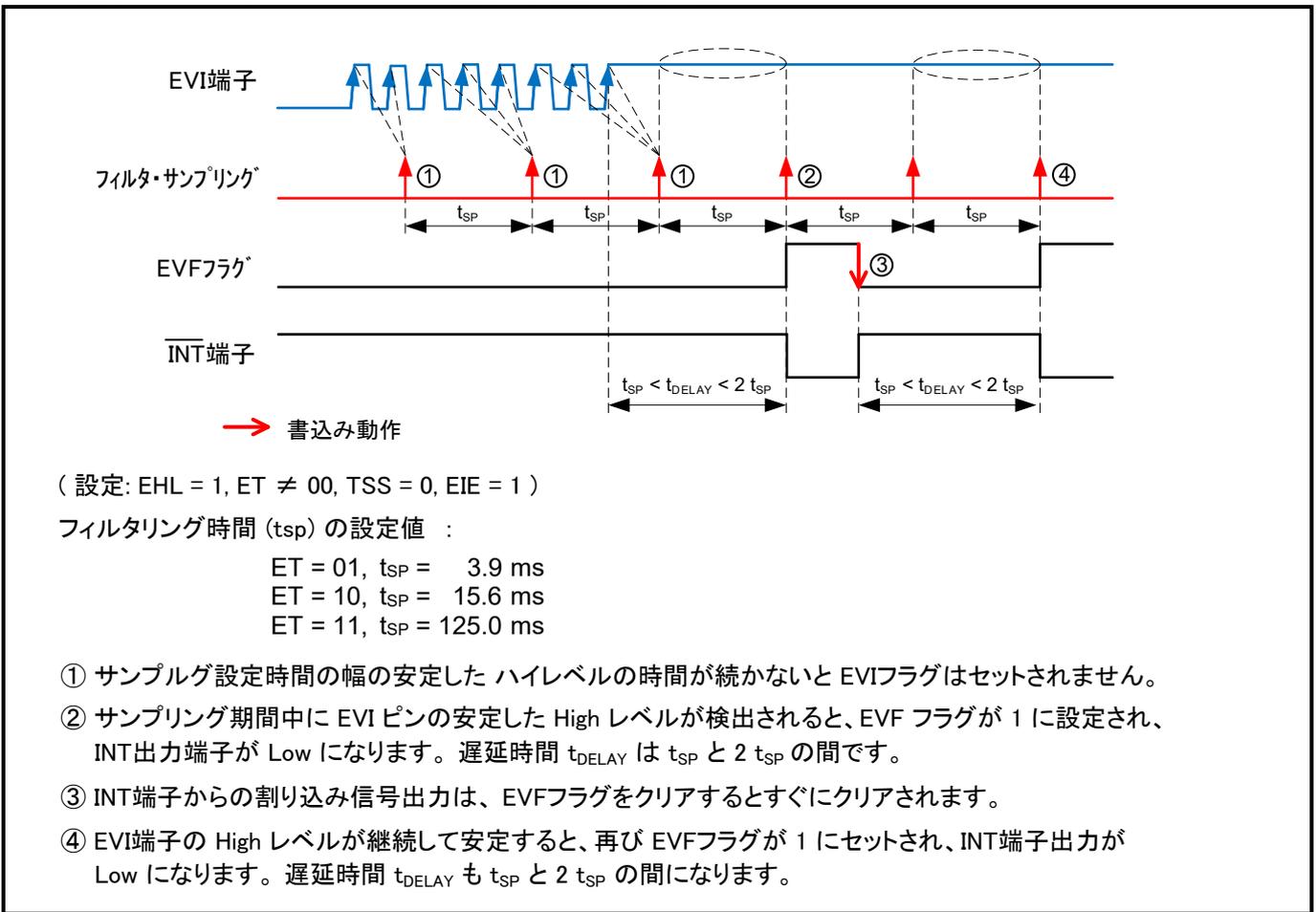
4.11.3. エッジ検出モード (ET = 00)

エッジ検出モード: 立上りエッジ検出と割り込み信号出力の例:



4.11.4. フィルタリングによるレベル検出モード (ET ≠ 00)

レベル検出モード: ハイレベルでのレベル検出と割り込み信号の例 :



4.12. バックアップ電源自動切り替え割り込み機能

バックアップ電源自動切替え割り込み機能は、BSM フィールド (EEPROM37h) が 01 (DSM) または 11 (LSM) に設定されていて VDD 電源から VBACKUP 電源への自動切り替えが発生すると、割り込みイベントを生成します。

イネーブルになっている状態 (TSS = 1、TSE = 1、BSIE = 1、BSF フラグが以前に 0 にクリアされている) でバックアップ電源切替えが検出された場合、時刻レジスタとカレンダーレジスタがキャプチャされてタイムスタンプレジスタにコピーされ、INT 端子から割り込み信号が出力され、BSF フラグは 1 に設定されてバックアップ電源切替えが発生したことを示します。

外部イベント割り込み機能と同様に、CLKOUT 端子からのクロック出力はバックアップ電源自動切替え割り込み機能によって制御できます。TSS ビットと EIE ビットを 1 に設定すると、バックアップ電源自動切替え機能によって生成される内部イベント割り込み信号 (EI) を使用して、CLKOUT 端子からのクロック出力を自動的にイネーブルにすることができます。

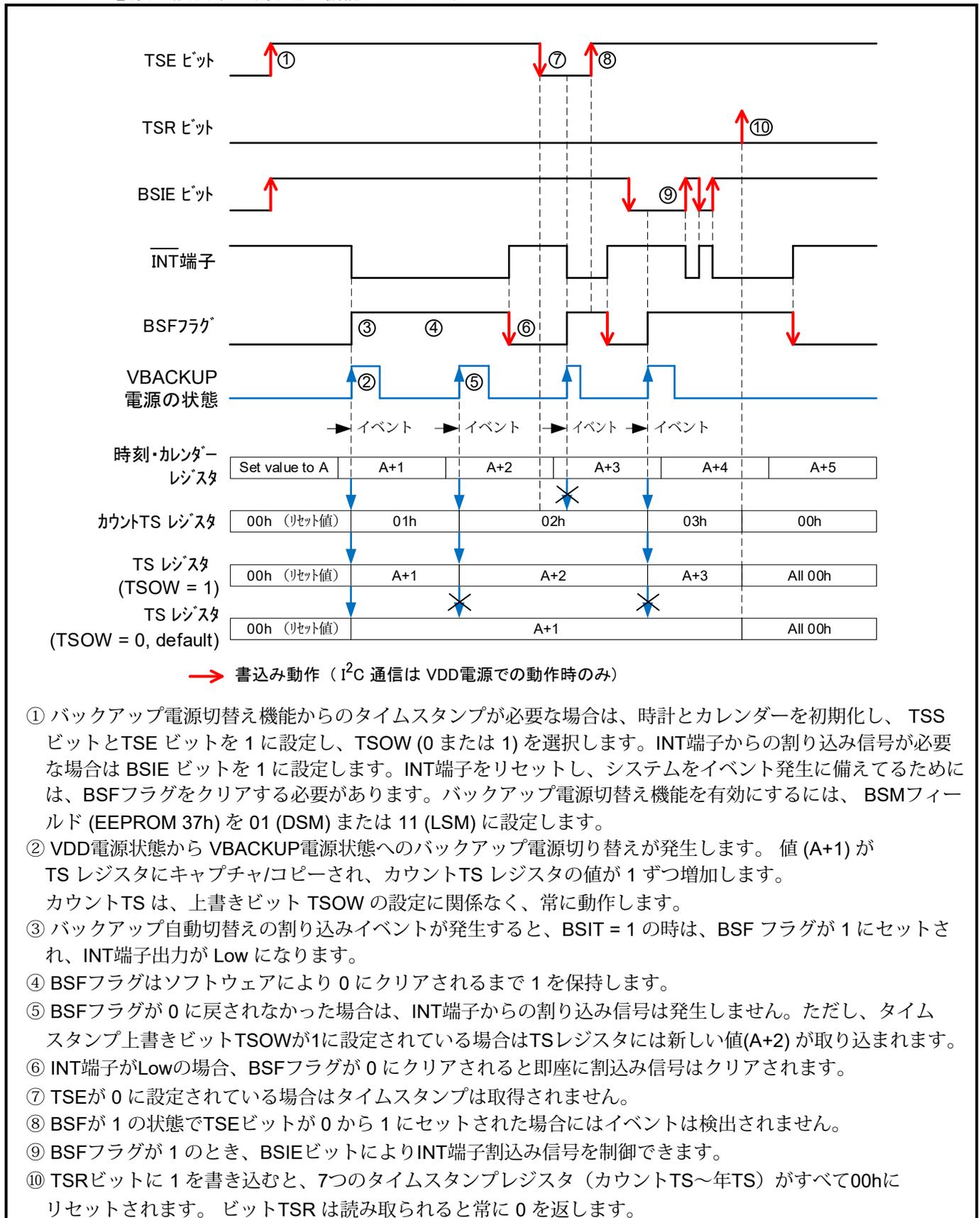
イネーブルになっている場合 (TSS、EIE、CEIE、CLKIE が 1 に設定され、CLKOE が 0 にクリアされ、FD フィールドで周波数が選択されている)、再び VDD 電源状態になると、CLKOUT ピンが周波数を出力します。(「割り込みスキーム」および「クロック出力スキーム」を参照)

デバウンスロジックにより、 $122\ \mu\text{s}$ ~ $183\ \mu\text{s}$ のデバウンス時間 tDEB が発生しますので注意してください。デバウンスロジックは、バックアップ電源自動切替えが VBACKUP から VDD に戻るときに VDD 動作をフィルタリングします (「バックアップ電源切替え機能」を参照)。I2C 経由の通信は、デバウンス時間 tDEB 後の VDD 電源状態で可能になります。

高速エッジ検出 ($\geq 7\ \text{V/ms}$) が有効になるように、FEDE ビット (EEPROM 37h) を常に 1 に設定する必要がありますのでご注意ください (EEPROM バックアップレジスタを参照)。FEDE = 1 が出荷時の初期値です。

4.12.1. バックアップ電源自動切り替え割り込み機能のダイアグラム

バックアップ電源自動切り替え割り込み機能のダイアグラム:



4.12.2. バックアップ電源自動切り替え割り込み機能の使い方

バックアップ電源自動切り替え割り込み機能、タイムスタンプ機能、自動クロック出力機能に関連するレジスタ及びビット：

- 秒レジスタ (00h) (時刻レジスタを参照)
- 分レジスタ (01h) (時刻レジスタを参照)
- 時間レジスタ (02h) (時刻レジスタを参照)
- 日付レジスタ (04h) (カレンダー・レジスタを参照)
- 月レジスタ (05h) (カレンダー・レジスタを参照)
- 年レジスタ (06h) (カレンダー・レジスタを参照)
- カウントTS (14h) (タイムスタンプ・レジスタを参照)
- 秒 TS (15h) (タイムスタンプ・レジスタを参照)
- 分 TS (16h) (タイムスタンプ・レジスタを参照)
- 時間 TS (17h) (タイムスタンプ・レジスタを参照)
- 日 TS (18h) (タイムスタンプ・レジスタを参照)
- 月 TS (19h) (タイムスタンプ・レジスタを参照)
- 年 TS (1A) (タイムスタンプ・レジスタを参照)
- BSF フラグ (ステータス及び制御レジスタを参照, 0Eh – ステータス)
- TSE, EIE 及び 12_24 ビット (ステータス及び制御レジスタを参照, 10h – 制御 2)
- CEIE ビット (ステータス及び制御レジスタを参照, 12h – クロック割り込み信号マスク)
- TSR, TSOW 及び TSS ビット (イベント制御レジスタを参照, 13h – 外イベント制御)
- BSIE, FEDE ビット及び BSM フィールド (EEPROM バックアップ電源切替設定レジスタを参照, 37h – EEPROMバックアップ電源切替)

設定を行う前に、INT端子からの不用意な割り込み信号を防ぐために、TSEおよびBSIE ビットに 0 を書き込む様にして下さい。

バックアップ電源切替割り込み、タイムスタンプ、自動クロック出力機能の使用手順：

1. TSEビットと BSIEビットを 0 に初期化します。
2. フラグBSFを0にクリアします。
3. TSSビットを 1 に設定して、タイムスタンプおよび割り込みソースとしてバックアップ電源切替を選択します。
4. TSOWビットを 1 に設定するとTSレジスタが上書きされて最後に発生したイベントが記録されます。(ヒント： カウントTS は上書きビット TSOW の設定とは関係なく常に動作しています)
5. TSRビットに 1 を書き込み、すべてのタイムスタンプレジスタを 00h にリセットします。TSRビットは読込むと常に 0 を返します。
6. CEIE ビットを 1 に設定すると、バックアップ電源切替が発生したときにクロック出力が有効になります。(注意：この機能は TSS ビットと TSE ビットが 1 に設定されている場合にバックアップ電源切替機能とともに動作します。「クロック出力スキーム」も参照してください)
7. タイムスタンプ機能を有効にする場合は、TSE ビットを 1 に設定します。
8. 高速エッジ検出 (≥ 7 V/ms) が有効になるように、FEDE ビットは常に 1 に設定する必要があります。
9. INT端子からハードウェア割り込みを出力する場合は、BSIE ビットを 1 に設定します。
10. バックアップ電源切替モード (DSM または LSM) を選択し、BSM フィールドに対応する値を書き込みます。

EEPROM の読み込み・書き込み条件 も参照下さい。

4.13. パワーオンリセット (POR) 割り込み機能

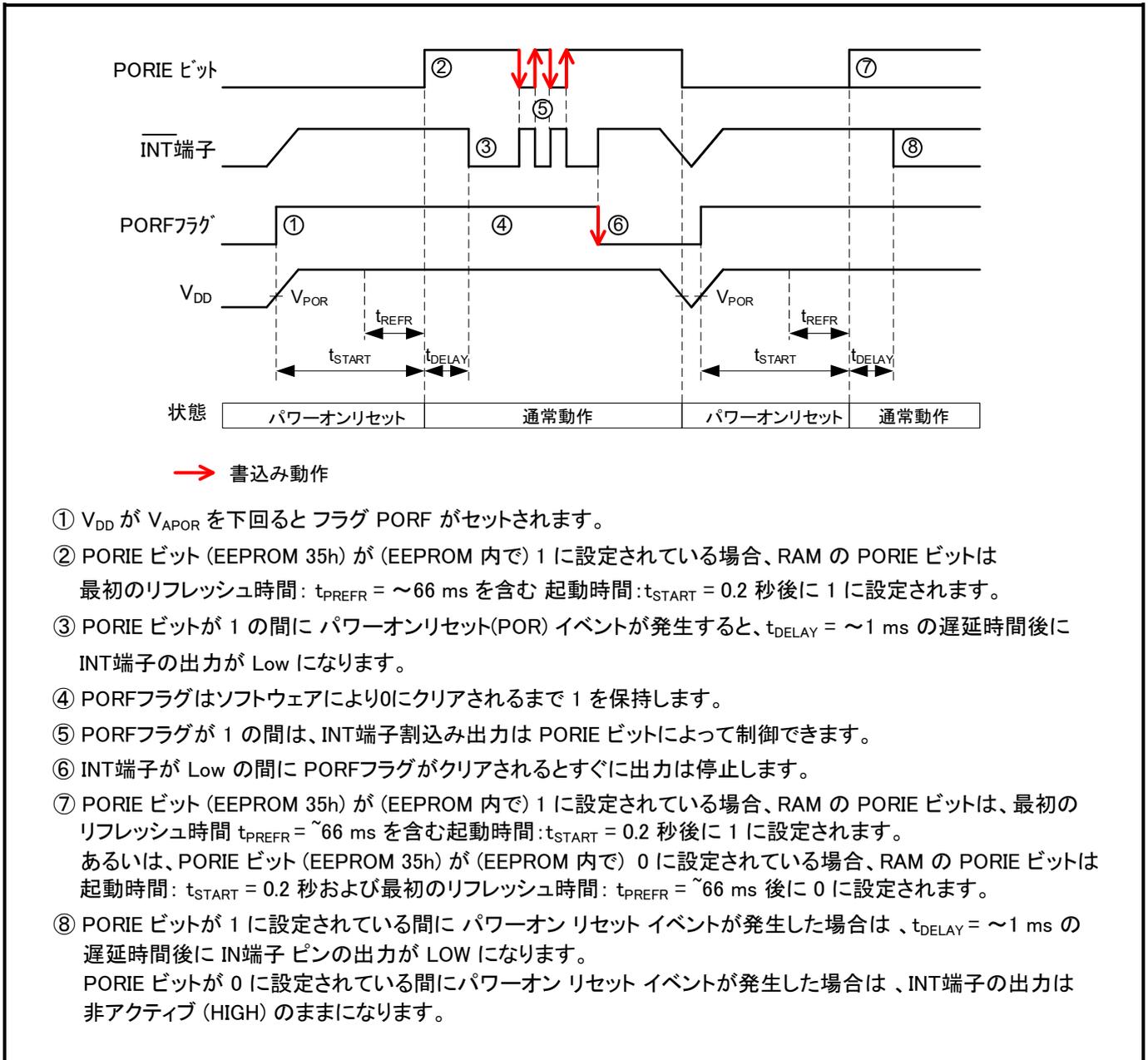
パワーオンリセット割り込み機能は、PORIEビット (EEPROM 35h) にて設定します。PORIEビットはRAMではなくEEPROMレジスタに事前に設定する必要があります (EEPROMレジスタの読み取り/書き込みを参照)。

V_{POR} を下回る電圧降下が検出されると ($V_{DD} < V_{POR}$)、PORF フラグが 1 に設定され、パワーオンリセットが発生したことを示します。PORIE ビットが 1 の場合、INT端子は Low レベルになります。

PORF が 1 になっている状態は、時刻情報がた正しくなくなっていることも示します。また PORF の値 1 は、ユーザーが 0 を書き込むまで保持されます。

4.13.1. パワーオンリセット (POR) 割り込み機能ダイアグラム

パワーオンリセット (POR) 割り込み機能のダイアグラム :



4.13.2. パワーオンリセット (POR) 割り込み機能 の使い方

パワーオンリセット割り込み機能 (EEPROM 処理を含む) に関連するレジスタ及びビット：

- PORF, EEbusy ビット (ステータス及び制御レジスタ, 0Eh – ステータス)
- EERD ビット (ステータス及び制御レジスタ, 0Fh – 制御1)
- EE アドレスレジスタ (25h) (EEPROM メモリ制御レジスタ)
- EE データレジスタ (26h) (EEPROM メモリ制御レジスタ)
- EE コマンドレジスタ (27h) (EEPROM メモリ制御レジスタ)
- PORIEビット (EEPROM クロックレジスタ, 35h – EEPROM クロック出力)

PORIEビットは、RAM ではなく EEPROM に事前に設定する必要があります (EEPROM の読み取り/書き込みを参照)。

パワーオンリセット (POR) 割り込み機能を使用する手順：

1. 次のパワーオンリセット(POR) イベントで INT端子からハードウェア割り込みを出力させる場合は、EEPROMレジスタ内の PORIE ビットを 1 に設定します。「EEPROM の読み込み・書き込み」に準じた手順で行います。
2. 最初の割り込み信号が 次の POR イベントの後に発生します。

4.14. タイムスタンプ機能

タイムスタンプ機能は制御ビット TSE によって有効になります。ソースは外部イベント割り込み機能 (TSS = 0) またはバックアップ電源切替え割り込み機能 (TSS = 1) です。

ソースが有効になっている状態でイベントが検出されると、タイムスタンプ (TS) レジスタが記録されます。TSOW ビットが 0 に設定され、EVF フラグが事前に 0 にクリアされている場合、1 つの (最初の) イベントのみが記録されます。TSOW ビットが 1 に設定されると、最後のイベントが記録されます (EVF フラグをクリアする必要はありません)。カウンタ TS は、上書きビット TSOW の設定とは関係なく、常に動作しています。

- TSR ビットに 1 を書き込むと、7 つのタイムスタンプレジスタ (カウント TS ~ 年 TS) がすべて 00h にリセットされます。ビット TSR は読み取られると常に 0 を返します。
- タイムスタンプ機能を開始する前に、TSE ビットに 0、TSR ビットに 1 を書き込むことを推奨します。
- RESET ビットに 1 を書き込む時、または秒レジスタに書き込む時は、タイムスタンプのキャプチャ/コピーは行われません。RESET ビットは読み取られると常に 0 を返します。
- TSE をクリアする前に TSS ビットの値を 1 から 0 に変更すると、外部イベント割り込み機能からの不要なタイムスタンプのキャプチャ/コピーが発生してしまう可能性があることに注意してください (EHL ビットによります。ET フィールドは関係ありません)。

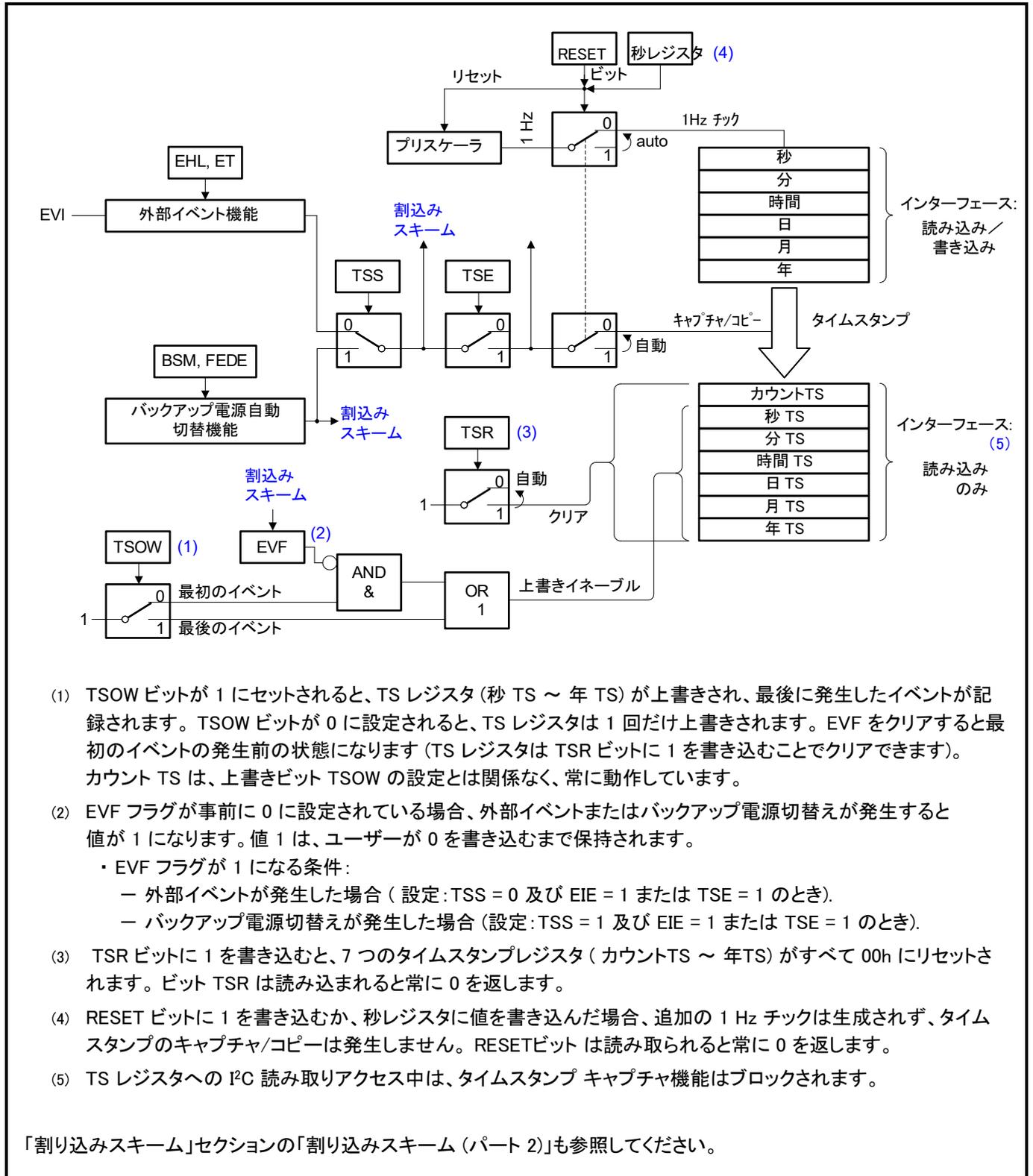
タイムスタンプ機能を使用する手順:

1. TSE ビットと EIE ビットを 0 に初期化します。
2. TSOW (0 または 1) を選択し、EVF と BSF をクリアします。
3. TSR ビットに 1 を書き込み、すべてのタイムスタンプレジスタを 00h にリセットします。ビット TSR は読み込まれると常に 0 を返します。
4. タイムスタンプソースとして外部イベント割り込み機能 (TSS = 0) またはバックアップ電源切替え割り込み機能 (TSS = 1) を選択し、必要な機能を初期化します (「外部イベント割り込み機能」または「バックアップ電源自動切替割り込み機能」を参照)。
5. タイムスタンプ機能を有効にするには、TSE ビットを 1 に設定します。

チント: EIE (RAM) または BSIE (EEPROM 37h) ビットが 1 に設定されている場合は、INT 端子から割り込み信号が出力されます。EVF または BSF フラグが 1 に設定されて、対応するイベントが発生したことを示します。

(注記) EVF フラグは最初のイベント検出を識別するために内部で使用されるため、外部イベント割り込み機能 (TSS = 0、TSE = 1 の時) からのイベント、またはバックアップ電源切替え割り込み機能 (TSS = 1、TSE = 0 の時) のイベントによってセットされます。次頁のスキームも参照してください。

タイムスタンプ機能のスキーム:



- (1) TSOW ビットが 1 にセットされると、TS レジスタ (秒 TS ~ 年 TS) が上書きされ、最後に発生したイベントが記録されます。TSOW ビットが 0 に設定されると、TS レジスタは 1 回だけ上書きされます。EVF をクリアすると最初のイベントの発生前の状態になります (TS レジスタは TSR ビットに 1 を書き込むことでクリアできます)。カウント TS は、上書きビット TSOW の設定とは関係なく、常に動作しています。
- (2) EVF フラグが事前に 0 に設定されている場合、外部イベントまたはバックアップ電源切替が発生すると値が 1 になります。値 1 は、ユーザーが 0 を書き込むまで保持されます。
 - ・ EVF フラグが 1 になる条件:
 - － 外部イベントが発生した場合 (設定: TSS = 0 及び EIE = 1 または TSE = 1 のとき)。
 - － バックアップ電源切替が発生した場合 (設定: TSS = 1 及び EIE = 1 または TSE = 1 のとき)。
- (3) TSR ビットに 1 を書き込むと、7 つのタイムスタンプレジスタ (カウントTS ~ 年TS) がすべて 00h にリセットされます。ビット TSR は読み込まれると常に 0 を返します。
- (4) RESET ビットに 1 を書き込むか、秒レジスタに値を書き込んだ場合、追加の 1 Hz チックは生成されず、タイムスタンプのキャプチャ/コピーは発生しません。RESET ビット は読み取られると常に 0 を返します。
- (5) TS レジスタへの I²C 読み取りアクセス中は、タイムスタンプ キャプチャ機能はブロックされます。

「割り込みスキーム」セクションの「割り込みスキーム (パート 2)」も参照してください。

4.15. 周波数オフセット補正機能

EEOffset 値を使用して、エージング調整または精度調整を行うことができます。補正は純粋にデジタルで行われ、時間対温度の曲線を垂直方向に上下にシフトする（周波数センター値のオフセット）効果のみがあります。対温度特性の補正は出来ません（影響しません）。EEOffset 値には、+255 ~ -256 の調整ステップの範囲の 2 の補数が含まれます。補正分解能 (1ステップ = 1 LSB) は $\pm 1 / (16384 \times 64) = \pm 0.9537 \text{ ppm}$ で、最大補正範囲は +243.2 ppm ~ -244.1 ppm です。補正間隔時間は 64 秒です。オフセット値 EEOffset は、32.768kHz 測定値からの補正值に相当します。オフセット値は工場出荷時に $\pm 1 \text{ ppm} / @ +25^\circ\text{C}$ に設定されていますが、ユーザーサイドでの上書き調整も可能です。

(注記) EEOffset 値の 8 ~ 1 ビットは、レジスタ 36h - EEPROM オフセットにあります (EEPROM オフセットレジスタを参照)。EEOffset 値のビット 0 (LSB) はレジスタ 37h - EEPROM バックアップレジスタ内にあります。(EEPROM バックアップレジスタを参照)

4.15.1. EEOFFSET値の計算

EEOffset 値の算出手順:

- CLKOUT 端子出力で 32.768 kHz の周波数を選択します。
(32.768 kHz 以外の周波数を選択した場合は、未補正の周波数を測定できるように EEOffset 値を 0 に設定し、以降の計算を適用する必要があります。)
- CLKOUT 端子出力の周波数 F_{meas} を Hz 単位で測定します。
- 必要なオフセット値を ppm 単位で計算します $\rightarrow P_{\text{Offset}} = (F_{\text{meas}} - 32768) \div 32768 \times 1,000,000$ (ppm)
- オフセット値をステップ単位で計算します:
$$\text{Offset} = P_{\text{Offset}} \div (1 \div (16384 \times 64) \text{ ppm}) = P_{\text{Offset}} \div (0.9537 \text{ ppm} = 1 \text{ ステップのオフセット分解能})$$
- オフセット値 > 256 の場合は周波数が高すぎて補正できません。
- $1 \leq \text{Offset} \leq 256$ (補正は $-1 \geq \text{OffsetCorr.} \geq -256$) \rightarrow EEOffset = 「512 - オフセット」を設定します。
- $-255 \leq \text{Offset} \leq 0$ (補正は $+255 \leq \text{OffsetCorr.} \leq 0$) \rightarrow EEOffset = 「- オフセット値」を設定します。
- オフセット値 < -256 の場合は周波数が低過ぎて補正できません。

計算例:

- 周波数 32.768 kHz が選択されているときに、測定値が『32768.48 Hz』の場合、差分は『+0.48 Hz』になります。
 $+0.48 \text{ Hz} \div 32768 \text{ Hz} \times 1,000,000 = +14.648 \text{ ppm}$ 。ステップ単位のオフセット値は次のように計算されます。
 $+14.648 \text{ ppm} / 0.9537 \text{ ppm} = +15.36$ 、四捨五入の整数部は 15 です(オフセット補正值は -15 ステップ)。符号なし EEOffset 値は、 $512 - 15 = +497$ となります。バイナリでは EEOffset = 111110001 です。
- 周波数 32.768 kHz が選択されているときに 測定値が『32767.52 Hz』の場合、差分は『-0.48 Hz』になります。
 $-0.48 \text{ Hz} \div 32768 \text{ Hz} \times 1,000,000 = -14.648 \text{ ppm}$ 。ステップ単位のオフセット値は次のように計算されます。
 $-14.648 \text{ ppm} \div 0.9537 \text{ ppm} = -15.36$ 、四捨五入の整数部は -15 です。(オフセット補正は +15 ステップ)。
EEOffset 値は $-(-15) = +15$ となります。バイナリでは EEOffset = 000001111 です。

4.15.2. オフセット後の時間精度の検証

オフセット補正は次のプロセスで確認できます。

- 計算された EEOffset 値を入力します (EEOffset 値の決定を参照)。
- CLKOUT 端子で 1 Hz の周波数を選択します。
(別の周波数を選択した場合は、以降の計算を調整する必要があります)
- CLKOUT 端子で 64 秒の補正間隔時間の間、出力周波数を測定しつづけます。
- 平均周波数 $F_{\text{meas_aver}}$ を Hz で計算します。
- オフセット設定後の偏差を ppm で計算します: $P_{\text{Offset}} = (F_{\text{meas_aver}} - 1) \div 1 \times 1,000,000$

4.16. UNIX TIME カウンタ

UNIX TIMEカウンタは 32 ビットカウンタの符号なし整数で、値 FFFFFFFFh に達すると 00000000h にロールオーバーします。4 バイトは完全に読み込み、及び書き込みが可能です。カウンタのソースクロックは、デジタルオフセット補償された 1 Hz チックです。

4.16.1. UNIX TIME の設定

アクセス時間が 950 ミリ秒未満の I²C 書き込みアクセス中は、UNIX レジスタ (UNIX TIME 0 ~ UNIX TIME 3) はブロックされます。時刻およびカレンダーレジスタの設定とは異なり、I²C ストップコンディションの後、記憶されている可能性のある 1 Hz チックが失われる可能性があります。

レジスタブロックの利点:

- I²C 書き込みアクセス中の UNIX レジスタへの誤った書き込みを防止します (書き込みアクセス中に UNIX レジスタがインクリメントされません)。
- 制御のために読み取りは必要ありません。書き込まれたデータは一貫性があります。

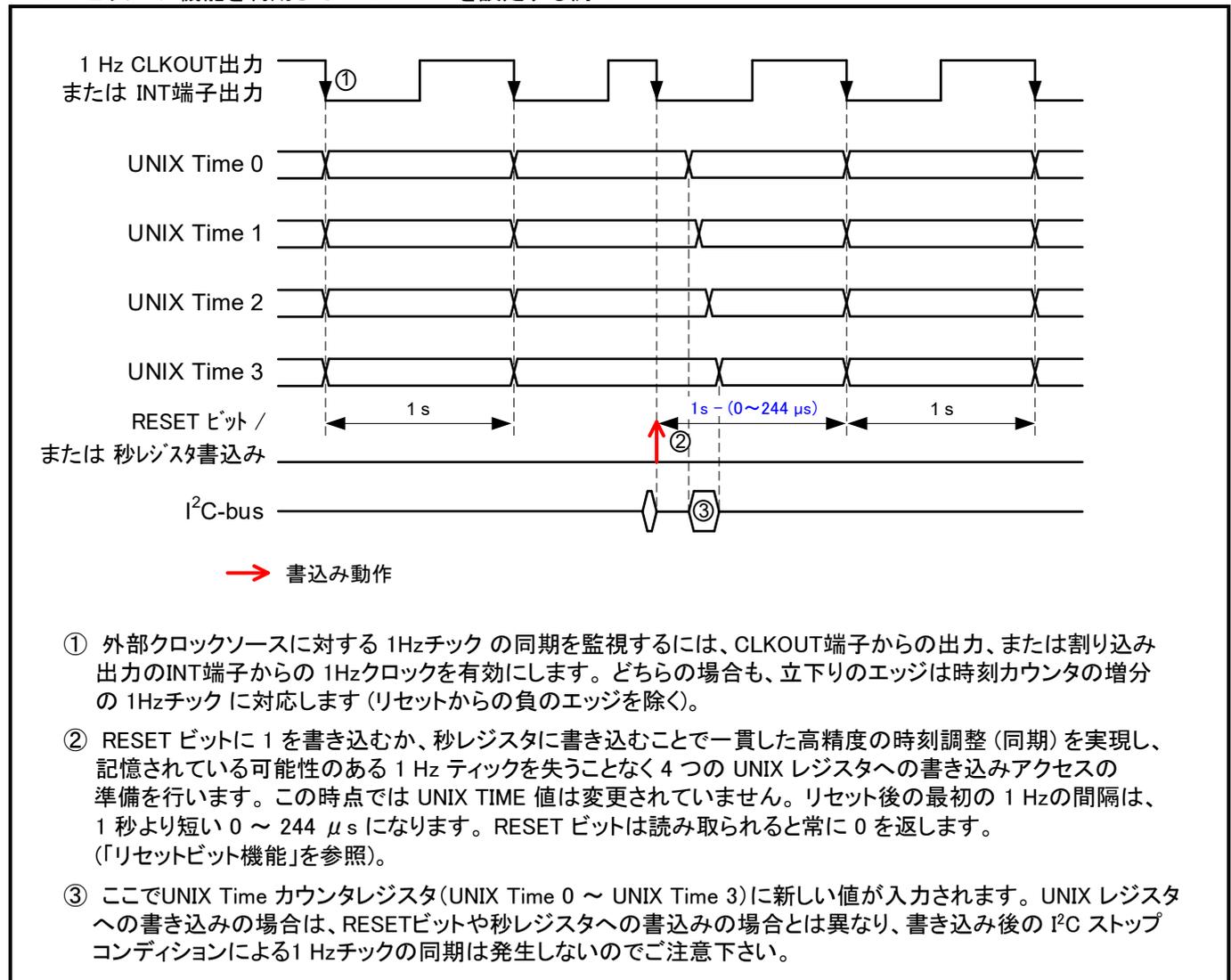
I²C 書き込みアクセスに 950 ms より長くかかった場合は、I²C バス インターフェイスは内部バス タイムアウト機能によってリセットされます。この場合、以前の UNIX 値が維持され、UNIX 増分 (1 Hz チック) は正常に動作し続けます (保留中の 1 Hz ティックは失われる可能性があります)。I²C通信は、再度スタートコンディションを送信することで再開できます。

4 つの UNIX レジスタに即座に書き込むと、記憶されている 1 Hz チックが失われる可能性があるため、UNIX 時間を設定する前に プリスケアラ をリセットすることをお勧めします (「リセット ビット機能」を参照)。32 ビット UNIXカウンタ値自体はリセット中に変化しません。UNIX 時間を書き込んだ後のリセットと I²C STOP の間の時間は 950 ミリ秒以内である必要があります。次頁の図を参照してください。

この方法のメリット :

- 4 つの UNIX レジスタへの書き込みアクセス中に 1 Hz チック が失われることはありません。
- 秒レジスタと UNIX 時間の間の、望ましくない 1 秒の差異を防ぎます。

RESET ビットの 機能を利用して UNIX TIME を設定する例 :



4.16.2. UNIX TIME の読み込み

アクセス時間が 950 ミリ秒未満の I²C 読み取りアクセス中は、UNIX レジスタ (UNIX TIME 0 ~ UNIX TIME 3) は完全に読み取り可能でブロックされません。時刻およびカレンダーレジスタの読み取りと同様に、I²C ストップコンディションの後、記憶されている可能性のある 1 Hz ティックが実行されます。

1 Hz チックをメモリすることの利点:

- 読み取り後にメモリされた 1 Hz チックが処理されて UNIX 時間が更新されます。

I²C 読み取りアクセスに 950 ms 以上かかる場合、I²C バス インターフェイスは内部のバスタイムアウト機能によってリセットされます。この場合には、読み取られるすべての UNIX データの値は FFh であり、保留中の 1 Hz チックが実現され、UNIX インクリメント (1 Hz ティック) は正常に動作し続けます。I²C 通信は、再度スタートコンディションを送信することで再開できます。

UNIX 時間の読み込みには、以下の2つの方法をお勧めします :

- 4 つの UNIX TIME レジスタ (UNIX Time0 ~ UNIX Time3) を 2 回読み取り、読み取り結果の一貫性を確認します。
- 読み取り可能なタイミングに、時刻更新割り込み機能を使用して、MCU 向けに INT 端子から 1 Hz 割り込みを生成します。時刻更新の 1 Hz の割り込みイベントから、UNIX 時間を読み取った後の I²C ストップコンディションまでの時間は 950 ミリ秒以内になるはずですが、この場合は、二度目の読み込みは必要ありません。

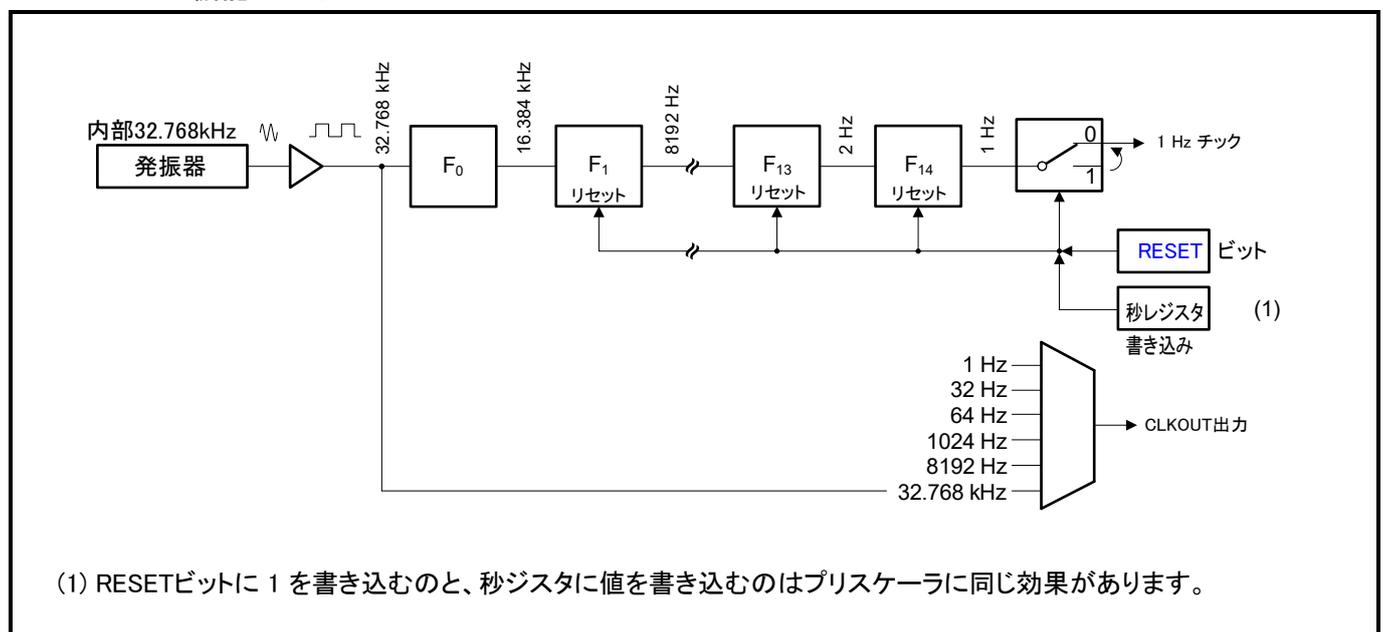
4.17. RESET ビットの機能

RESET ビットはソフトウェアベースでのタイミング同期に使用されます。秒レジスタへの書き込みも同じ効果があります。

RESET ビットに 1 を書き込むか、秒レジスタに値を書き込むと、8192 Hz から 1 Hz までのクロックプリスケアラ周波数がリセットされ、最終的に現在記憶される 1 Hz の更新もリセットされます。RESET ビットは読み出すと常に 0 が返されます。プリスケアラの上段はリセットされず (16.384 kHz)、I²C インターフェイスは 1 Hz とは非同期であるため、リセット後の最初の 1 Hz の間隔は 1 秒より 0~244 μ s ほど短い間隔になります。プリスケアラをリセットすると、後続のすべてのペリフェラル (時刻・カレンダー、CLKOUT クロック、タイマークロック、時刻更新クロック、UNIX クロック、EVI 入力フィルター) の現在のクロック周期の長さに影響します。

RESET ビットに 1 を書き込んだ場合、または秒レジスタに書き込んだ場合でも、32.768 kHz の CLKOUT 出力には影響しません (「CLKOUT 周波数選択」も参照)。

RESET ビットの機能のスキーム:

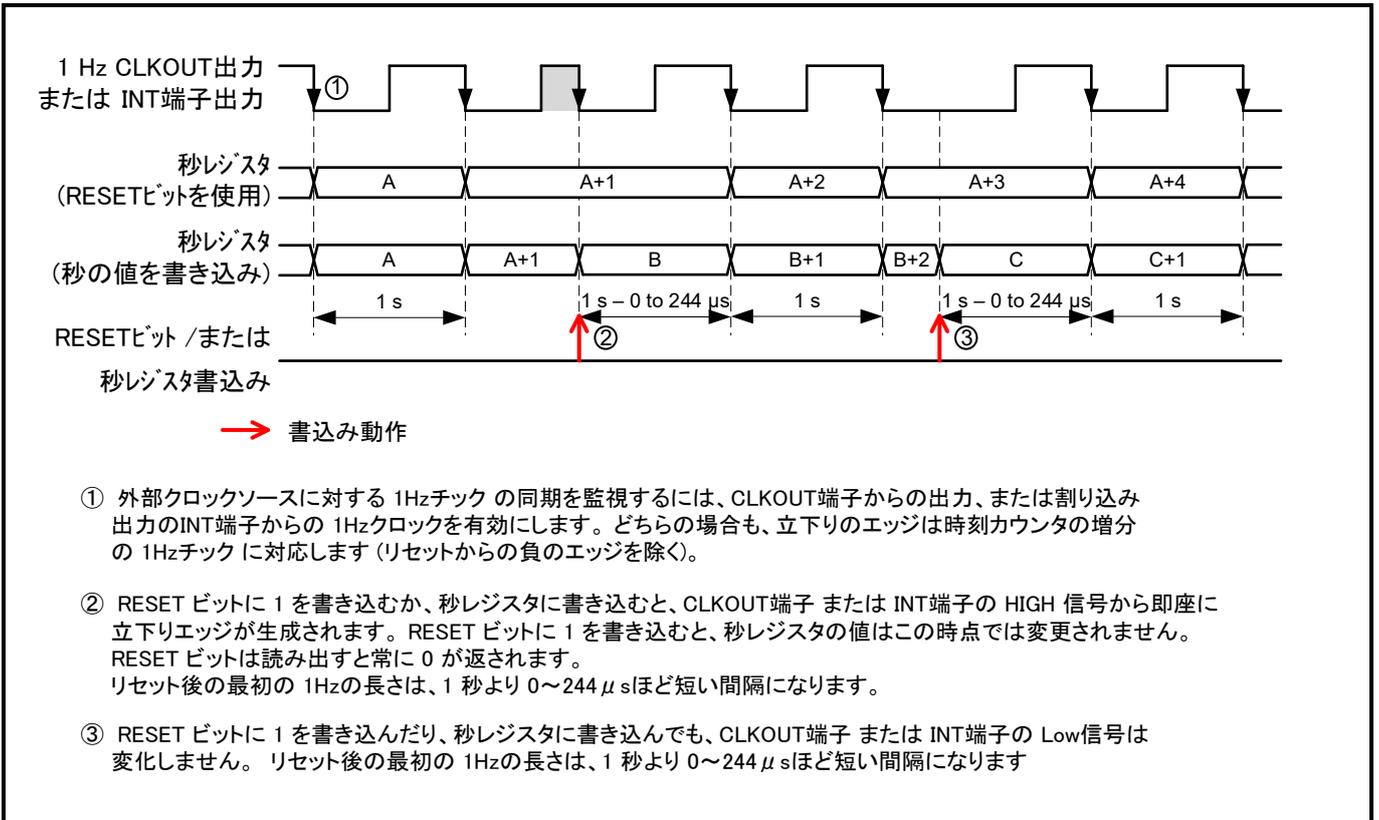


RESET ビット機能を使用して時刻・カレンダーの値を設定する手順:

1. 設定したい時刻・カレンダーの値を 950 ミリ秒以内に各レジスタに書き込みます (秒、分、時、曜日、日、月、年)。
2. RESET ビットに 1 を書き込むか、秒レジスタに値を書き込むことで、上図のタイミング回路を同期して開始します (1 Hz チック)。RESET ビットは読み出すと常に 0 が返されます。

「時刻の設定」および「UNIX 時刻の設定」セクションも参照してください。

タイミングリセット機能:



4.18. ユーザー設定可能なプログラマブルパスワード

電源が投入されて $t_{PREFR} = \sim 66 \text{ ms}$ の最初のリフレッシュ時間の後に、パスワード PW レジスタ (RAM 21h ~ 24h) は 00h にリセットされ、また、EEPWE (EEPROM 30h) の値と EEPROM パスワード EEPW レジスタ (EEPROM 31h ~ 34h) の値が EEPROM から対応する ミラーRAM にコピーされます。

このパスワードロック機能を使用する場合 (EEPROMパスワード有効化レジスタの EEPWE に 255 を書き込むことで有効になります)、32ビットのパスワードを最初の 4つのパスワードレジスタ (PW) に設定します。このパスワードはすべての WP (Write Protect=書き込み保護) 機能を備えたレジスタ (時間、制御、ユーザー RAM、構成EEPROM、およびユーザー EEPROM レジスタ) に書き込める際に必要になります。

32ビットパスワード: PW は、EEPROMパスワード (EEPW) の ミラーRAM に格納されている 32ビットと比較されます (パスワードレジスタ、EEPROM パスワード有効化レジスタ、EEPROMパスワード レジスタを参照)。

(注記) 使用可能なパスワードの数は、 $2^{32} \approx 4.3 \times 10^9 = 43$ 億通りです。

4.18.1. 書き込み保護の有効化/無効化

EEPWE レジスタ (EEPROM 30h) に 255 を書き込んで書き込み保護機能を有効にしている場合でも、EEPROM レジスタを除くすべてのレジスタは読み込むことが可能です。EE アドレスおよび EE コマンド レジスタに書き込むことができないため、EEPROM レジスタは読み取ることはできません。パスワードロック機能が有効になっていない場合は、対応するすべてのレジスタの読み込みと書き込みが可能になります。

パスワードロック機能が有効になっている場合は、RAM レジスタへの書き込みの前にロック解除する必要があります。まず正しい32ビットパスワード PW (PW = EEPW) を書き込んでから、EEPROMレジスタの読み書きを行う必要があります。

書き込みアクセスを終了し、その後も書き込み保護を有効のままにするか、または (EEPROM レジスタ EEPWE に 255 を書き込むことによって) 再度有効にする場合には、一度間違ったパスワード (PW ≠ EEPW) をパスワード レジスタ PW0 ~ PW3 に書き込む必要があります。レジスタを書き込み禁止 (ロック) にするためです。以下のプログラムシーケンスとフローチャートを参照して下さい。

レジスタへの書き込み保護を有効にする手順:

1. 初期状態: WP (書き込み保護可能なレジスタ) は初期値では書き込み保護されていません (EEPWE ≠ 255)。
(リファレンスのパスワードが EEPROMパスワード EEPW0~4 に保存されているとします)
2. EERD = 1 に設定してオートリフレッシュ機能を無効にします。
3. EEPWE = 255 (RAM) と入力してパスワードロック機能を有効にします。
4. 正しいパスワード PW (PW = EEPW) を入力して、書き込み保護のロックを解除します。
5. EECMDレジスタに 00h に続いて 11h を書き込んで、EEPROMを更新します。
(すべての機能設定 ミラーRAM → EEPROM ヘコピー)
6. EERD = 0 に設定してオートリフレッシュ機能を有効にします。
7. 間違ったパスワード PW (PW ≠ EEPW) を入力してデバイスをロックします
8. この状態で WP (書き込み保護可能な)レジスタはパスワードロックされています (EEPWE = 255)。

レジスタへの書き込み保護を解除にする手順:

1. 初期状態: WP レジスタはパスワードによって書き込み保護されています (EEPWE = 255)。
(リファレンスのパスワードが EEPROMパスワード EEPW0~4 に保存されているとします)
2. 正しいパスワードをパスワードレジスタ (21h:24h) に入力し、書き込み保護のロックを解除します。
3. EERD = 1 に設定してオートリフレッシュ機能を無効にします。
4. 「EEPWE ≠ 255 (RAM)」と入力してパスワード機能を無効にします。
5. EECMDレジスタに 00h に続いて 11h を書き込んで、EEPROMを更新します。
(すべての機能設定ミラー RAM → EEPROM ヘコピー)
6. EERD = 0 に設定してオートリフレッシュ機能を有効にします
7. この状態で WP (書き込み保護可能な)レジスタはパスワードロックが解除されています (EEPWE ≠ 255)。

(ヒント)

EEPROM パスワード EEPW レジスタ内のリファレンスパスワードの EEPROM値は、ロック解除状態 (まだレジスタが書き込み保護されていない) の場合には、EEPROM 1 バイト読み取りコマンド (EECMD = 00h の後に 22h) を使用して読み取ることができます。

このオプションは、パスワードロック機能を有効にする前に EEPW にどのパスワードが書き込まれているかが不明な場合に利用できません。EEPWレジスタからは ミラーRAMレジスタを読み取ることはできません。

4.18.2. パスワードの変更

新しいパスワードを定するには、WP(書き込み保護)レジスタがパスワードロックされている場合、ユーザーはまず現在の(正しい)パスワード PW (PW = EEPW) をレジスタ 21h~24h に入力し、次にすべて 1 ではない値 (値≠255) を書き込む必要があります。

EEPWEレジスタ (EEPROM 30h) に全て 1ではない値 (値 ≠ 255) を書き込んでパスワードロックを解除し、新しいリファレンスのパスワード EEPW を EEPROM レジスタ 31h ~ 34h に書き込みます。その次に EEPWEレジスタにすべて 1 (値 = 255) を書き込むことでパスワード機能を有効にします。以下のプログラムシーケンスとフローチャートを参照してください。

パスワード機能が『有効』になっている場合 (EEPWE = 255) のパスワード変更手順 (EEPWE = 255) :

1. 初期状態: WP(書き込み保護)レジスタは古い EEPROM パスワード EEPW によって書き込み保護されています。
2. 古い(現在の)パスワード PW (PW = EEPW) を入力して、パスワードロックを解除します。
3. EERD = 1 に設定してオートリフレッシュを無効にします。
4. EEPWE ≠ 255 (RAM) と入力してパスワード機能を無効にします。
5. EEPW レジスタ (RAM) に新しい参照パスワードを定義します。
6. EEPWE = 255 (RAM) と入力してパスワード機能を有効にします。
7. 新しいパスワード PW (PW = EEPW) を入力して、パスワードロックを解除します。
8. EECMDレジスタに 00h に続いて 11h を書き込み、EEPROMを更新します。
(すべての機能設定ミラー RAM → EEPROM へコピー)
9. EERD = 0 に設定してオートリフレッシュを有効に戻します。
10. 間違ったパスワード PW (PW ≠ EEPW) を入力してデバイスをロックします
11. これでWP (書き込み保護) レジスタは新しい EEPROM パスワード EEPW によって書き込み保護されています

パスワード機能が『無効』になっている場合 (EEPWE ≠ 255) のパスワード変更手順 (EEPWE = 255) :

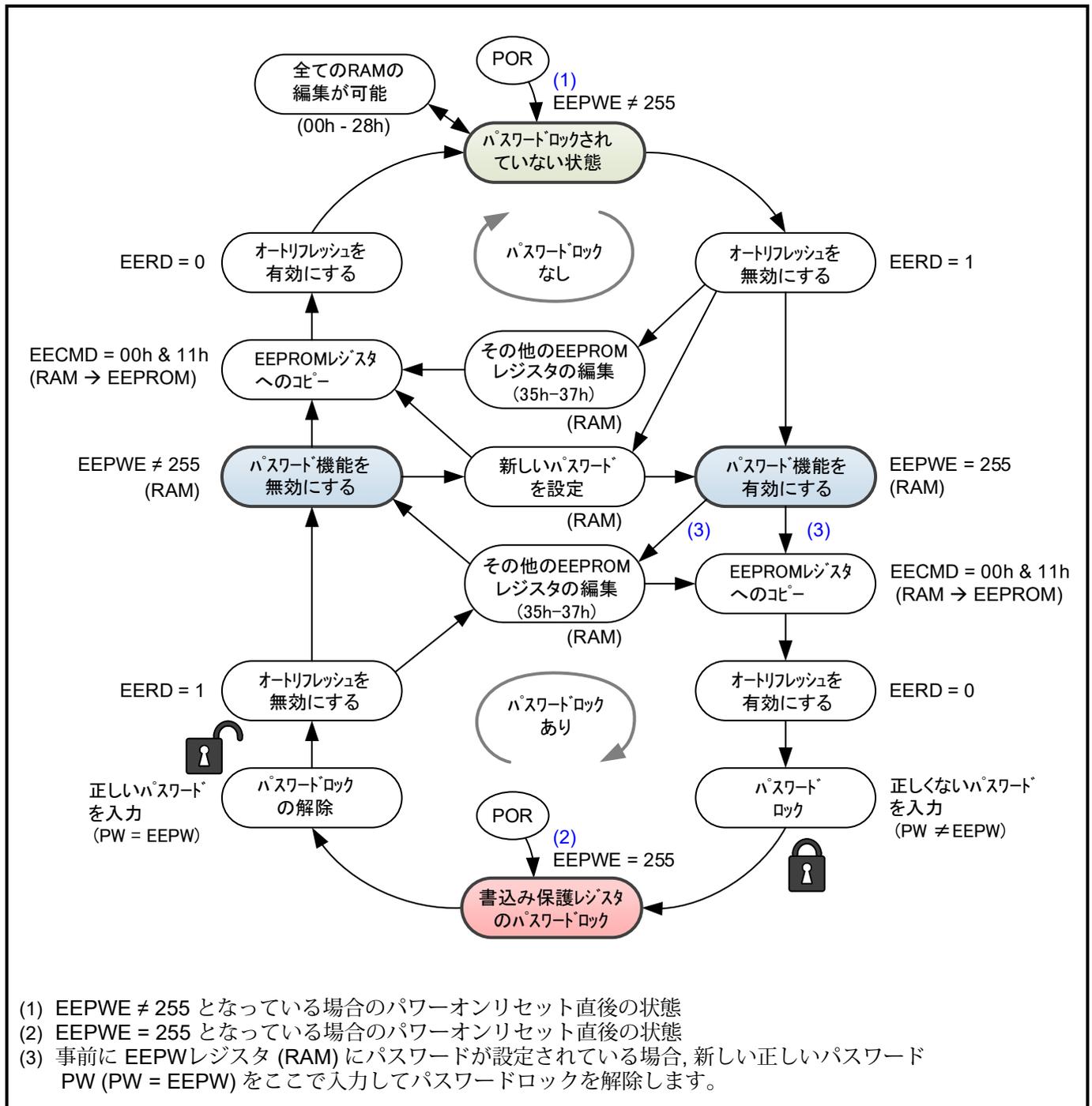
1. 初期状態: 古い(現在の)パスワードが EEPROM パスワード EEPW に保存されています。
2. EERD = 1 に設定してオートリフレッシュを無効にします。
3. EEPW レジスタ (RAM) に新しいパスワードを定義します。
4. EECMDレジスタに 00h に続いて 11h を書き込み、EEPROMを更新します。
(すべての機能設定ミラー RAM → EEPROM へコピー)
5. EERD = 0 に設定して自動リフレッシュを有効にします。
6. 新しいパスワードが EEPROM パスワード EEPW に保存されます。

パワーオンリセット (POR) 後の PWレジスタの値は 00000000h であるため、00000000h は有効なパスワードではないのでご注意ください。パワーオンリセット (POR) 後に パスワード = 00000000h の状態で EEPW=255 としてパスワードロックを設定してもパスワードロックは有効にはなりません。

4.18.3. パスワードロックのフローチャート

以下のフローチャートは、ユーザーパスワードによるレジスタ書き込み保護の有効化と無効化のプログラミング、および書き込み保護が有効または無効になっている場合のユーザーパスワードとその他の機能設定EEPROMレジスタ(35h~37h)の変更についての説明です。この例では、EEPROM更新コマンド (EECMD = 00h の後に 11h を書き込む) を適用して、すべての機能設定ミラーRAMバイト (アドレス 30h~37h) から対応する機能設定EEPROMバイトにデータを書き込み (保存) します。「EEPROM設定レジスタの使用方法」も参照してください。

ユーザープログラマブルパスワードのフローチャート:



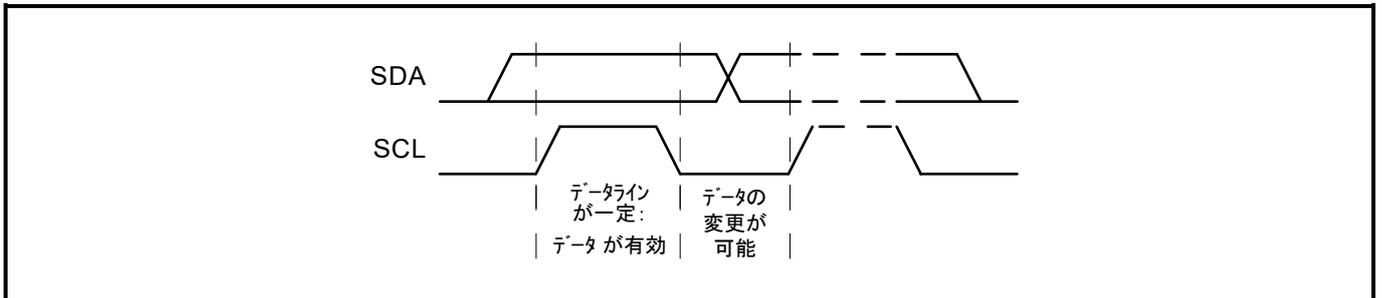
5. I²C インターフェース

I²C インターフェースは IC とモジュール間の双方向の2ワイヤ通信です。RV-3028-C8 の I²C 通信速度は、Fast-Mode の 400kHz に対応しており、アドレスは A4h / A5h です。I²C インターフェースは2つの信号線で構成されており、双方向のデータライン(SDA)とクロックライン(SCL) からなります。2つの信号線はプルアップ抵抗を介して+電源に接続されて使用されます。データ転送はインターフェースラインが他で使われていない場合のみ行えます。

5.1. ビット送信

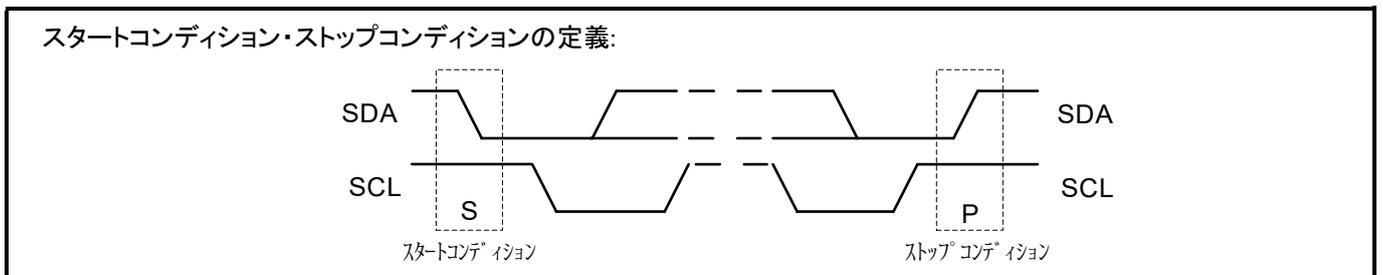
1つのクロックパルスにつき1つのデータを送信できます。SDAデータラインはSCLクロックラインが、Highの間に一定であることで有効なデータと認識されます。SDAデータは SCLクロック が Lowの間のみ変更できます。(下図を参照)

ビット送信図:



5.2. スタートコンディション・ストップコンディション

バスが非動作のときは、SDAラインと SCLラインは両方とも HIGH のままです。データラインが HIGH → LOW へ遷移し、クロックが HIGH の場合、スタートコンディション (S) として定義されます。SDAラインが LOW → HIGH へ遷移した時にクロック HIGH の状態がストップコンディション (P) として定義されます。(下図を参照)



最初の スタートコンディションの後、ストップコンディションの前に再度発生する スタートコンディションは『リピート・スタートコンディション』と呼ばれ、通常のストップコンディションとそれに続く通常のスタートコンディションとまったく同じように機能します。

注記:

RV-3028-C8 RTCモジュールと通信する場合、スタートコンディションの送信から ストップ コンディションの送信までの一連の通信は 950ms 以内に行う必要があります。

この一連の通信に 950ms 以上の時間がかかると、RV-3028-C8 のバスタイムアウト機能により、I²C バスインターフェースが自動的にクリアされスタンバイモードになります。このオートクリア動作中およびオートクリア動作後の通信は、書き込み/読み込みともに無効となりますのでご注意ください。通信が無効の場合、書き込み時はアクノリッジが発生せず、読み込み時は値: FFh が読み出されます。

通信の再開は、再度 スタートコンディションの転送から始まります。I²C 自動インクリメント アドレス ポインタは、I²C ストップコンディションによっても、タイムアウト後の強制的な内部停止によってもリセットされません。

5.3. データの有効性

スタートコンディションの後、SDA は SCL が High の間は一定になります。SDA データは、SCL が Low の間でのみに変更することが出来ます。データの 1 ビットごとに 1 つのクロックパルスがあります。各データ転送はスタートコンディションで開始され、ストップコンディションで終了します。スタートコンディションとストップコンディションの間で転送されるデータバイト数に制限はありません(ただし転送時間は 950 ミリ秒を超えてはなりません)。データはバイト単位で送信され、レシーバは 9 番目のビットでアクノリッジ応答します。

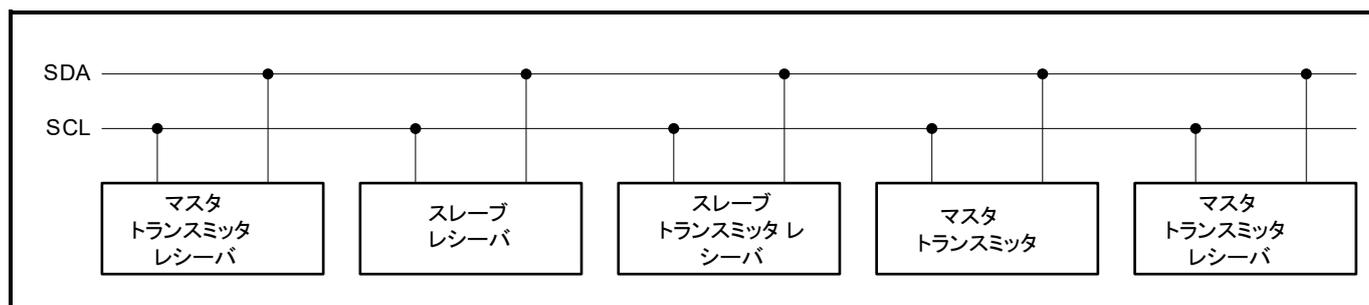
5.4. システム構成

複数のデバイスを I2C バスに接続できるため、すべての I²C バス デバイスには、個別のアドレス指定を可能にする固定・固有のデバイス番号が組み込まれています。

I²C バスを制御するデバイスがマスターです。マスターによって制御されるデバイスはスレーブです。メッセージを生成するデバイスはトランスミッタです。メッセージを受信するデバイスがレシーバです。RV-3028-C8 はスレーブ・レシーバまたはスレーブ・トランスミッタとして機能します。

I²C バス上でデータが送信される際には、レシーバのデバイス・アドレスが最初に指定されます。アドレス指定は常にスタートコンディションの後に送信される最初のバイトで送信されます。SCL クロックは入力信号のみ、SDA データは双方向ラインです。

システム構成:

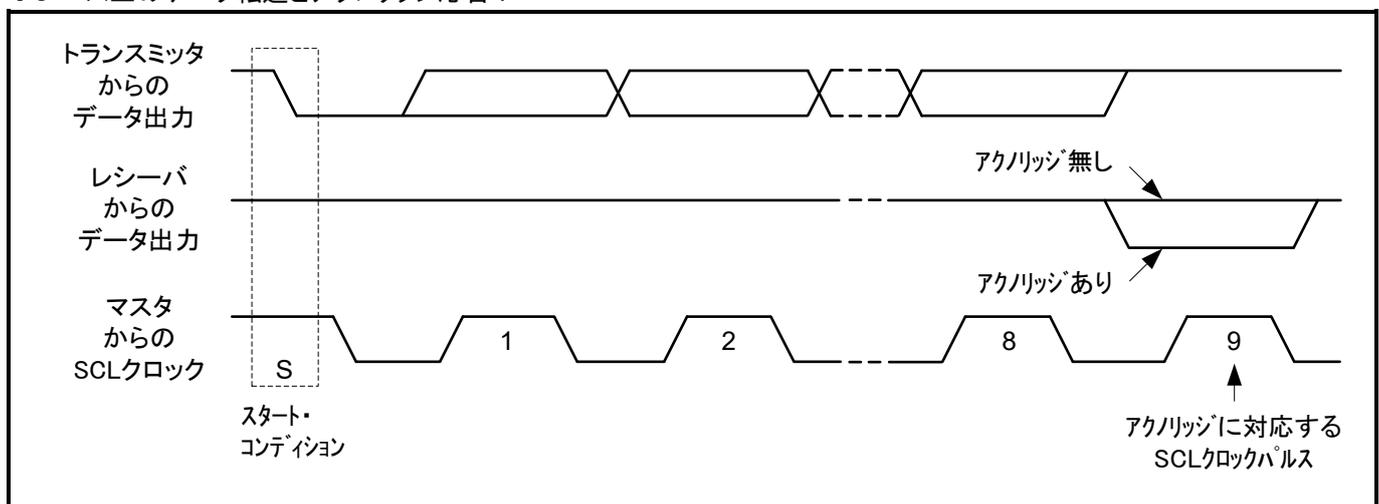


5.5. アクノリッジ

スタートコンディションと ストップコンディションの間でトランスミッタからレシーバに転送されるデータバイト数は無制限です (ただし転送時間は 950 ミリ秒を超えてはなりません)。8ビットの各バイトの後にはアクノリッジが続きます。

- アドレス指定されたスレーブ・レシーバは、各バイトの受信後にアクノリッジを生成する必要があります。
- また、マスター・レシーバもまた、スレーブ・トランスミッタからの各バイトの受信後にアクノリッジを生成する必要があります。
- アクノリッジを行うデバイスは、アクノリッジに対応する SCLクロックパルスの HIGH の間 SDA ラインが LOW で一定になるように SDAラインをプルダウンする必要があります (セットアップ時間とホールド時間を考慮する必要があります)。
- マスタ・レシーバはスレーブ・トランスミッタから送信されたデータの終わりにアクノリッジを返さないことでデータ転送を終了させます。この時にスレーブ・トランスミッタはマスタ・レシーバがストップ・コンディションを生成出来るよう SDAラインを High に保っておく必要があります。

I²C バス上のデータ転送とアクノリッジ応答 :



5.6. スレーブアドレス

RV-3028-C8の7ビットのスレーブアドレスは 1010010b です。
 (8バイト表示の場合は 0x52 です)

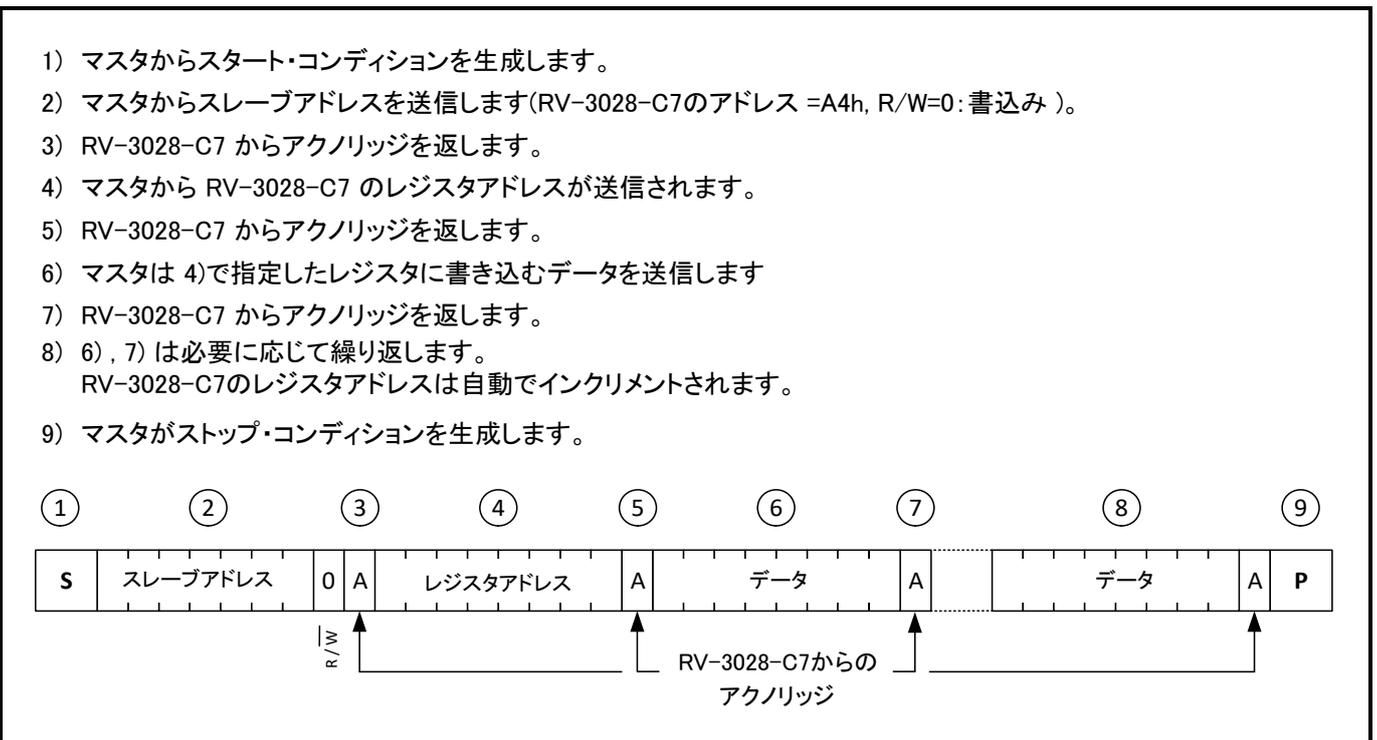
スレーブアドレス							R/W	データ送信
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	
1	0	1	0	0	1	0	1 (R)	A5h (読み込み)
							0 (W)	A4h (書き込み)

スタートコンディションの後、I²C スレーブアドレスを RV-3028-C8 デバイスに送信する必要があります。このビットは、次の1バイトまたは複数バイトのデータ転送の方向を決めます。7ビットのアドレスはMSBファーストで送信されます。このアドレスならが 1010010b の場合、RV-3028-C8 が選択され、8番目のビットは読み取り (= 1) または書き込み (= 0) 操作を示し (結果は A5h または A4h)、RV-3028-C8 はアクノリッジを返します。RV-3028-C8 は他のアドレス値の場合はデータ送信を無視しアクノリッジ応答しません。書き込み動作の場合は、次のデータ転送のストップコンディションまたはスタートコンディションを送信することでデータ転送が終了します。

5.7. 書き込み動作

マスタはスレーブ・レシーバにアドレスの指定をします。レジスタアドレスは8ビットで指定されます。1バイトのデータ書き込み後はレジスタアドレスは自動的にインクリメントされます。

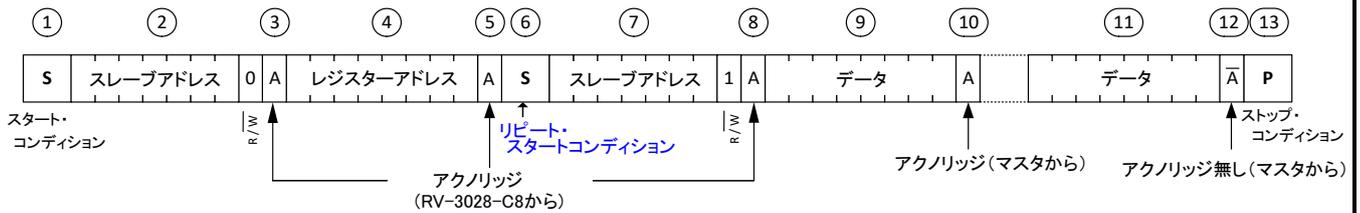
RV-3028-C8 の任意のレジスタに書き込む場合 :



5.8. 任意のアドレスからのデータの読み込み

マスタから RV-3028-C8 の任意のアドレスのデータを読み込む場合：

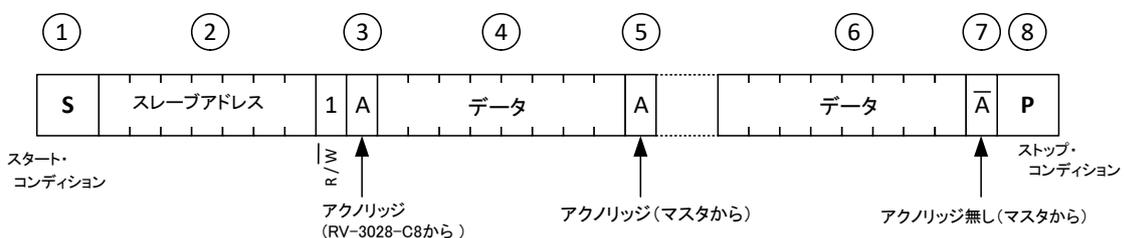
- 1) マスタからスタート・コンディションを生成します。
- 2) マスタからスレーブアドレスを送信します(RV-3028-C8のアドレス =A5h, R/W= 0: 書込み)。
- 3) RV-3028-C8からアクノリッジを返します。
- 4) マスタから RV-3028-C8のレジスタアドレスが送信されます。
- 5) RV-3028-C8 からアクノリッジを返します。
- 6) マスタからリピート・スタートコンディションを送信します。
(または一旦ストップ・コンディションを送信してからスタート・コンディションを送信します)
- 7) マスタからスレーブアドレスを送信します(RV-3028-C8のアドレス =A5h, R/W= 1: 読み込み)。
- 8) RV-3028-C8 からアクノリッジを返します。
この時点でマスタはレシーバとなり スレーブ (RV-3028-C8) がトランスミッタになります。
- 9) スレーブ (RV-3028-C7) は ステップ: 4) で指定されたアドレスのデータを送信します。
- 10) マスタからアクノリッジを返します。
- 11) ステップ: 9) と 10) を 必要に応じて繰り返し行います。
RV-3028-C8 のレジスタアドレスは自動でインクリメントされます。
- 12) マスタ及びスレーブ はスレーブ・トランスミッタ(RV-3028-C7)から送信された最後のデータバイトに対してアクノリッジを返さないことでデータ通信を終了します。この時スレーブ・トランスミッタは、マスタがストップ・コンディションを生成できるように、SDAラインを HIGH に保っておく必要があります。
- 13) マスタがストップコンディションを生成してデータ通信を終了します。



5.9. 読み込み動作

マスタからレジスタアドレスの指定をせずにデータを読み込む場合：

- 1) マスタからスタート・コンディションを生成します。
- 2) マスタからスレーブアドレスを送信します (RV-3028-C8のアドレス : A5h, R/W=1: 読み込み)。
- 3) RV-3028-C8 からアクノリッジを返します。
この時点でマスタはレシーバとなり スレーブ (RV-3028-C8) がトランスミッタになります。
- 4) RV-3028-C8 は前回最後にアクセスされたレジスタアドレスの次のアドレスからのデータを送信します。
- 5) マスタからアクノリッジを返します。
- 6) ステップ: 4) と 5) を 必要に応じて繰り返し行います。
RV-3028-C8 のレジスタアドレスは自動でインクリメントされます。
- 7) マスタ・レシーバ は スレーブ・トランスミッタ (RV-3028-C8) から送信された最後のデータバイトに対してアクノリッジを返さないことでデータ通信を終了します。この時スレーブ・トランスミッタ (RV-3028-C8) は、マスタがストップ・コンディションを生成できるように、SDAラインを Hiに保っておく必要があります。
- 8) マスタがストップコンディションを生成してデータ通信を終了します。



5.10. バックアップ電源切り替わり時の I²Cバスの動作

RV-3028-C8 がVBACKUP電源での動作状態にあるときは、電力を節約するために I²Cバスインターフェイスは自動的に無効になり（ハイインピーダンス）セットされます。そのため、I²Cインターフェイス通信は、電源がVDD から VBACKUP に切り替わる前に終了する必要があります。バス通信が正しく完了できなかった場合、I²Cの読み込み/書き込みデータの整合性は保証されません。

注記) I²C通信の途中で電源切り換えが発生してしまうなど制御されない方法で通信が終了した場合は、デバイスがVBACKUP電源状態からVDD電源状態に戻った後、ストップ・コンディションとそれに続くスタート・コンディションを送信して、I²Cバスインターフェイスを再初期化する必要があります。

6. 電気的特性

6.1. 絶対最大定格

下表に絶対最大定格を示します。

絶対最大最大定格 (IEC 60134に基づく) :

記号	項目	条件	MIN	TYP	MAX	単位
V _{DD}	供給電圧		-0.3		6.0	V
V _I	入力電圧	入力端子	-0.3		V _{DD} +0.3	V
V _O	出力電圧	出力端子	-0.3		V _{DD} +0.3	V
I _I	入力電流		-10		10	mA
I _O	出力電流		-10		10	mA
V _{ESD}	静電耐圧	HBM ⁽¹⁾			±2000	V
		CDM ⁽²⁾			±500	V
I _{IU}	ラッチアップ電流	Jedec ⁽³⁾			±100	mA
T _{OPR}	動作温度範囲		-40		85	°C
T _{STO}	保存温度範囲		-55		125	°C
T _{PEAK}	リフロー最大温度	JEDEC J-STD-020C			265	°C

(1) HBM: 人体モデル JS-001 に準拠。

(2) CDM: チャージデバイスモデル JEDEC JS-002-201X に準拠。

(3) ラッチアップテスト JESD78., Class I (room temperature), level A (100 mA) に準拠

6.2. DC特性

条件：温度範囲= -40°C to +85°C (特に記載の無い場合), VDD = 1.2~5.5V, TYP 値は+ 25°C/V DD=+3.0V

動作特性表:

記号	項目	条件	MIN	TYP	MAX	単位
Supplies						
V _{DD}	VDD電源電圧	時刻保持モード ⁽¹⁾	1.1		5.5	V
		最小時刻保持電圧 ⁽¹⁾		0.9	1.1	
		I ² C-bus (100 kHz)	1.2		5.5	
		I ² C-bus (400 kHz)	2.0		5.5	
V _{BACKUP}	Vbackup電源電圧		1.1		5.5	V
I _{DD}	V _{DD} 時刻保持モード電流 I ² C-bus : 非動作, クロック出力: ディセーブル 平均電流	V _{DD} = 1.1 V ⁽²⁾ , T _A = 25°C		70	90	nA
		V _{DD} = 3.0 V ⁽²⁾ , T _A = 25°C		70	90	
		V _{DD} = 5.0 V ⁽²⁾ , T _A = 25°C		70	95	
		V _{DD} = 1.1 V ⁽²⁾ , T _{OPR} = -40 to +85°C			340	
		V _{DD} = 3.0 V ⁽²⁾ , T _{OPR} = -40 to +85°C			370	
I _{DD:I2C}	V _{DD} 動作時電流 I ² C-bus : 動作 クロック出力: ディセーブル	V _{DD} = 1.2 V, SCL = 100 kHz ⁽³⁾		2	15	μA
		V _{DD} = 3.0 V, SCL = 400 kHz ⁽³⁾		5	40	
		V _{DD} = 5.0 V, SCL = 400 kHz ⁽³⁾		7	60	
I _{DD:DSM}	V _{DD} 動作電流 ダイレクト切替モード I ² C-bus : 非動作, クロック出力: ディセーブル	V _{DD} = 3.0 V, T _A = 25°C, V _{BACKUP} < V _{DD}		120	180	nA
I _{DD:LSM}	V _{DD} 動作電流 レベル切替モード I ² C-bus : 非動作, クロック出力: ディセーブル	V _{DD} = 3.0 V, T _A = 25°C		140	210	
I _{BACKUP:DSM}	V _{BACKUP} 電流 ダイレクト切替モード	V _{BACKUP} = 3.0 V, T _A = 25°C, V _{DD} < V _{BACKUP}		120	180	
I _{BACKUP:LSM}	V _{BACKUP} 電流 レベル切替モード	V _{BACKUP} = 3.0 V, T _A = 25°C, V _{DD} < V _{TH:LSM} (2.0 V)		140	210	
ΔI _{DD:CK32}	クロック出力時の VDD追加電流 ⁽⁴⁾	V _{DD} = 3.0 V, F _{CLKOUT} = 32.768 kHz, C _L = 10 pF		1		μA
ΔI _{DD:CK1024}		V _{DD} = 3.0 V, F _{CLKOUT} = 1024 Hz, C _L = 10 pF		30		nA
ΔI _{DD:CK1}		V _{DD} = 3.0 V, F _{CLKOUT} = 1 Hz, C _L = 10 pF		0.03		
<p>(1) 時刻保持動作し、RAMレジスタの値が保持される電圧範囲。</p> <p>(2) すべての入力端子および出力端子は 0 V または VDD にて。</p> <p>(3) SCL/SDA は 2.2 kΩ プルアップ抵抗にてVDDに接続 (外部周辺機器およびプルアップ抵抗電流を除く)。 SDA と SCL を除く、他のすべての入力 は 0 V または VDD にて。 テスト条件: 連続バースト読み取り/書き込み、『55h』のデータパターン、各データバイト間は 25 μs、各バスピンの負荷 = 20 pF。</p> <p>(4) CLKOUT が有効な場合、追加の VDD 供給電流 ΔI_{DD} は以下で計算できます。 ΔI_{DD} = C_L × V_{DD} × f_{OUT}, (計算例) ΔI_{DD} = 10 pF × 3.0 V × 32'768 Hz = 980 nA ≒ 1 μA</p>						

条件： 温度範囲 = -40°C to +85°C (特に記載の無い場合), VDD = 1.2~5.5V, TYP 値は+25°C/VDD=+3.0V

動作特性表 (つづき) :

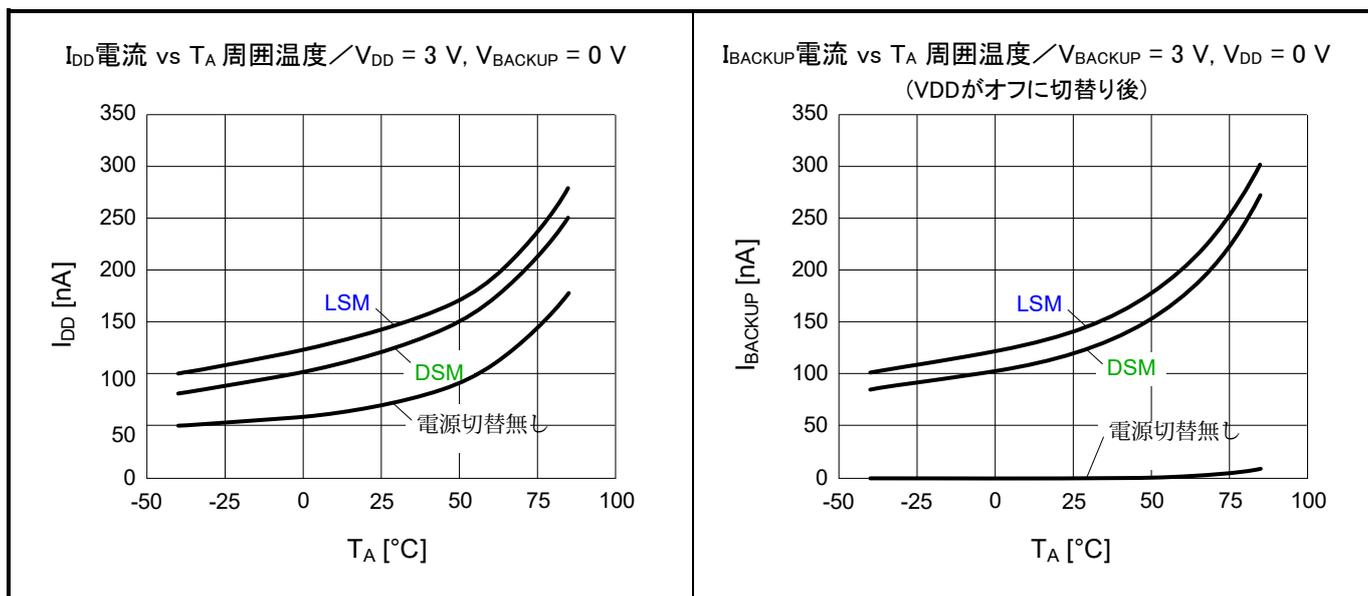
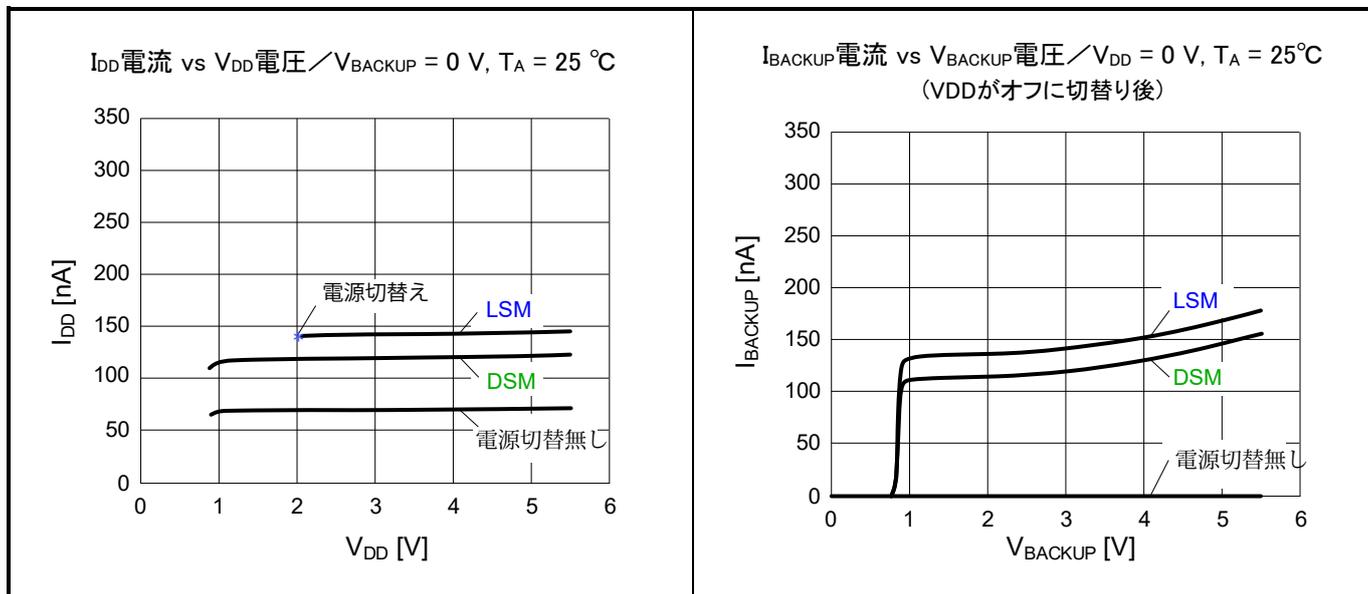
記号	項目	条件	MIN	TYP	MAX	単位
入力電圧・入力電流						
V _{IH}	入力 High レベル	V _{DD} = 1.1 V to 5.5 V Pins: SCL, SDA, EVI	0.8 V _{DD}			V
V _{IL}	入力 Low レベル		0.2 V _{DD}			V
I _{I LEAK}	入力リーク電流	V _{SS} ≤ V _I ≤ V _{DD}	-0.5		0.5	μA
C _I	入力容量	V _{DD} = 3.0 V, T _A = 25°C f = 1 MHz			7	pF
出力電圧・出力電流						
V _{OH:CLK}	クロック出力/ Highレベル	V _{DD} = 1.1 V, I _{OH} = -0.1 mA	1.0			V
		V _{DD} = 3.0 V, I _{OH} = -1.0 mA	2.7			
		V _{DD} = 5.0 V, I _{OH} = -1.0 mA	4.5			
V _{OL:CLK}	クロック出力/ Highレベル	V _{DD} = 1.1 V, I _{OL} = 0.1 mA			0.1	V
		V _{DD} = 3.0 V, I _{OL} = 1.0 mA			0.3	
		V _{DD} = 5.0 V, I _{OL} = 1.0 mA			0.5	
V _{OL}	SDA端子, INT端子 出力 Lowレベル	V _{DD} = 1.2 V, I _{OL} = 0.5 mA			0.4	V
		V _{DD} = 3.0 V, I _{OL} = 3.0 mA			0.4	
		V _{DD} = 5.0 V, I _{OL} = 3.0 mA			0.3	
I _{O LEAK}	出力リーク電流	V _O = V _{DD} or V _{SS}	-0.5		0.5	μA
C _{OUT}	出力容量	V _{DD} = 3.0 V, T _A = 25°C f = 1 MHz			7	pF
パワーオンリセット (POR)						
V _{POR}	POR 検出閾値		0.75	0.8	0.85	V
トリクルチャージャ						
TCR 3 kΩ	電流制限抵抗	V _{DD} = 5.0 V, V _{BACKUP} = 3.0 V (内部ショットキーダイオードの抵抗も含む)	2	3	4	kΩ
TCR 5 kΩ			4.5	5.5	6.25	
TCR 9 kΩ			7.5	9.3	11.6	
TCR 15 kΩ			12.5	15.5	17.4	
V _F	ショットキーダイオード順方向電圧降下			0.25		V
バックアップ電源切替						
V _{HYST:DSM}	ダイレクト切替モード 切り替え電圧ヒステリシス	V _{BACKUP} = 3.0 V, V _{DD} スループレート = ±1 V/ms T _{OPR} = -40 to +85°C		60		mV
V _{TH:LSM}	レベル替モード 切り替え基準電圧	V _{DD} が V _{TH:LSM} 以下になった場合	1.8	2.0	2.2	V
V _{HYST:LSM}	ダイレクト切替モード 切り替え電圧ヒステリシス	V _{BACKUP} = 3.0 V, V _{DD} スループレート = ±1 V/ms T _{OPR} = -40 to +85°C		100		mV
EEPROM 仕様						
V _{DD:READ}	読み込み時 V _{DD} 電圧	V _{DD} 電源動作	1.1			V
V _{DD:WRITE}	書き込み時 V _{DD} 電圧		1.5			
t _{PREFR}	POR リフレッシュ時間	電源投入時		66		ms
t _{AREFR}	オートリフレッシュ時間	Each 24 hours, EERD = 0		3.5		
t _{UPDATE}	更新時間	EECMD = 11h		63		
t _{REFR}	リフレッシュ時間	EECMD = 12h		3.5		
t _{WRITE}	書き込み時間(1バイト)	EECMD = 21h	4	16	30	
t _{READ}	読み込み時間(1バイト)	EECMD = 22h		1.4		
n _{CYCLE}	書き込みサイクル耐久性 ⁽¹⁾	V _{DD} = 3.0 V, T _A = 25°C	10'000			サイクル
		V _{DD} = 5.5 V, T _A = 85°C	100			
t _{RET}	データ保持時間 ⁽¹⁾	T _A = 55°C	10			年

(1) 間接テストによる保証。

6.2.1. 代表特性

ダイレクト切替モード (DSM), レベル切替モード (LSM) 電源切替無しモードでの代表特性：

条件：I²Cバス非動作、クロック出力=ディセーブル



6.3. 発振器特性

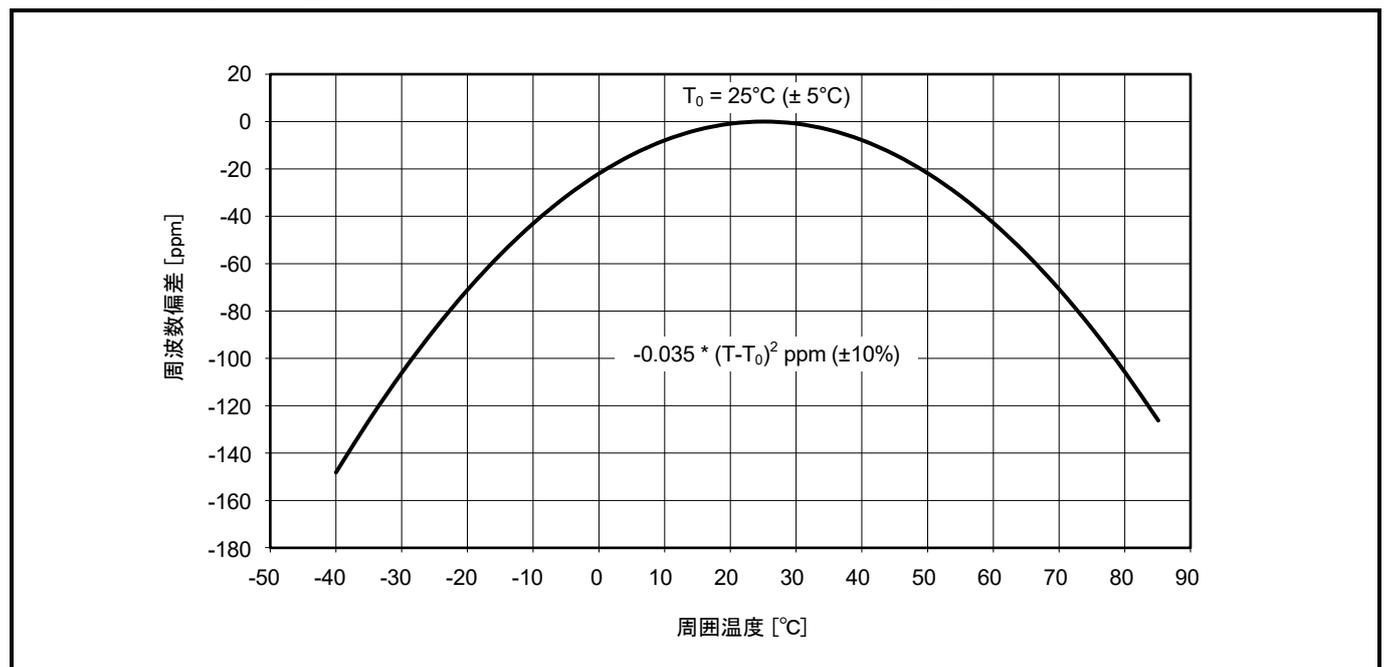
条件： 温度範囲= -40°C to +85°C (特に記載の無い場合), VDD = 1.2~5.5V, TYP 値は+25°C/VDD=+3.0V

発振器特性表:

記号	項目	条件	MIN	TYP	MAX	単位
内部水晶発振器の全般仕様						
F	水晶振動子周波数			32.768		kHz
t _{START}	発振起動時間 V _{DD} = 3.0 V	T _A = 25°C		0.2	1	s
					3	
V _{START}	発振開始電圧		1.3			V
Δf/V	周波数 vs 電源電圧変動	V _{DD} = 1.1 V to 5.5 V T _A = 25°C		0.5	1	ppm/V
V _{DDR}	V _{DD} 電圧上昇スルーレート	V _{DD} = 1.1 V to 3.6 V			2.5	V/ms
		V _{DD} = 3.6 V to 5.5 V			3.8	
V _{DDF}	V _{DD} 電圧低下スルーレート	V _{DD} = 5.5 V to 1.1 V			2.2	
δ _{CLKOUT}	クロック出力 Duty	V _{DD} = 1.1 V to 5.5 V F _{CLKOUT} = 32.768 kHz		50 ±10		%
内部発振器の周波数特性						
ΔF/F	常温周波数偏差	T _A = 25°C			±5	ppm
ΔF/F _{TOPR}	周波数温度特性	T _{OPR} = -40 to +85°C V _{DD} = 3.0 V		-0.035 ^{ppm/°C} (T _{OPR} -T ₀) ² ±10%		ppm
T ₀	頂点温度			+25 ±5		°C
ΔF/F	経年変化(初年度)※	T _A = 25°C, V _{DD} = 3.0 V			±3	ppm
デジタル周波数オフセット補正						
Δt/t	EEOffset による補正: Min. = 最小補正ステップ (LSB) Max. = 最大補正範囲	T _A = -40 to +85° C	±0.954		+243.2/ -244.1	ppm
Δt/t	EEOffset により 設定可能な時刻精度	初期温度・電圧で調整 済み	-0.48		+0.48	ppm
Δt/t	EEOffset による 工場出荷時の時刻精度	T _A = 25° C, V _{DD} = 3.0 V にて工場出荷時調整		±1		ppm

※経年変化(初年度)はリフロー変化を加えた値。

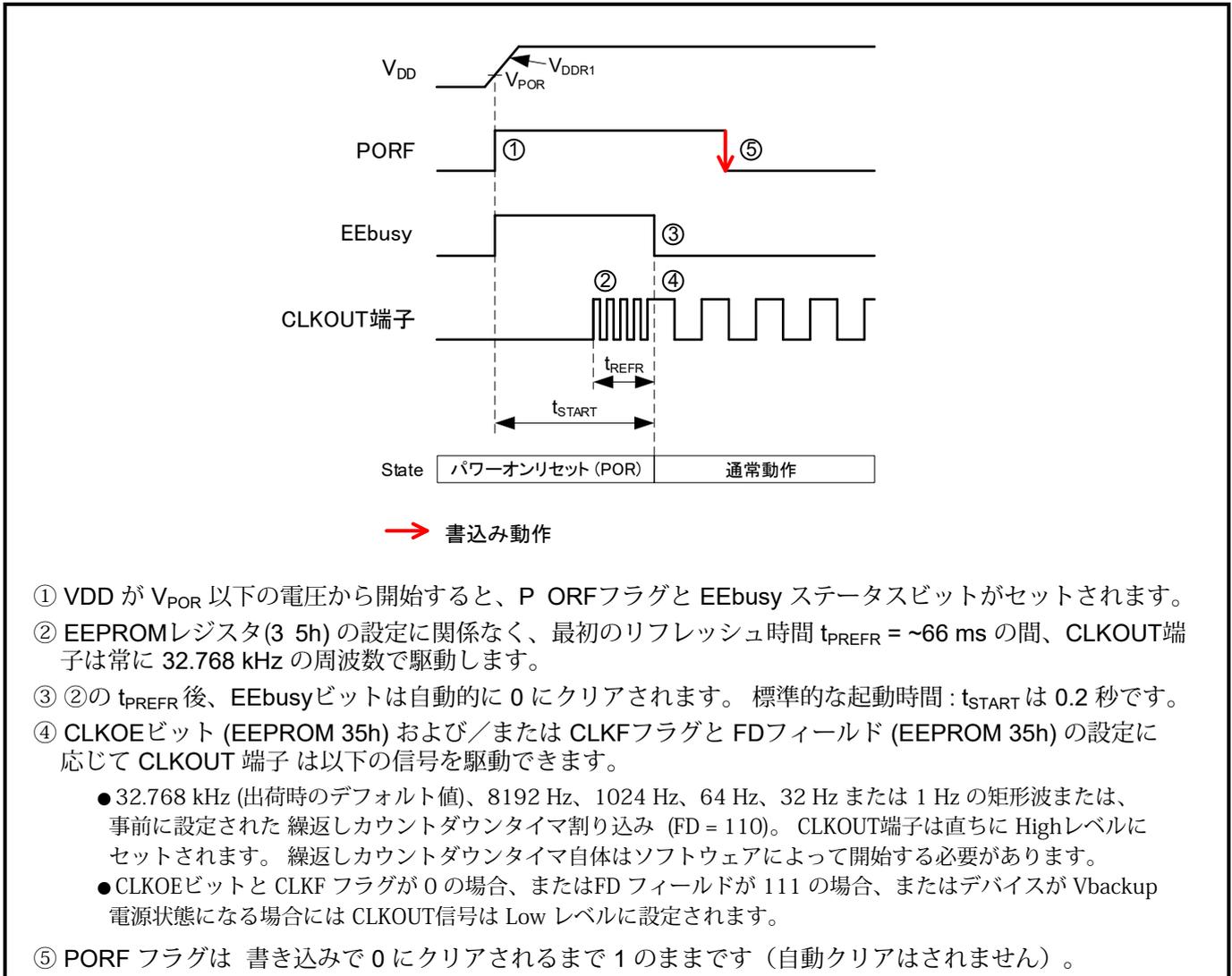
6.3.1. 内部水晶発振器の温度特性のグラフ (一般的な 32.768kHz水晶振動子の温度特性と同等)



6.4. 起動時のAC特性

以下に CLKOUT端子の電源投入時の AC電気特性を示します。CLKOUT端子のクロック出力信号は、主に CLKOE ビット (EEPROM 35h)、CLKF フラグ、および FDフィールド (EEPROM 35h) によって制御されます。「クロック出力スキーム」および「EPROM設定レジスタの使用方法」も参照してください。

電源投入時のAC電気的特性:



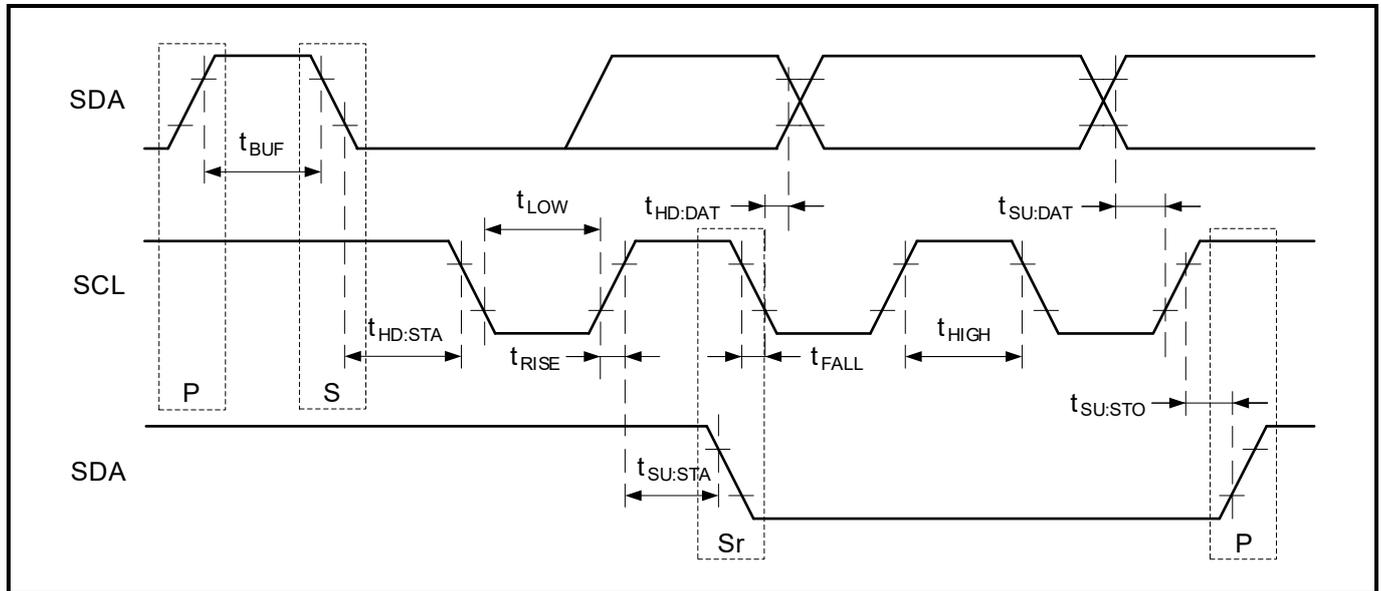
下表条件： 温度範囲= -40°C to $+85^{\circ}\text{C}$ (特に記載の無い場合), $V_{DD} = 1.2 \sim 5.5\text{V}$, TYP 値は $+25^{\circ}\text{C} / V_{DD} = +3.0\text{V}$

電源投入時のAC電気的特性表:

記号	項目	条件	MIN	TYP	MAX	単位
V_{DDR1}	VDD立上りスループート パワーオンリセット (POR)		0.1		1	V/ms
t_{START}	内部発振器起動時間 VDD = 3.0 V	$T_A = 25^{\circ}\text{C}$		0.2	1	s
V_{START}	内部発振器起動開始電圧		1.3		3	
t_{PREFR}	起動時リフレッシュ時間			66		ms

6.5. I²C-Busインターフェース仕様

I²C AC特性の定義:



下表条件: 温度範囲 = -40°C to +85°C

I²C-Bus AC特性表:

SYMBOL	PARAMETER	V _{DD} ≥ 1.2 V		V _{DD} ≥ 2.0 V		UNIT
		MIN	MAX	MIN	MAX	
f _{SCL}	SCL 入力周波数	0	100	0	400	kHz
t _{LOW}	SCL Lowレベル時間	4.7		1.3		μs
t _{HIGH}	SCL Hiレベル時間	4.0		0.6		μs
t _{RISE}	SDA 及び SCL立上り時間		1000		300	ns
t _{FALL}	SDA 及び SCL立下り時間		300		300	ns
t _{HD:STA}	スタート・コンディション保持時間	4.0		0.6		μs
t _{SU:STA}	スタート・コンディション セットアップ時間	4.7		0.6		μs
t _{SU:DAT}	SDA セットアップ時間	250		100		ns
t _{HD:DAT}	SDA 保持時間	0		0		μs
t _{SU:STO}	ストップ・コンディション保持時間	4.0		0.6		μs
t _{BUF}	バスフリー時間	4.7		1.3		μs

S = スタートコンディション, Sr = リピート・スタートコンディション, P = ストップコンディション

(注記)

RV-3028-C8 へのアクセスは、アクセス後のスタートコンディション送信からストップコンディション送信までの通信を 950ms 以内に完了する必要があります。

950msを超えた場合は、I²C バスインターフェースはタイムアウト機能によってリセットされます。

7. 回路接続例（ケース別／4つの接続例）

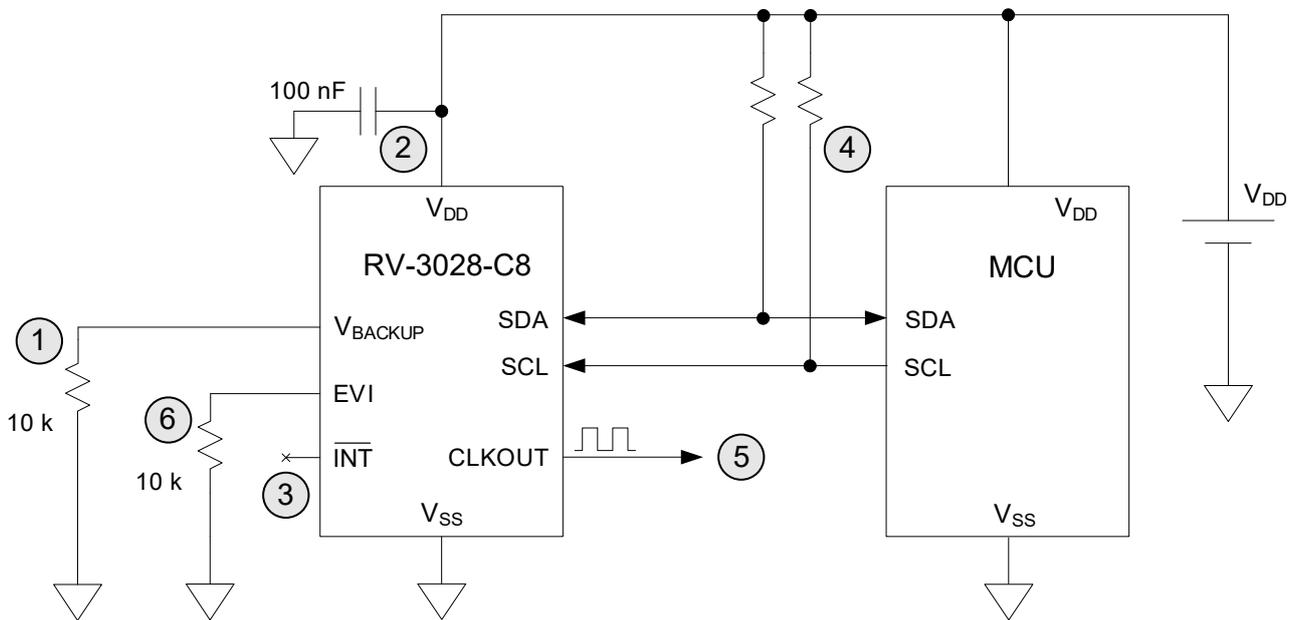
7.1. 電源切り替え機能を使用しない／外部イベント入力を使用しない 場合：

- バックアップ電源無し / 割り込み出力を使用しない
- 最小の消費電流 (70 nA typ.)
- CLKOUTの設定をメモリに保存するために EEPROMレジスタへの書き込み動作をします

・レジスタの設定：

↓ 以下のレジスタの設定を変更します。

1.	35h レジスタ	CLKOE						FD		CLKOE → CLKOUT出力を選択します
		X	1	0	0	0	X	X	X	FD → 周波数を選択します
2.	必ず CLKOUT設定(35h) の後で ミラーRAM → EEPROMレジスタへの書き込みを行って下さい (27h 0x00 の後に 27h 0x11)。									



- ① バックアップ電源切替機能はデフォルトでは無効になっています。電源切替を使用しない場合 V_{BACKUP}端子はフローティング状態のままにせず、10 kΩ 抵抗を介して V_{SS} に接続して下さい。
- ② V_{DD}端子のなるべく近いところに 0.1 μF のパスコンを入れて下さい。
- ③ 割り込みは初期値で無効になっています。
- ④ INT端子はオープンドレイン出力なので、使用しない場合はオープンのままにで問題ありません。I²C ラインの SCL/SDA はオープンドレインです。V_{DD} へのプルアップ抵抗が必要です。
- ⑤ 周波数 32.768 kHz (*) の クロック出力 は初期値で有効になっています (工場出荷時の初期値)。使用しない場合は、CLKOUT を無効にして消費電流を最小限に抑えます。(CLKOE = 0 および CLKF = 0、または FD = 111)。
- ⑥ 外部イベント機能は初期値では無効になっています。EVI 入力端子はフローティング状態のままにしないでください。

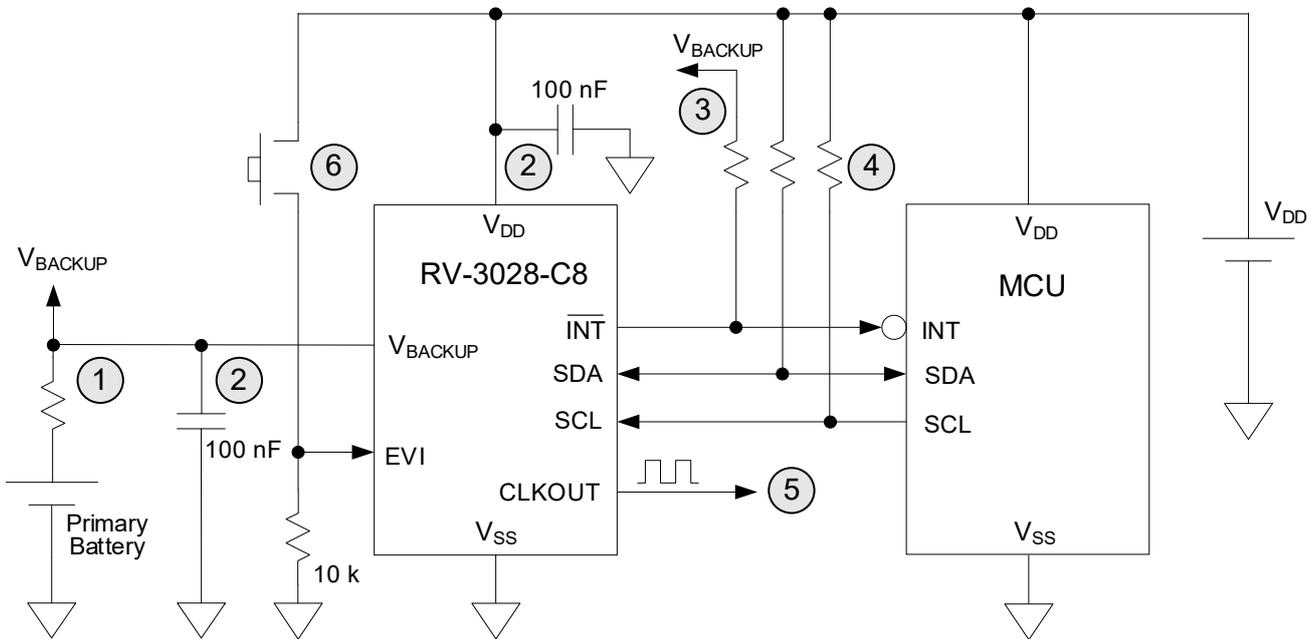
(*) CLKOUT端子からは、設定により32.768 kHz (デフォルト)、8192 Hz、1024 Hz、64 Hz、32 Hz または 1 Hz の 選択可能な周波数、または繰返しカウンタダウン タイマの割り込み信号を出力することができます。

7.2. 一次電池のバックアップ電源 / 外部イベント入力を使用 (アクティブ = Highの設定)

- バックアップ電源が一次電池のためトリクルチャージャーは無効にします
- レベル切替モード (LSM) に設定します。電源切り替わりの閾値電圧は ($V_{TH,LSM} = 2.0 V$)。
- 電源切替の設定をメモリに保存するために機能設定EEPROMレジスタへの書き込み動作をします。
- EVI 端子への入力の、立ち上りエッジまたはハイレベル電圧により割り込みがトリガーされる設定です。

レジスタの設定 :

↓ 以下のレジスタの設定を変更します。										
1.	10h レジスタ	0	0	0	0	0	1 (EIE)	0	0	EIE → 外部イベント割り込み信号を有効に
	13h レジスタ	EHL		ET						EHL → 外部イベントを Highレベルで検出
		0	1	X	X	0	0	0	0	ET → 外部イベント入力フィルタリング設定
37h レジスタ	TCE		BSM							TCE → トリクルチャージャーを無効
	0/1	0	0	1	1	1	0	0	BSM → レベル切替モード (LSM)	
2.	必ずバックアップ電源切替設定 (37h)の後でミラーRAM → EEPROMレジスタへの書き込みを行って下さい (27h 0x00 の後に 27h 0x11)。									



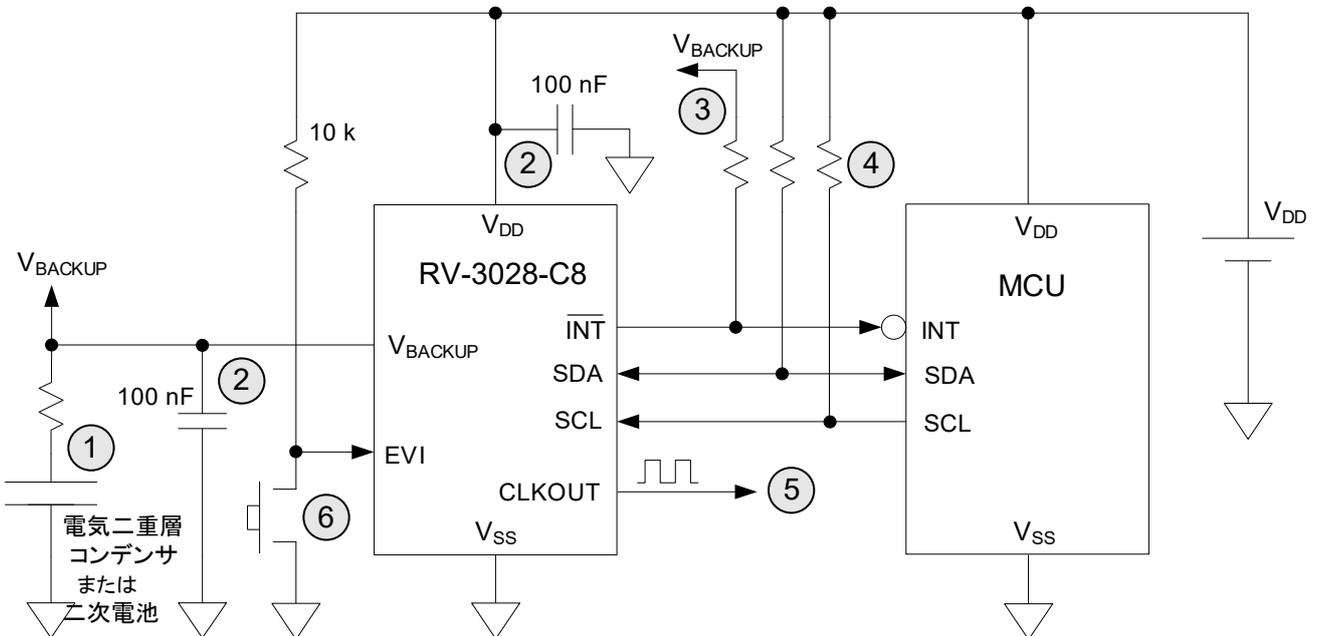
- ① 実装エラーなどによる電源端子間のショートが発生した場合の損傷を防ぐために、100~1000 Ω の保護抵抗を挿入してください。
- ② VDD端子 および VBACKUP端子のなるべく近いところに 100 nF のバイパスコンデンサを配置して下さい。
- ③ INT端子割り込み信号は、デバイスが VBACKUP電源で動作している場合にも出力させることができます。その場合には、INT端子の信号プルアップ抵抗をVBACKUP側に接続します。
- ④ I²C ラインの SCL端子および SDA 端子はオープンドレインです。VDD へのプルアップ抵抗が必要です。
- ⑤ CLKOUT は VBACKUP 電源での動作時は無効になります。VDD 電源状態で使用しない場合は CLKOUT を無効にして消費電流を最小限に抑えます (CLKOE = 0 および CLKF = 0、または FD = 111)。
- ⑥ 改ざん検出信号の立ち上りエッジまたはハイレベルを検出するようにEVI端子の外部イベント入力を接続します。10 kΩ でGNDにプルダウン接続して EVI端子がフローティングにならないようにします。

7.3. 二次電池または電気二重層コンデンサを使用 / 外部イベント入力を使用(アクティブ =Low) の設定

- バックアップ電源として二次電池、電気二重層コンデンサ、またはMLCCを使用
- 電気二重層コンデンサまたはMLCCの場合はダイレクト切替モード (DSM) に設定 (二次電池の場合は レベル切替モード=LSM に設定)
- バックアップ電源はトリクルチャージャーにて充電する設定
- 電源切替の設定をメモリに保存するために機能設定EEPROMレジスタへの書き込み動作をします。

レジスタの設定 :

↓ 以下のレジスタの設定を変更します。										
1.	10h レジスタ	0	0	0	0	0	1 (EIE)	0	0	EIE → 外部イベント割り込み信号を有効に
	13h レジスタ	EHL		ET						EHL → 外部イベントを Lowレベルで検出
		0	0	X	X	0	0	0	0	0
37h レジスタ	TCE		BSM			TCR				TCE → トリクルチャージャーを有効
	0/1	0	1	1	0	1	X	X		BSM → ダイレクト切替モード (DSM) TCR → トリクルチャージ抵抗の設定
2.	必ずバックアップ電源切替え設定(37h) の後で ミラーRAM → EEPROMレジスタへの書き込みを行って下さい (27h 0x00 の後に 27h 0x11)。									



- ① 低コストの MLCC (*)、電気二重層コンデンサ (例: 1 ファラッド)、または二次リチウム電池(LMR) (充電電圧についてはバッテリーメーカーの仕様に従ってください)。二次リチウム電池を使用する場合は、実装エラーなどによる電源端子間のショートが発生した場合の損傷を防ぐために100~1000Ωの保護抵抗を挿入して下さい。
- ② VDD端子 および VBACKUP端子のなるべく近いところに 100 nF のバイパスコンデンサを配置して下さい。
- ③ INT端子割り込み信号は、デバイスが VBACKUP電源で動作している場合にも出力させることができます。その場合には、INT端子の信号プルアップ抵抗をVBACKUP側に接続します。
- ④ I²C ラインの SCL端子および SDA 端子はオープンドレインです。VDD へのプルアップ抵抗が必要です。
- ⑤ CLKOUT は VBACKUP 電源での動作時は無効になります。VDD 電源状態で使用しない場合は CLKOUT を無効にして消費電流を最小限に抑えます (CLKOE = 0 および CLKF = 0、または FD = 111)。
- ⑥ 外部イベント入力信号の立下りエッジまたはローレベルを検出するようにEVI端子の外部イベント入力を設定します。EVI端子は 10kΩで GNDにプルダウン接続して フローティングにならないようにします。

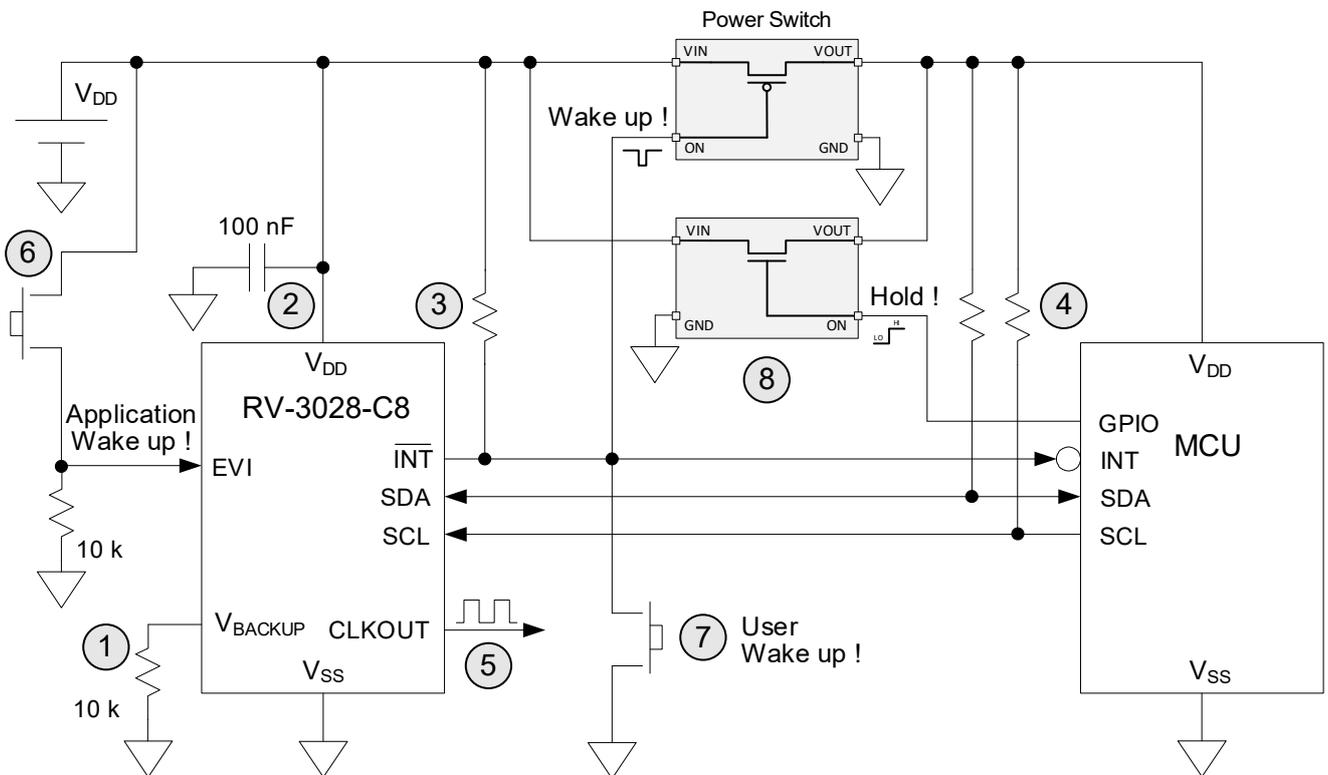
(*)注記: 通常、低コストの MLCC はごく短期間 (数分) の電源バックアップに使用され、電気二重層コンデンサはより長期間 (数日から数週間) の電源バックアップに使用されます。

7.4. バックアップ電源無し / 外部イベント入力を使用 (ウェイクアップ及びパワースイッチ)

- バックアップ電源無し / 最小の消費電流 (70 nA typ.)
- 外部イベント入力を有効に設定しパワースイッチにウェイクアップ信号を送る
- MCUはほとんどの期間アイドルモードで RTCからパワースイッチへの割込み信号でウェイクアップする
- MCU はタスクが完了するまでは供給電圧を保持し、タスク終了後は自身の供給電圧を遮断します。

レジスタの設定 :

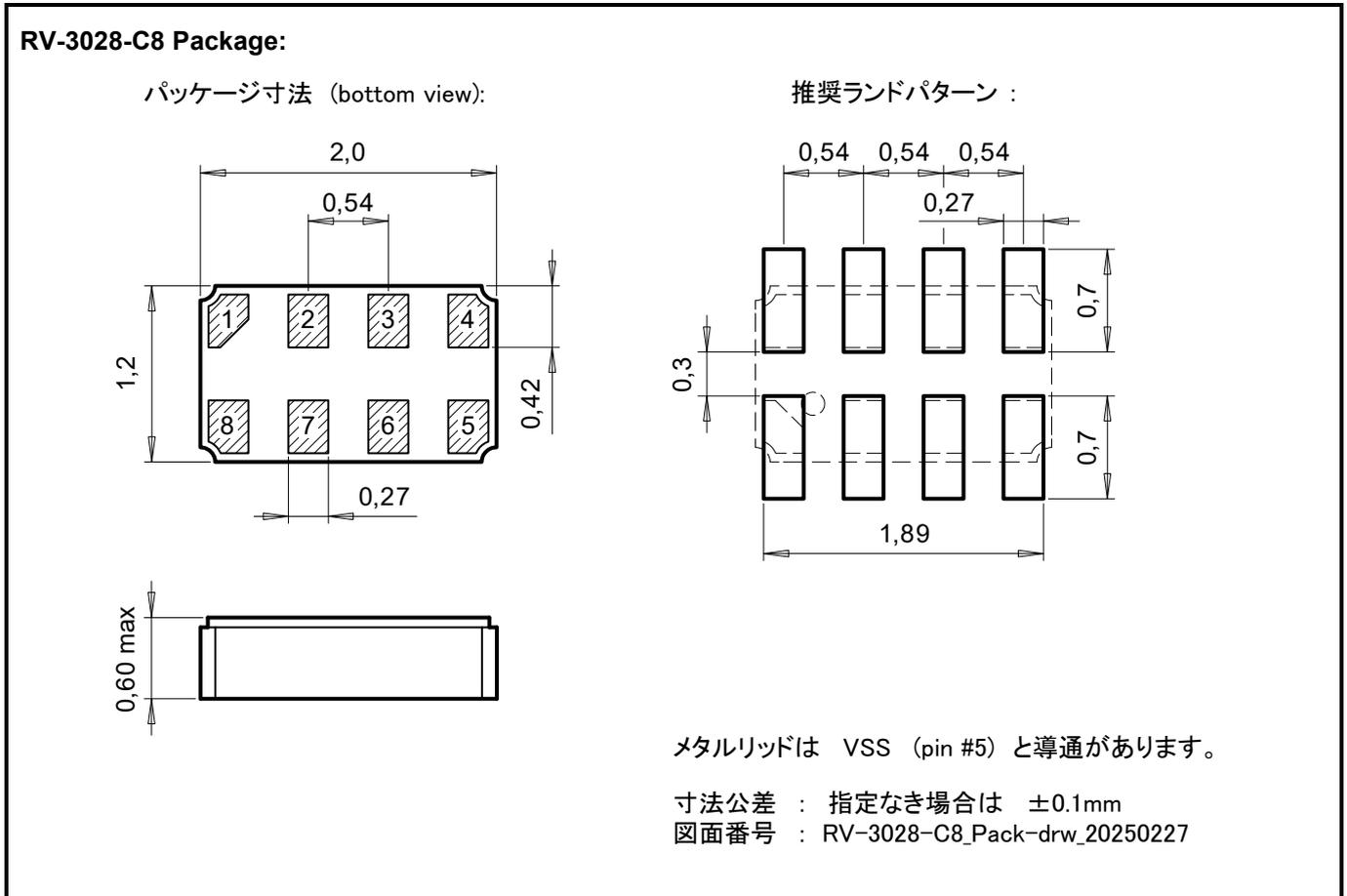
1.	10h レジスタ	0	0	0	0	0	1 (EIE)	0	0	EIE → 外部イベント割込み信号を有効に
	13h レジスタ		EHL	ET						EHL → 外部イベントを Highレベルで検出 ET → 外部イベント入力フィルタリング設定
		0	1	X	X	0	0	0	0	



- ① バックアップ電源切替機能はデフォルトでは無効になっています。電源切替を使用しない場合、VBACKUP端子はフローティング状態のままにせず、10 kΩ 抵抗を介して VSS に接続して下さい。
- ② VDD端子のなるべく近いところに 0.1 μF のパスコンを入れて下さい。
- ③ INT端子はオープンドレインなのでプルアップ抵抗が必要です。
- ④ I²C ラインの SCL/SDA はオープンドレインです。VDD へのプルアップ抵抗が必要です。
- ⑤ CLKOUT を無効にして消費電流を最小限に抑えます (CLKOE = 0 および CLKF = 0、または FD = 111)。
- ⑥ 外部イベント入力信号の立上りエッジまたはハイレベルを検出するようにEVI端子の外部イベント入力を設定します。イベント検出時にアプリケーションへウェイクアップ信号を発生します。EVI端子は 10kΩ で GNDにプルダウン接続してフローティングにならないようにします。
- ⑦ ユーザーまたは手動でのウェイクアップ。いつでも利用可能です。例えば RTC とシステムを設定するための最初のシステム電源投入用など。
- ⑧ RTC との I²Cインターフェイス通信を完了するために、MCUはGPIO経由で電力保持して電源を維持します。MCU はタスクの最後に GPIO = Low に設定することで自身の電源電圧を遮断します。

8. パッケージ

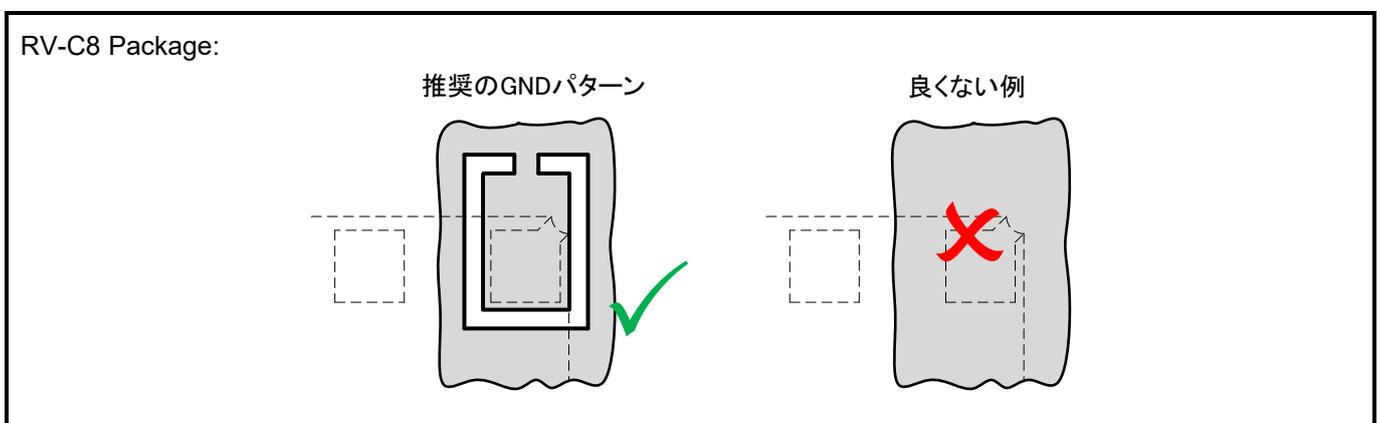
8.1. 外形寸法及び推奨ランドパターン（寸法単位:m/m）



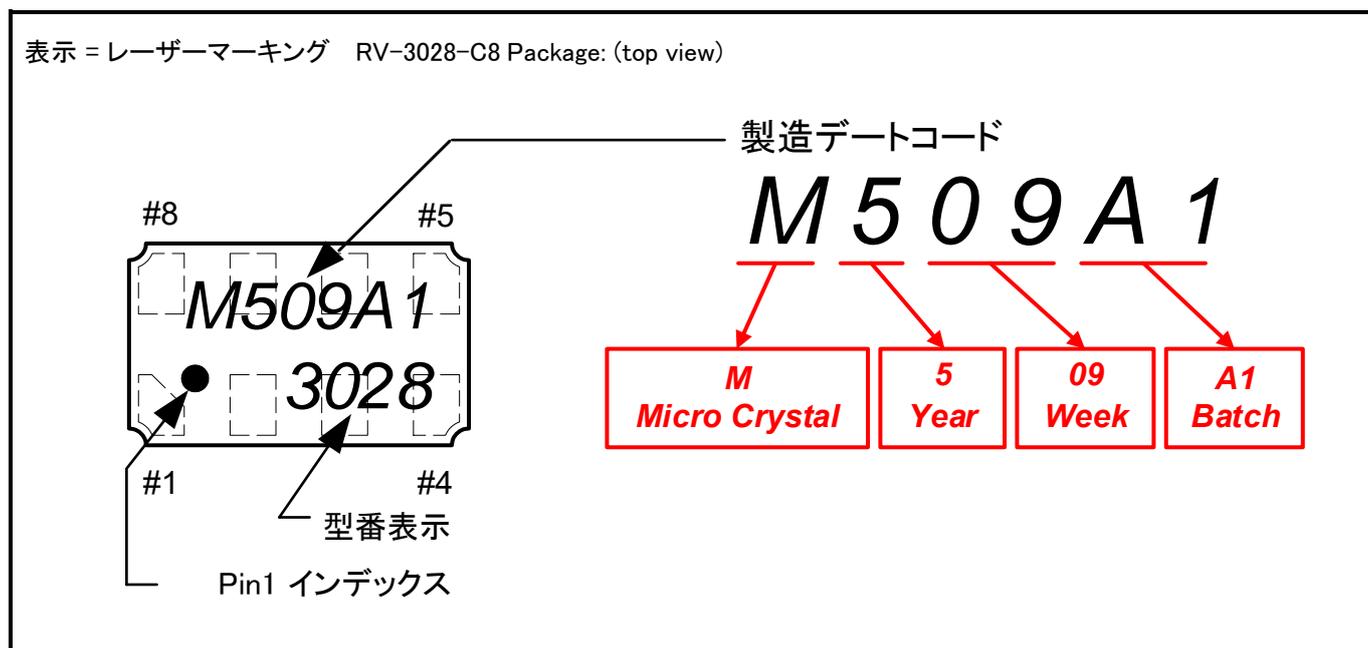
Max. 記載の無い寸法値は Typical値。

8.1.1.GND端子部のサーマルレリーフ設定の推奨

VSS端子を基板のGND層に接続する部分はサーマルレリーフを設定することを推奨します。



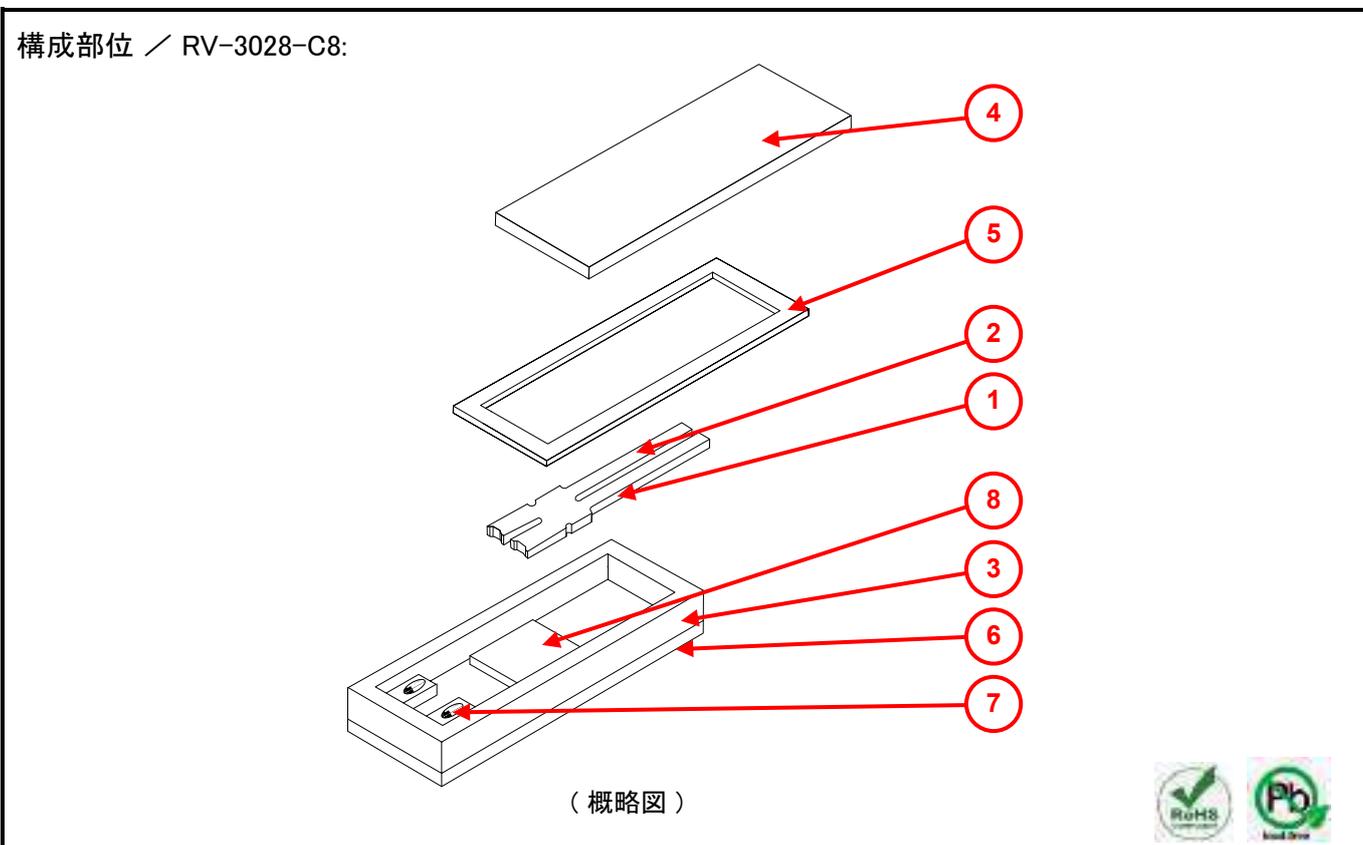
8.2. マーキング 及び Pin 1 インデックスマーク



9. 構成物質と環境資料情報

9.1. 構成部位及び構成物質リスト

IPC-1752 に基づく含有物質リスト :



No.	部位名称	内容	質量		化学物質名	CAS No.	備考
			(mg)	(%)			
1	振動子	クオーツ	0.138	100%	SiO ₂	14808-60-7	
2	振動子電極	Cr, Au	0.004	3%	Cr	Cr: 7440-47-3	
				97%	Au	Au: 7440-57-5	
3	ハウジング	セラミック	2.32	100%	Al ₂ O ₃	1344-28-1	
4	メタルリッド	コバルト Ni めっき Au めっき	1.10	91%	Fe53Ni29Co18	Fe: 7439-89-6 Ni: 7440-02-0 Co: 7440-48-4	メタルリッド
				8.9%	Ni	Ni: 7440-02-0	Niメッキ
				0.1%	Au	Au: 7440-57-5	Auメッキ
5	シーリング	はんだフォーム	0.174	80%	Au80 / Sn20	Au: 7440-57-5	
				20%		Sn: 7440-31-5	
6	電極	内部及び外部電極	0.40	80%	Mo	Mo: 7439-98-7	モリブデン(下地)
				15%	Ni	Ni: 7440-02-0	Niめっき(中間)
				5%	Au 0.5 micron	Au: 7440-57-5	Auめっき(表面)
7	振動子接着	Au バンプ	0.014	100%	Au	Au: 7440-57-5	
8	CMOS IC	シリコン	0.28	83%	Si	Si: 7440-21-3	
		Auバンプ		13%	Au	Au: 7440-57-5	
		部品質量	4.43				

9.2.環境負荷物質／含有調査結果

IPC-1752 standard に基づく環境負荷物質含有調査情報：

No.	部位名称	内容	RoHS						ハロゲン				フタル酸エステル			
			Pb	Cd	Hg	Cr+6	PBB	PBDE	F	Cl	Br	-	BBP	DBP	DEHP	DINP
1	振動子	クオーツ	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
2	振動子電極	Cr, Au	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
3	ハウジング	セラミック	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
4	メタルリッド	コパールリッド 及び めっき	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
5	シーリング	はんだフォーム	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
6	電極	内部及び外部電極	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
7	振動子接着	Auバンプ	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
8	CMOS IC	シリコン 及び Auバンプ	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd	nd
	MDL [ppm]	検出限界	2		8	5	50				50					

nd (not detected = 未検出) = “検出限界” (MDL) 以下

試験方法：

RoHS

- Pb, Cd
- Hg
- Cr(VI)
- PBB / PBDE

参照テスト方法：

- IEC 62321-5:2013
- IEC 62321-4:2013 + AMD1:2017
- IEC 62321-7-2:2017
- IEC 62321-6:2015

MDL: 2 ppm

MDL: 2 ppm

MDL: 8 ppm

MDL: 5 ppm

ハロゲン

フタル酸エステル

試験方法は BS EN 14582:2016 に準拠

試験方法は IEC 62321-8:2017 に準拠

MDL: 50 ppm

MDL: 50 ppm

9.3. 製品リサイクル情報

IPC-1752 に基づく生産リサイクル関連情報。

各構成部位の質量は 製品質量： 4.43 mg をもとに計算された値です。

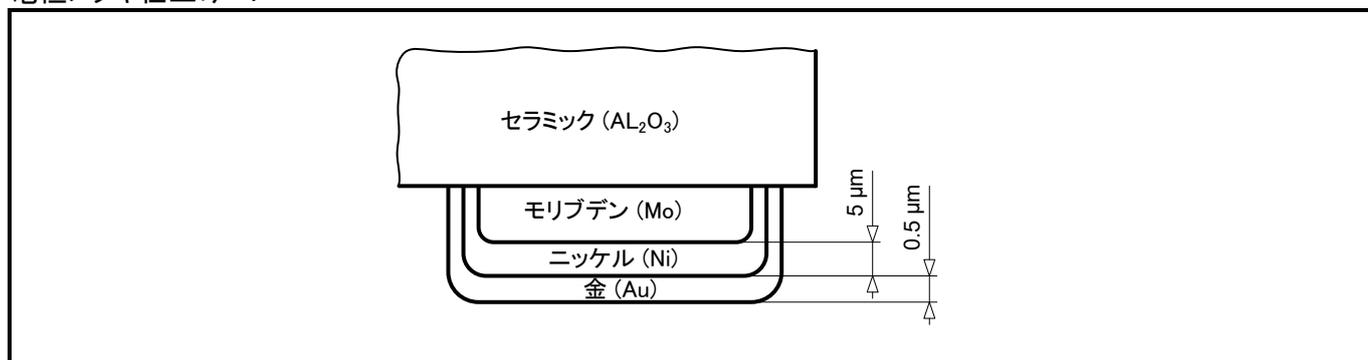
物質名	No.	部位名称	物質質量		化学物質名	CAS No.	備考
			(mg)	(%)			
Quartz Crystal	1	振動子	0.138	3.12	SiO ₂	14808-60-7	
Chromium	2	電極	0.00012	0.003	Cr	Cr: 7440-47-3	
Ceramic	3	ハウジング	2.32	52.37	Al ₂ O ₃	1344-28-1	
Gold	2 4 5 6 7 8	振動子電極 メタルリッド シーリング 内部及び外部電極 振動子接着 CMOS IC	0.226	5.10	Au	Au: 7440-57-5	
Tin	5	シーリング	0.035	0.79	Sn	Sn: 7440-31-5	
Nickel	4 6	メタルリッド 内部及び外部電極	0.16	3.56	Ni	Ni: 7440-02-0	
Molybdenum	6	内部及び外部電極	0.32	7.22	Mo	Mo: 7439-98-7	
Kovar	4	メタルリッド	1.00	22.60	Fe ₅₃ Ni ₂₉ Co ₁₈	Fe: 7439-89-6 Ni: 7440-02-0 Co: 7440-48-4	
Silicon	8	CMOS IC	0.23	5.25	Si	Si: 7440-21-3	
合計製品質量			4.43	100			

9.4. 環境耐性 及び 最大定格 及び 電極めっき詳細

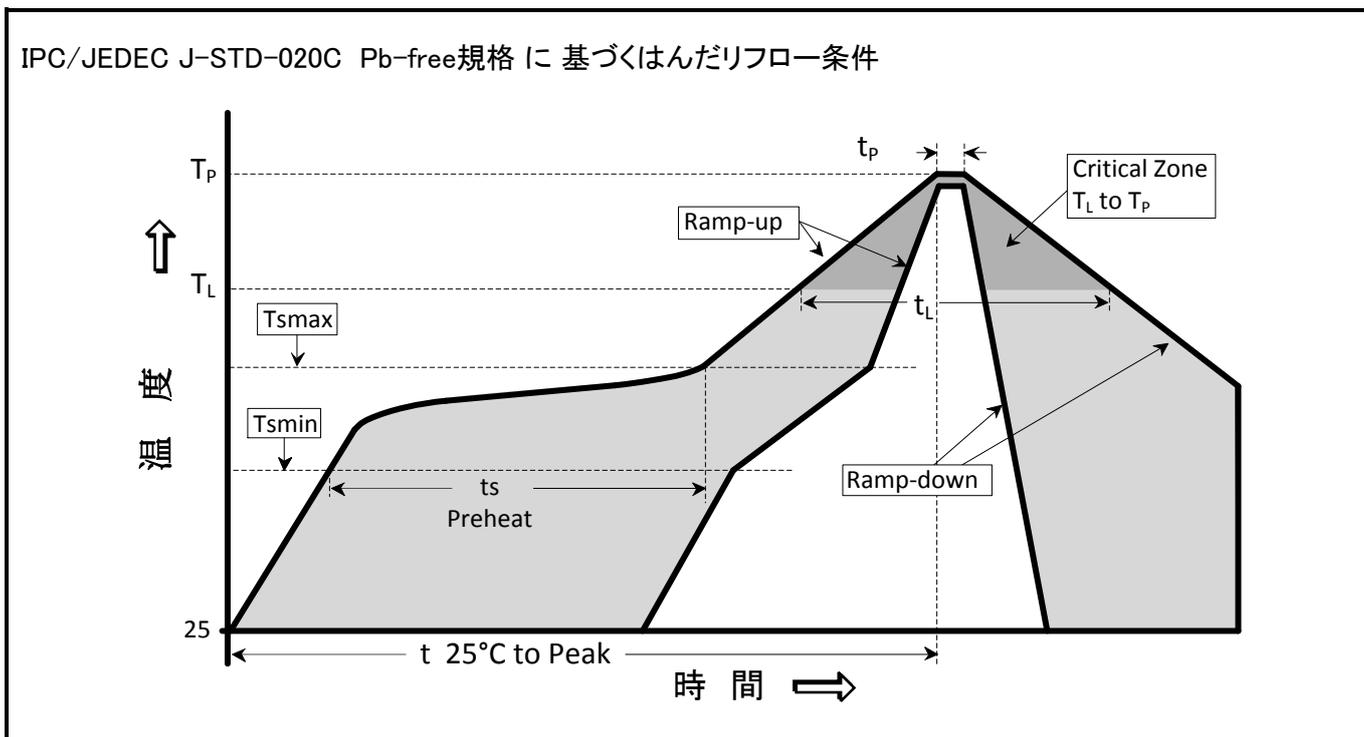
パッケージ	内容
SON-8 (DFN-8)	小型リードレス (SON) 密閉セラミックパッケージ・メタルリッド

項目	規格・指令	条件	値
製品質量			4.43mg
保存温度範囲		部品単体での保存にて	-55 ~ +125 °C
保管湿度レベル (MSL)	IPC/JEDEC J-STD-020D		MSL1
FIT 数/ MTBF			お問合せ下さい

電極メッキ仕上げ :



10. リフローはんだ付け条件



温度プロファイル	記号	条件	単位
ランプアップ温度傾斜	($T_{s_{max}}$ to T_p)	3°C / 秒 以下	°C / 秒
ランプダウン温度傾斜	T_{cool}	6°C / 秒 以下	°C / 秒
室温からピーク温度までの時間	$T_{to-peak}$	8 分 以下	分
プリヒート			
プリヒート温度下限	$T_{s_{min}}$	150	°C
プリヒート温度上限	$T_{s_{max}}$	200	°C
プリヒート時間	t_s	60 - 180	秒
はんだ融解時間			
はんだ融解温度	T_L	217	°C
はんだ融解時間	t_L	60 - 150	秒
ピーク温度			
ピーク温度	T_p	260	°C
ピーク温度時間(ピーク温度-5°Cまでの時間)	t_p	20 - 40	秒

- ・ リフロー実装は『温風リフロー』(または蒸気リフロー)が推奨されます。
- ・ 『赤外リフロー』はホットスポット発生によりデバイス故障の原因になる可能性があるため推奨されません。

11. 水晶振動子を搭載した製品のお取り扱い上の注意点

内蔵されている水晶振動子は水晶結晶の二酸化珪素を母材とした薄い素板です。パッケージ内のキャビティは水晶振動子が空気抵抗、及び湿度、異物などの影響を受けないように真空状態に密閉されています。

振動及び衝撃について:

水晶デバイスに過度の衝撃や振動を与えないようご注意ください。マイクロクリスタルでは <5000g/0.3ms 以内> でのご使用を推奨します。特に実装時における以下の特別な場合にモジュールの故障を引き起こす衝撃や振動が発生する可能性がありますのでご注意ください。

多面付け基板の場合、部品実装後に行う基板分割の工程で、ルーターによる振動が基本波または高調波で 32.768kHz に近くなることがあり、その振動によりモジュール内部の水晶素板を破損する可能性があります。基板分割加工の際には、振動が基本波または高調波で 32.768kHz 近くにならない様にルーターの速度を調整するようご注意ください。

超音波洗浄 につきましては、このモジュールに対しては行わないようにして下さい。超音波振動により内部の水晶素板が破損する可能性があります。

過度の加熱、リワーク、高温放置:

過度にパッケージを加熱しないようご注意ください。モジュールのパッケージは金すず合金 (80%:20%) でシーリングされています。この金すず合金の融点は『280℃』のため、パッケージの温度が『280℃』以上になるとメタルシール部分が溶解して内部の真空気密がリークしてしまうため製品の故障につながります。特にホットエアガンの設定温度が『280℃』以上の場合は故障しやすくなります。

リワークの場合は以下の方法を推奨します:

- ホットエアガンを使用する場合は設定温度を『270℃』として下さい。
- はんだ小手を2本使用し、小手先の温度を『270℃』に設定し、片側の端子をメッキ線などでブリッジさせて、全てのはんだが溶けたところをピンセットで取り上げて下さい。

ただしリワーク時に故障は発生しやすく、かつ外観での故障は判断できないため、なるべく一度基板から取り外したものは製品に使用されないことをお勧めします。

13. コンプライアンス情報

RV-3028-C8の標準品は“EU RoHS Directive”及び“EU REACH Directives”に適合しています。環境資料につきましてはマイクロクリスタルのウェブサイトでも掲載しています。

[CoC Environment RV-Series.pdf](#)

14. 改訂履歴

日付	版数 #	備考
February 2025	1.0	初版発行

<免責事項／原文>

The information contained in this document is believed to be accurate and reliable. However, Micro Crystal assumes no responsibility for any consequences resulting from the use of such information nor for any infringement of patents or other rights of third parties, which may result from its use. In accordance with our policy of continuous development and improvement, Micro Crystal reserves the right to modify specifications mentioned in this publication without prior notice and as deemed necessary.

Any use of Products for the manufacture of arms is prohibited. Customer shall impose that same obligation upon all third-party purchasers.

Without the express written approval of Micro Crystal, Products are not authorized for use as components in safety and life supporting systems as well as in any implantable medical devices. The unauthorized use of Products in such systems / applications / equipment is solely at the risk of the customer and such customer agrees to defend and hold Micro Crystal harmless from and against any and all claims, suits, damages, cost, and expenses resulting from any unauthorized use of Products.

No licenses to patents or other intellectual property rights of Micro Crystal are granted in connection with the sale of Micro Crystal products, neither expressly nor implicitly. In respect of the intended use of Micro Crystal products by customer, customer is solely responsible for observing existing patents and other intellectual property rights of third parties and for obtaining, as the case may be, the necessary licenses.



Micro Crystal AG
Muehlestrasse 14
CH-2540 Grenchen
Switzerland

Phone +41 32 655 82 82
sales@microcrystal.com
www.microcrystal.com

<免責事項／訳文>

この文書に含まれる情報は正確で信頼できるものであると考えられます。ただし Microcrystal 社は、そのような情報の使用から生じるいかなる結果や、その使用から生じる可能性のある第三者の特許またはその他の権利の侵害についても責任を負いません。継続的な開発と改善により、Microcrystal社は必要に応じて予告なしにこの資料に記載されている仕様を変更する場合があります。

武器の製造のために製品を使用することは禁止されています。お客様は、すべての第三者購入者にも同じ義務を課すものとします。

Microcrystal社 の書面による明示的な承認がない限り、製品は、安全システムおよび生命維持システム、および埋め込み型医療機器のコンポーネントとして使用することは許可されていません。

Micro Crystal の承認の無しにこのようなシステム / アプリケーション / 機器に製品を使用された場合のあらゆる請求、訴訟、損害賠償、費用のリスクについて Microcrystal 社は一切の責任を負いかねます。

明示的にも黙示的にも、Microcrystal社製品の販売に関連して、Microcrystal 社 の特許またはその他の知的財産権のライセンスは付与されません。お客様によるマイクロクリスタル製品の使用目的に関しまして、お客様は第三者の既存の特許およびその他の知的財産権を遵守し、ライセンス取得が必要な場合にはお客様が単独で責任を負います。

原本発行元: Microcrystal AG

原本:『RV-3028-C8 Application Manual Rev. 1.0 』(英語)

原本発行日:2025年 2月

日本語訳発行:株式会社多摩デバイス 営業技術部

〒214-0001 川崎市多摩区菅

1-4-11 (TEL) 044-945-8028

(URL) <https://tamadevice.co.jp>

(E-Mail) info@tamadevice.co.jp

日本語訳発行日:2025年 5月2日 初版発行

※日本語版作成に当たって原本英語版から追記や変更・削除を行っている部分があります。作成に際しては細心の注意を払っていますが、万一内容につきまして疑問点がございましたら、上記連絡先まで直接お問合せ頂きます様、お願い申し上げます。